

電子調整用 D/A コンバータシリーズ

標準 10bit 分解能 8ch・10ch タイプ D/A コンバータ



BU2506FV, BU2505FV

No.11052JBT03

●概要

BU2505FV, BU2506FV は 10bit R-2R 型 DAC をそれぞれ 10ch, 8ch 搭載した LSI です。カスケード接続用端子により、多チャンネルが必要なアプリケーションに対応可能です。各チャンネルは出力応答特性を高速化したフルスイング出力タイプのバッファアンプを内蔵しており、安定待機時間を大幅に短縮可能です。デジタル入力は TTL レベル入力に対応し、データ転送クロックの周波数は最大 10MHz まで対応可能です。DAC 出力の上限值/下限値を独立に設定可能な端子を有しており、アプリケーションに最適な電圧範囲に合わせることが容易に可能です。

●特長

- 1) R-2R 方式の高性能 10bit D/A コンバータを多チャンネル内蔵 (BU2505FV : 10 チャンネル、BU2506FV : 8 チャンネル)
- 2) 各チャンネルの出力は、フルスイング出力タイプのバッファアンプを内蔵
- 3) Reset 端子により、全チャンネルの出力を下側基準電圧に固定可能
- 4) デジタル入力は TTL レベル入力に対応
- 5) データは、14bit 3 線シリアルデータ+リセット信号にて入力(アドレス 4bit+データ 10bit)
- 6) カスケード接続可能
- 7) データ 10bit は、Reverse 端子により、LSB/MSB 切り換え可能
- 8) 0.65mm ピッチ 20 ピン(SSOP-B20)の小型パッケージを採用

●用途

DVD、CD-R、CD-RW、DVC、デジタルカメラなどの各種民生・産業用機器の制御調整用

●ラインアップ

項目	BU2505FV	BU2506FV
電源電圧範囲	4.5~5.5V	4.5~5.5V
チャンネル数	10ch	8ch
微分非直線性誤差	±1.0LSB	±1.0LSB
積分非直線性誤差	±3.5LSB	±3.5LSB
データ転送周波数	10MHz	10MHz
パッケージ	SSOP-B20	SSOP-B20

●絶対最大定格(Ta=25°C)

項目	記号	定格	単位
電源電圧	VCC	-0.3~6.0	V
D/A コンバータ上側基準電圧	VDD	-0.3~6.0	V
入力電圧	VIN	-0.3~6.0	V
出力電圧	VOOUT	-0.3~6.0	V
保存温度範囲	Tstg	-55~125	°C
許容損失	Pd	400 *	mW

* Ta=25°C以上で使用する場合、1°Cにつき 4mW 減じる。

* ローム標準基板実装時数値 基板サイズ：70×70×1.6(mm²)

材質：FR4 ガラエポ基板(銅箔面積 3%以下)

・耐放射線設計には非対応。

●推奨動作範囲(Ta=25°C)

項目	記号	規格値	単位
動作電源電圧範囲	VCC	4.5~5.5	V
動作温度範囲	Topr	-30~85	°C

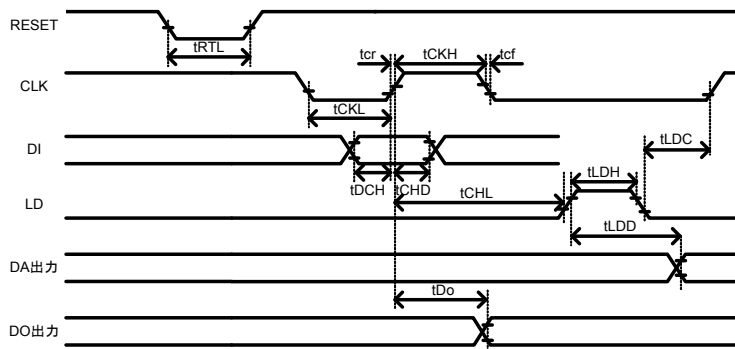
●電気的特性(特に指定のない限り、VCC=5V, VrefH=5V, VrefL=0V, Ta=25°C)

項目	記号	規格値			単位	条件	
		MIN.	TYP.	MAX.			
《デジタル部》							
電源電流	ICC	-	0.85	2.8	mA	CLK=10MHz 動作時、IAO=0μA	
入力リーク電流	IILK	-5	-	5	μA	VIN=0~VCC	
入力電圧"L"	VIL	-	-	0.8	V		
入力電圧"H"	VIH	2.0	-	-	V		
出力電圧"L"	VOL	0	-	0.4	V	IOL=2.5mA	
出力電圧"H"	VOH	4.6	-	5	V	IOH=-2.5mA	
《アナログ部》							
消費電流	IrefH	-	4.5	7.5	mA	データ条件:最大電流時	
		-	3.7	6.2	mA ^(*)		
D/A コンバータ 上側基準電圧設定範囲	VrefH	3.0	-	5	V	必ずしも基準電圧設定範囲での値を出力がとり得るとは限らない。出力がとり得る値は、バッファアンプ出力電圧範囲(VO)の項による	
D/A コンバータ 下側基準電圧設定範囲	VrefL	0	-	1.5	V		
バッファアンプ出力電圧範囲	VO	0.1	-	4.9	V	IO=±100μA IO=±1.0mA	
		0.2	-	4.75			
バッファアンプ出力駆動範囲	IO	-2	-	2	mA	上側飽和電圧=0.35V 以内 (full scale 設定で、電流 SOURCE 時) 下側飽和電圧=0.23V 以内 (zero scale 設定で、電流 SINK 時)	
精度	微分非直線性誤差	DNL	-1.0	-	1.0	LSB	VrefH =4.796V VrefL=0.7V VCC=5.5V (4mV/LSB) 無負荷 (IO=+0mA)
	積分非直線性誤差	INL	-3.5	-	3.5		
	Zero 点誤差	SZERO	-25	-	25	mV	
	フルスケール誤差	SFULL	-25	-	25		
バッファアンプ 出力インピーダンス	RO	-	5	15	Ω		
プルアップ I/O 内部抵抗値	Rup	12.5	25	37.5	kΩ	入力電圧 0V (印加電圧によって抵抗値は変化する)	

*1 リセット後に CH 1~CH8 を最大電流設定にした場合の値。

● タイミング特性(特に指定のない限り、VCC=5V, VrefH=5V, VrefL=0V, Ta=25°C)

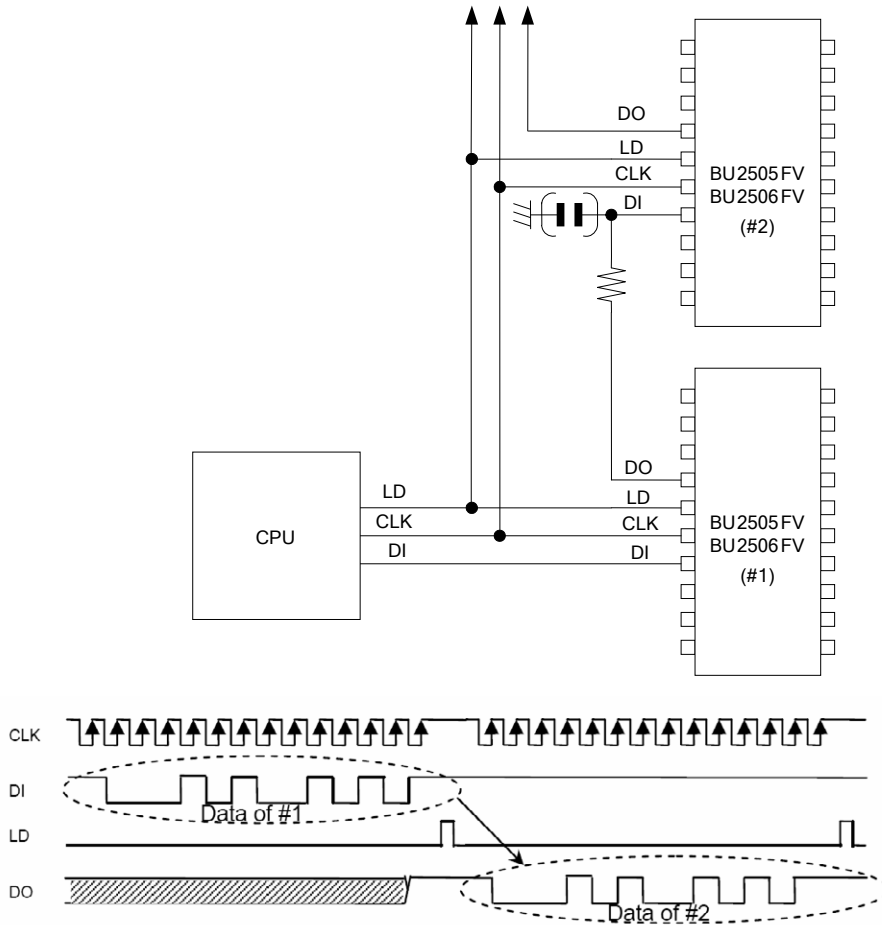
項目	記号	規格値			単位	条件
		MIN.	TYP.	MAX.		判定レベルは VCC の 80%・20% とする。
リセット”L”パルス幅	tRTL	50	-	-	nS	
クロック”L”パルス幅	tCKL	50	-	-		
クロック”H”パルス幅	tCKH	50	-	-		
クロック立ち上り時間	tcr	-	-	50		
クロック立ち下り時間	tcf	-	-	50		
データセットアップ時間	tDCH	20	-	-		
データホールド時間	tCHD	40	-	-		
ロードセットアップ時間	tCHL	50	-	-		
ロードホールド時間	tLDC	50	-	-		
ロード”H”パルス幅	tLDH	50	-	-		
データ出力ディレー時間	tDO	-	-	90		CL=100pF
DA 出力セトリング時間	tLDD	-	7	20	μS	CL ≤ 100pF, VO: 0.5V ⇔ 4.5V . 出力が目標値との誤差 1/2LSB になるまで



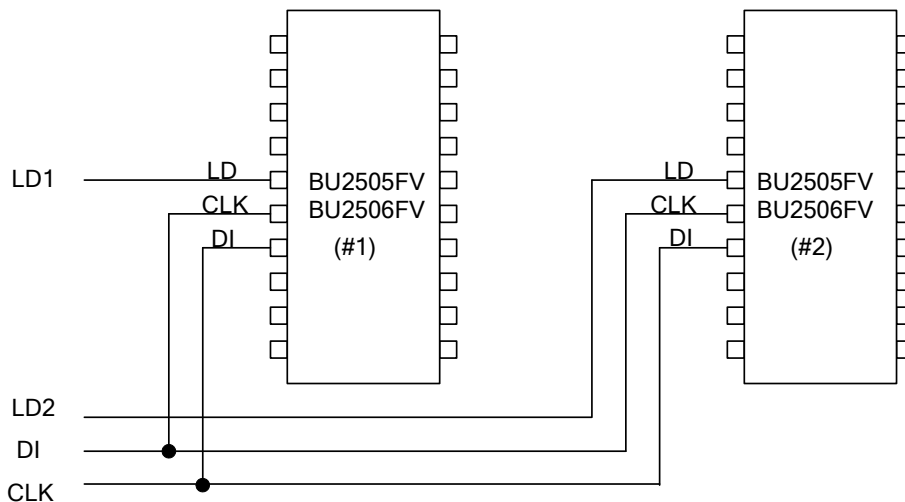
(注) LD 信号はレベルトリガーになっており、LD=H 時に内部シフトレジスタの値がロードされます。
LD=H の時にクロックを変化させることは禁止しております。

●カスケード接続について

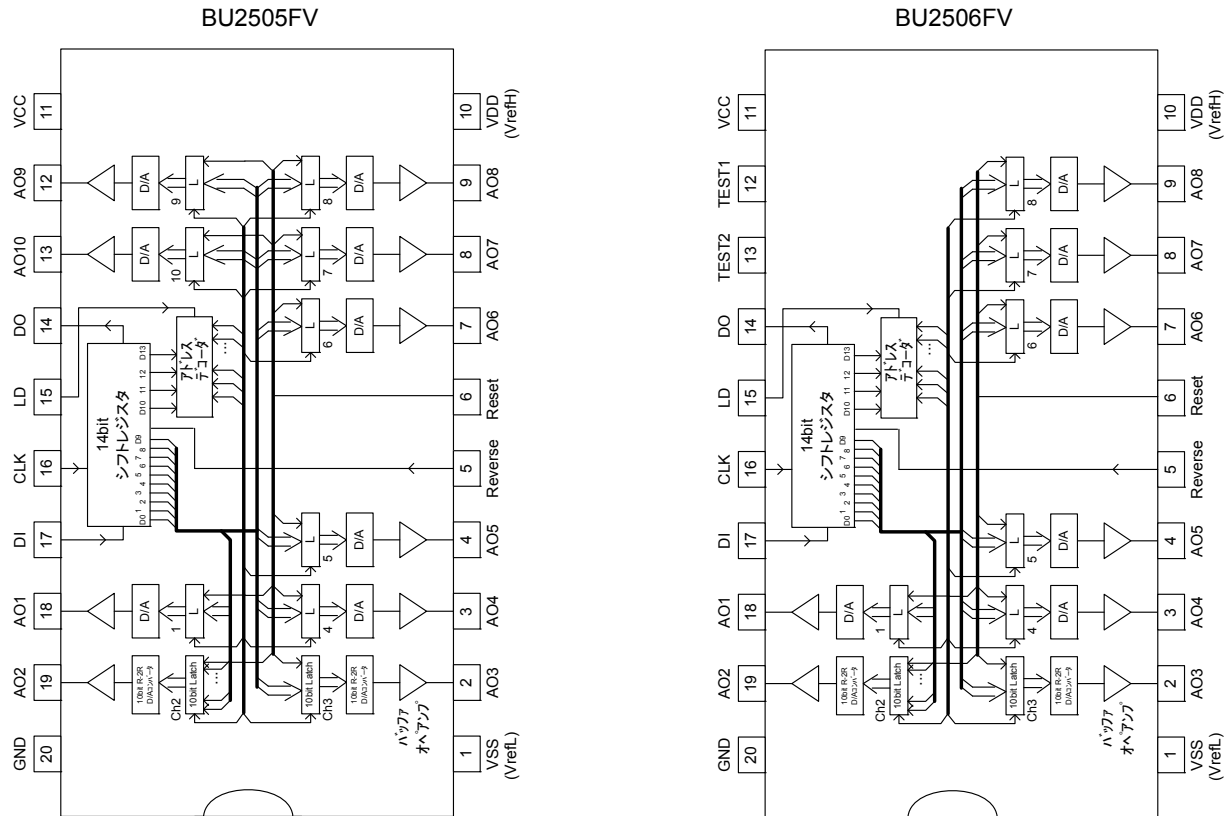
本 DAC シリーズには、チャンネル数増設時のポート数低減が可能なカスケード接続用データ出力端子(DO)があります。DO 端子を次段のデータ入力端子(DI)に接続することが可能です。ただし、DO はクロックの立ち上がりに同期して変化するため、使用する際はクロックに対して、データを RC など遅延させてデータホールド時間を確保する必要があります。さらに、データセットアップ時間に対するタイミングマージンを確保するため、動作周波数を下げる必要が生じる場合があります。



本 IC をコントロールするマイコンのポート数に余裕がある場合は、カスケードではなく、LD 端子を LSI 毎に設けて制御する方法を推奨します。この場合、制御信号として LD 端子が 1 本増加しますが、タイミングマージンについて前記のような考慮をする必要がありません。



●ブロック図



●端子機能説明

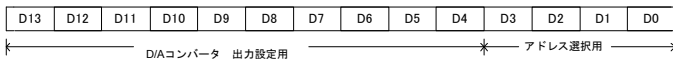
端子番号	端子名	Analog / Digital	I/O	端子説明	等価回路図
1	VSS	Analog	-	DA コンバータ下側基準電圧(VrefL)入力端子	6
2	AO3	Analog	O	10bit D/A 出力(CH3)	4
3	AO4	Analog	O	10bit D/A 出力(CH4)	4
4	AO5	Analog	O	10bit D/A 出力(CH5)	4
5	Reverse	Digital	I	14bit 中データ指定分 10bit の LSB と MSB を反転	2
6	Reset	Digital	I	全 ch のアナログ出力 L 固定	2
7	AO6	Analog	O	1 0 bit D/A 出力(CH6)	4
8	AO7	Analog	O	1 0 bit D/A 出力(CH7)	4
9	AO8	Analog	O	1 0 bit D/A 出力(CH8)	4
10	VDD	Analog	-	DA コンバータ上側基準電圧(VrefH)入力端子	5
11	VCC	-	-	電源端子	-
12	AO9(TEST1)	Analog	O	10bit D/A 出力(CH9) (BU2506FV : テスト用端子)	4
13	AO10(TEST2)	Analog	O	10bit D/A 出力(CH10) (BU2506FV : テスト用端子)	4
14	DO	Digital	O	14bit シフトレジスタの LSB のビットデータを出力	3
15	LD	Digital	I	LD 端子。High レベルが入力されると、14bit シフトレジスタの値がデコーダ及び D/A 出力用レジスタにロード	1
16	CLK	Digital	I	シフトクロック入力端子。シフトクロックの立上りで、DI 端子からの信号が 14bit シフトレジスタに入力	1
17	DI	Digital	I	シリアルデータ入力端子。データ長が 14bit (アドレス 4bit+データ 10bit)のシリアルデータを入力	1
18	AO1	Analog	O	10bit D/A 出力(CH1)	4
19	AO2	Analog	O	10bit D/A 出力(CH2)	4
20	GND	-	-	GND 端子	-

BU2506FV の場合、TEST1 端子、TEST2 端子は必ずオープンにて使用すること。

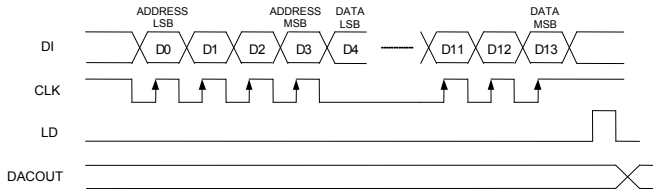
● コマンド送信

1) Reverse = open(または VCC ショート)設定

(1) データフォーマット



(2) データタイミング図

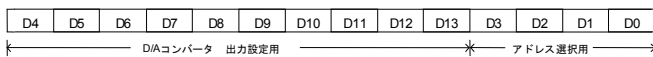


D3	D2	D1	D0	アドレス選択
0	0	0	0	Don't Care
0	0	0	1	AO1 選択
0	0	1	0	AO2 選択
0	0	1	1	AO3 選択
0	1	0	0	AO4 選択
0	1	0	1	AO5 選択
0	1	1	0	AO6 選択
0	1	1	1	AO7 選択
1	0	0	0	AO8 選択
1	0	0	1	AO9 選択 ^(*)
1	0	1	0	AO10 選択 ^(*)
1	0	1	1	Don't Care
1	1	0	0	Don't Care
1	1	0	1	Don't Care
1	1	1	0	Don't Care
1	1	1	1	Don't Care

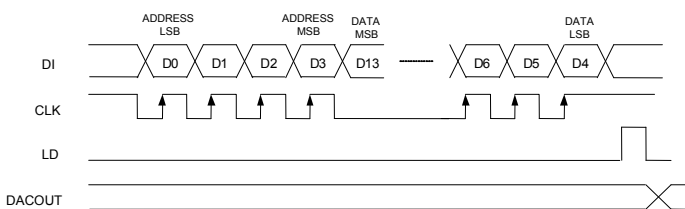
D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D/A 出力(VrefH=VDD, VrefL=VSS)
0	0	0	0	0	0	0	0	0	0	VrefL
0	0	0	0	0	0	0	0	0	1	$(VrefH-VrefL)/1024 \times 1 + VrefL$
0	0	0	0	0	0	0	0	1	0	$(VrefH-VrefL)/1024 \times 2 + VrefL$
0	0	0	0	0	0	0	0	1	1	$(VrefH-VrefL)/1024 \times 3 + VrefL$
:	:	:	:	:	:	:	:	:	:	:
1	1	1	1	1	1	1	1	1	0	$(VrefH-VrefL)/1024 \times 1022 + VrefL$
1	1	1	1	1	1	1	1	1	1	$(VrefH-VrefL)/1024 \times 1023 + VrefL$

2) Reverse = L 設定

(1) データフォーマット



(2) データタイミング図



D3	D2	D1	D0	アドレス選択
0	0	0	0	Don't Care
0	0	0	1	AO1 選択
0	0	1	0	AO2 選択
0	0	1	1	AO3 選択
0	1	0	0	AO4 選択
0	1	0	1	AO5 選択
0	1	1	0	AO6 選択
0	1	1	1	AO7 選択
1	0	0	0	AO8 選択
1	0	0	1	AO9 選択 ^(*)
1	0	1	0	AO10 選択 ^(*)
1	0	1	1	Don't Care
1	1	0	0	Don't Care
1	1	0	1	Don't Care
1	1	1	0	Don't Care
1	1	1	1	Don't Care

D4	D5	D6	D7	D8	D9	D10	D11	D12	D13	D/A 出力(VrefH=VDD, VrefL=VSS)
0	0	0	0	0	0	0	0	0	0	VrefL
1	0	0	0	0	0	0	0	0	0	$(VrefH-VrefL)/1024 \times 1 + VrefL$
0	1	0	0	0	0	0	0	0	0	$(VrefH-VrefL)/1024 \times 2 + VrefL$
1	1	0	0	0	0	0	0	0	0	$(VrefH-VrefL)/1024 \times 3 + VrefL$
:	:	:	:	:	:	:	:	:	:	:
0	1	1	1	1	1	1	1	1	1	$(VrefH-VrefL)/1024 \times 1022 + VrefL$
1	1	1	1	1	1	1	1	1	1	$(VrefH-VrefL)/1024 \times 1023 + VrefL$

(*) BU2506FV では本チャンネル端子はテスト端子になっているため、指定しないこと。

●参考データ

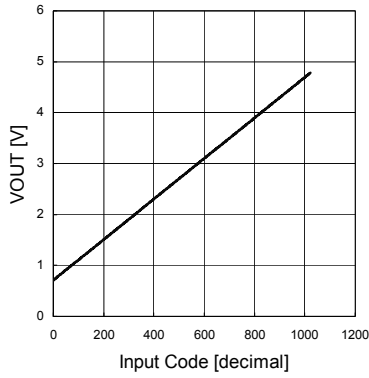


Fig.1 出力電圧直線性 (-30°C)

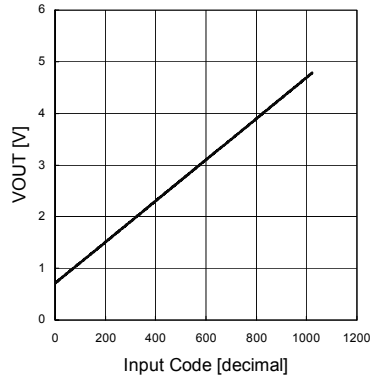


Fig.2 出力電圧直線性 (25°C)

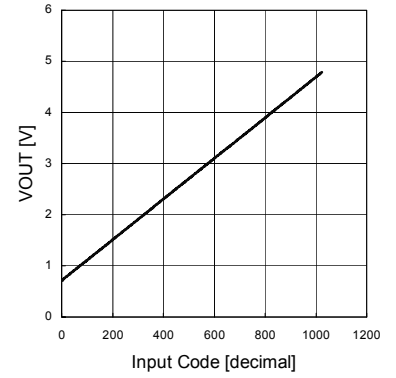


Fig.3 出力電圧直線性 (85°C)

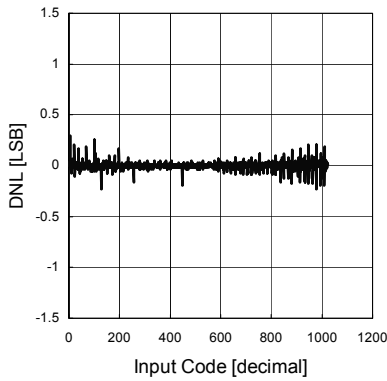


Fig.4 微分直線性誤差 (-30°C)

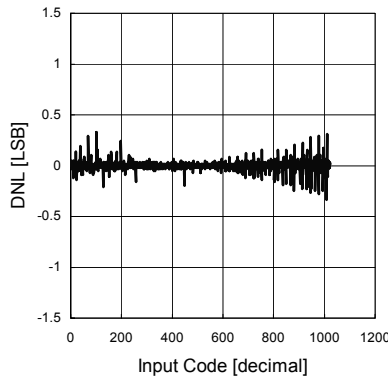


Fig.5 微分直線性誤差 (25°C)

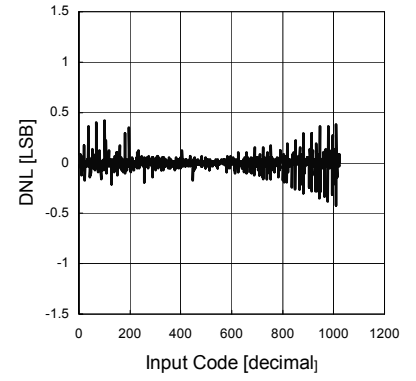


Fig.6 微分直線性誤差 (85°C)

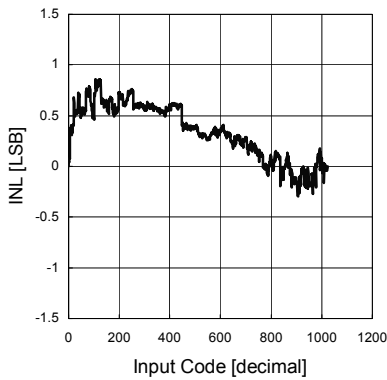


Fig.7 積分直線性誤差 (-30°C)

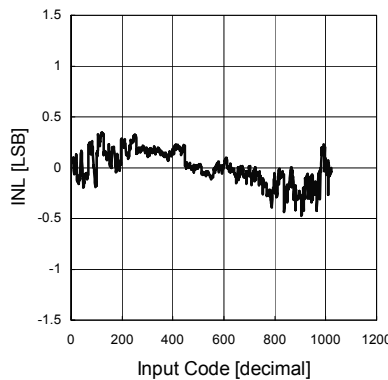


Fig.8 積分直線性誤差 (25°C)

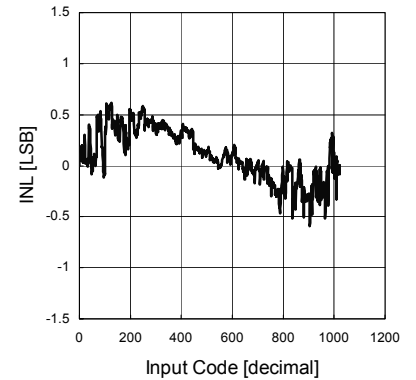


Fig.9 積分直線性誤差 (85°C)

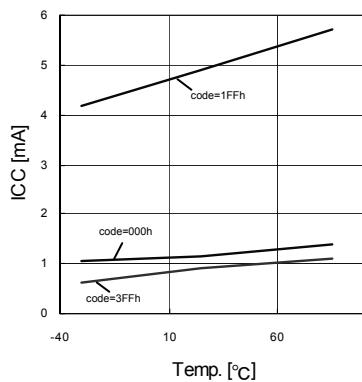


Fig.10 回路電流温度特性

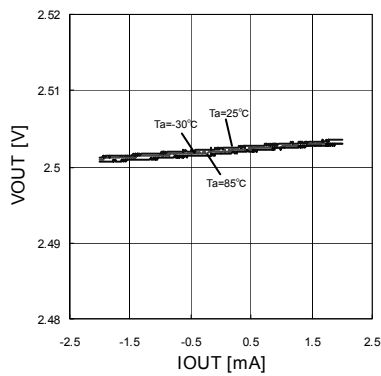


Fig.11 出力負荷変動特性(入カコード: 1FFh)

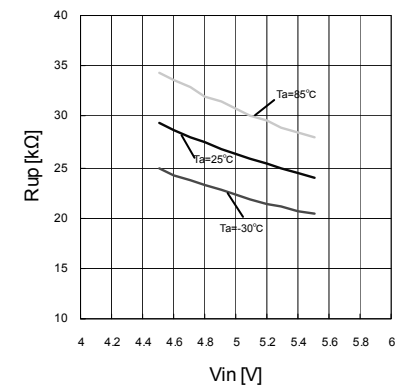
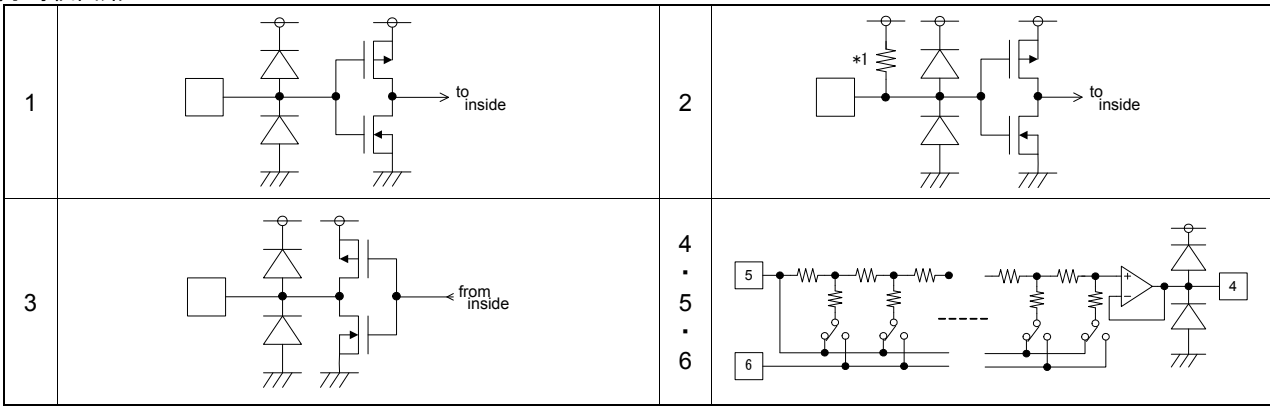


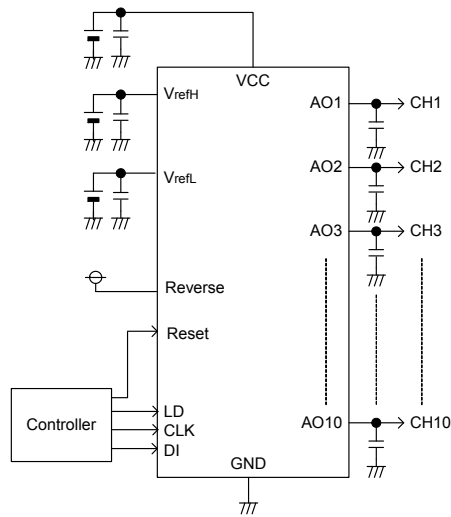
Fig.12 プルアップ内蔵抵抗特性

●端子等価回路



*1 : Vcc=5.0V 時 25kΩ(印加電圧によって変化する)

●応用回路例



●使用上の注意

- (1) 記載の数値及びデータは設計代表値であり、その値を保証するものではありません。
- (2) アプリケーション回路例は推奨すべきものと確信しておりますが、ご使用にあたってはさらに特性のご確認を十分にお願います。外付け部品定数を変更してご使用になる時は、静特性のみならず過渡特性も含め、外付け部品及び弊社 LSI のばらつきなどを考慮して十分なマージンを見て決定してください
- (3) 絶対最大定格について
印加電圧及び動作保証範囲などの絶対最大定格を超えた場合は、LSI が破壊することがあります。絶対最大定格を超える電圧及び温度を印加しないでください。絶対最大定格を超えるようなことが考えられる場合には、ヒューズなどの物理的な安全対策をして頂き、LSI に絶対最大定格を超える条件が印加されないようご検討ください。
- (4) GND 電位について
GND 端子の電圧はいかなる動作状態においても、最低電圧になるようにしてください。過度現象を含めて、各端子電圧が GND 端子よりも低い電圧になっていないことを実際にご確認ください。
- (5) 熱設計について
実使用状態での許容損失を考慮して、十分なマージンを持った熱設計を行ってください。
- (6) 端子間ショートと誤実装について
LSI を基板に実装する時には、LSI の方向や位置ずれに十分注意してください。誤って実装し通電した場合、LSI を破壊することがあります。また、LSI の端子間や端子と電源間、端子と GND 間に異物が入るなどしてショートした場合についても破壊することがあります。
- (7) 強電磁界内での動作について
強電磁界内での使用は、誤動作をする可能性がありますので十分ご評価ください。
- (8) 電源印加端子及び接地端子にリップルやノイズが重畳されると、D/A 変換精度が低下する恐れがあります。したがって、本 IC を使用する場合は、D/A 変換動作安定化のため、必ず各電源印加端子-GND 間には、バイパスコンデンサをピンの直近に挿入して使用してください。
- (9) ノイズ除去のために、アナログ出力-接地間に挿入する容量は、配線容量も含めて 100pF 以下に設定してください。
- (10) 本 IC は、Reverse 端子の状態によって、データ指定 10bit 分の Di パターンを LSB ファースト/MSB ファーストのどちらかでデコードするか選択できます。したがって、Reverse 端子は必ずオープンまたは VDD ショート(LSB ファースト)、もしくは GND ショート(MSB ファースト)のどちらかで安定させてください。

●発注形名セレクション

B	U
---	---

ローム形名

2	5	0	6
---	---	---	---

品番
2505, 2506

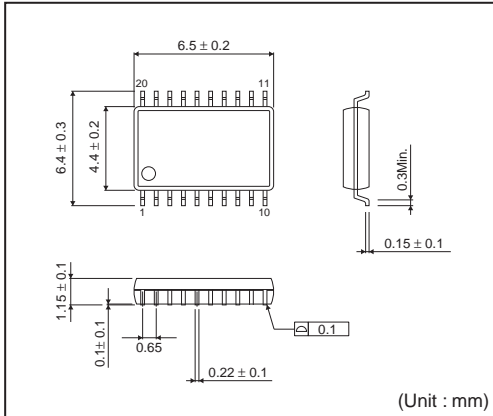
F	V
---	---

パッケージ
FV : SSOP-B20

E	2
---	---

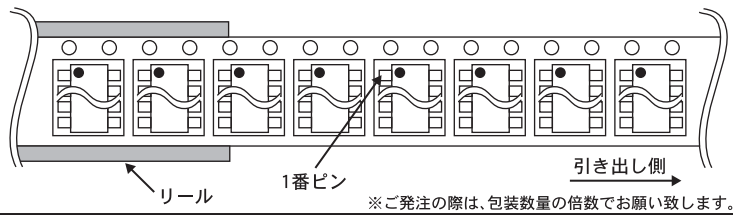
包装、フォーミング仕様
E2: リール状エンボステーピング

SSOP-B20



<包装仕様>

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに) 製品の1番ピンが左上にくる方向



ご 注 意

本資料の一部または全部をロームの許可なく、転載・複写することを堅くお断りします。

本資料の記載内容は改良などのため予告なく変更することがあります。

本資料に記載されている内容は製品のご紹介資料です。ご使用にあたりましては、別途仕様書を必ずご請求のうえ、ご確認ください。

本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。

本資料に記載されております情報は、正確を期すため慎重に作成したものです。万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ロームはその責任を負うものではありません。

本資料に記載されております技術情報は、製品の代表的動作および応用回路例などを示したものであり、ロームまたは他社の知的財産権その他のあらゆる権利について明示的にも黙示的にも、その実施または利用を許諾するものではありません。上記技術情報の使用に起因して紛争が発生した場合、ロームはその責任を負うものではありません。

本資料に掲載されております製品は、一般的な電子機器（AV機器、OA機器、通信機器、家電製品、アミューズメント機器など）への使用を意図しています。

本資料に掲載されております製品は、「耐放射線設計」はなされていません。

ロームは常に品質・信頼性の向上に取り組んでおりますが、種々の要因で故障することもあり得ます。

ローム製品が故障した際、その影響により人身事故、火災損害等が起こらないようご使用機器でのディレーティング、冗長設計、延焼防止、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もロームは負うものではありません。

極めて高度な信頼性が要求され、その製品の故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのある機器・装置・システム（医療機器、輸送機器、航空宇宙機、原子力制御、燃料制御、各種安全装置など）へのご使用を意図して設計・製造されたものではありません。上記特定用途に使用された場合、いかなる責任もロームは負うものではありません。上記特定用途への使用を検討される際は、事前にローム営業窓口までご相談願います。

本資料に記載されております製品および技術のうち「外国為替及び外国貿易法」に該当する製品または技術を輸出する場合、または国外に提供する場合には、同法に基づく許可が必要です。



ローム製品のご検討ありがとうございます。
より詳しい資料やカタログなどご用意しておりますので、お問合せください。

ROHM Customer Support System

<http://www.rohm.co.jp/contact/>