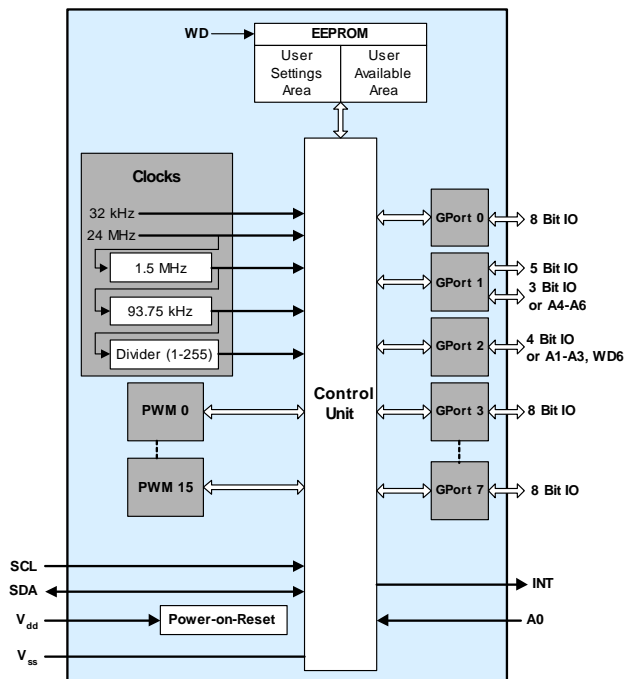


带有 EEPROM 的 20 位、40 位和 60 位 I/O 扩展器

性能

- I²C 接口逻辑与 SMBus 电兼容
- 最多可将 20 个 (CY8C9520A)、40 个 (CY8C9540A) 或 60 个 (CY8C9560A) I/O 数据引脚单独配置为输入、输出、双向输入 / 输出或 PWM 输出引脚
- 4/8/16 PWM 源具有 8 位分辨率
- 通过可扩展软寻址算法，可以灵活地配置 I²C 地址
- 内部 3 Kb/11 Kb/27 Kb EEPROM
- 内部 EEPROM 中的用户默认储存以及 I/O 端口的设置情况
- 可选的 EEPROM 写禁用 (WD) 输入
- 中断输出指出了输入引脚电平发生的变化以及脉宽调制器 (PWM) 的状态变化
- 内部上电复位 (POR)
- 内部可配置看门狗定时器

顶级框图



概述

CY8C95xxA 是一个多端口 I/O 扩展器，它带有板上用户可用的 EEPROM 和几个 PWM 输出。该系列中的所有器件的操作方法完全相同，但在 I/O 引脚、PWM 数量和内部 EEPROM 大小等方面存在差异。

CY8C95xxA 作为两个 I²C 从设备进行操作。第一个设备是多端口 I/O 扩展器 (单一的 I²C 地址，通过寄存器访问所有端口)。第二个设备是串行 EEPROM。可以通过专用的配置寄存器禁用 EEPROM。EEPROM 使用 2 字节寻址来支持 28 Kb EEPROM 地址空间。所选器件可由 I²C 地址的最高有效位或指定寄存器地址进行定义。

可以单独将 I/O 扩展器的数据引脚配置为输入、输出、准双向输入 / 输出或 PWM 输出。可将单独的数据引脚配置为开漏或集电极、强驱动 (10 mA 拉电流, 25 mA 灌电流)、电阻上拉 / 下拉或高阻抗等模式。出厂默认配置引脚则被内部上拉。

系统主设备通过 I²C 总线对 I/O 配置寄存器执行写操作。可将配置和输出寄存器设置被储存在 EEPROM 的专用空间中，作为用户默认设置内容。如果用户默认设置已经被储存在 EEPROM 中，则加电时会将它们恢复存储到各端口。该器件可以与 SMBus 器件共享总线，但它只能与 I²C 主设备进行通信。该器件中的 I²C 从设备要求 I²C 主设备支持时钟延长。

可以将一个专用的引脚配置为中断输出 (INT)，并将其连接至系统主设备的中断逻辑端。如果在系统主设备的端口上存在输入数据或 PWM 输出状态发生了变化，该信号会将这些情况通知给系统主设备。

EEPROM 可以读取字节，并支持逐字节进行写操作。可以将某个引脚配置为 EEPROM 写禁用 (WD) 引脚，该引脚被设为高电平时，会锁定写操作。此外，还可通过配置寄存器来禁用 EEPROM 的操作。

CY8C95xxA 具有一个地址固定的引脚 (A0) 和六个其他引脚 (A1 - A6)，因此允许最多 128 个器件共享一个通用的双线 I²C 数据总线。通过可扩展软寻址算法，可以选择需要分配给所需地址的引脚数量。可将未用于地址位的引脚作为 GPIO 引脚使用。

一共有 4 个 (CY8C9520A)、8 个 (CY8C9540A) 或 16 个 (CY8C9560A) 独立可配置的 8 位 PWM。这些 PWM 分别为 PWM0 - PWM15。使用六个可用时钟源中的某一个为 PWM 提供时钟脉冲。

有关如何配置 I²C 的详细信息，请参考 <http://www.cypress.com> 网站上的应用手册“通信 — 带有闪存存储功能的 I²C 端口扩展器 — AN2304”。

目录

架构	3	使能寄存器 (2Dh)	13
应用	3	器件 ID/ 状态寄存器 (2Eh)	13
器件访问寻址	4	看门狗寄存器 (2Fh)	13
串行 EEPROM 器件	4	命令寄存器 (30h)	14
多端口 I/O 器件	4	命令说明	14
文档规范	4	将配置储存到 E2 POR	
缩略语	4	默认设置的命令 (01h)	14
测量单位	4	恢复出厂默认设置的命令 (02h)	14
数字规范	4	写入 E2 POR 默认设置的命令 (03h)	14
引脚分布	5	读取 E2 POR 默认设置的命令 (04h)	14
28 引脚器件的引脚分布	5	写器件配置命令 (05h)	14
48 引脚器件的引脚分布	6	读器件配置命令 (06h)	15
100 引脚器件的引脚分布	7	重新配置器件命令 (07h)	15
引脚说明	9	电气规范	16
可扩展软寻址	9	最大绝对额定值	16
中断引脚 (INT)	9	工作温度	16
写禁用引脚 (WD)	9	直流电气特性	17
外部复位引脚 (XRES)	9	交流电气特性	19
PWM 的使用	9	封装尺寸	21
寄存器映射表	11	热阻抗	23
寄存器说明	11	回流焊规范	23
输入端口寄存器 (00h - 07h)	11	特性和订购信息	24
输出端口寄存器 (08h - 0Fh)	11	订购代码定义	24
中断状态端口寄存器 (10h - 17h)	11	缩略语	25
端口选择寄存器 (18h)	12	参考文档	25
中断掩码端口寄存器 (19h)	12	文档规范	25
选择 PWM 寄存器 (1Ah)	12	测量单位	25
反转寄存器 (1Bh)	12	数字规范	25
端口方向寄存器 (1Ch)	12	术语表	26
驱动模式寄存器 (1Dh-23h)	12	文档修订记录页	30
PWM 选择寄存器 (28h)	12	销售、解决方案和法律信息	31
配置寄存器 (29h)	13	全球销售和设计支持	31
周期寄存器 (2Ah)	13	产品	31
脉宽寄存器 (2Bh)	13	PSoC 解决方案	31
分频寄存器 (2Ch)	13		

架构

第 1 页上的顶级框图显示的是器件模块框图。主模块包括控制单位、PWM、EEPROM 和 I/O 端口。控制单位执行来自 I²C 总线的命令，并在其他总线器件和主设备之间传送数据。

片上 EEPROM 通常被分为两个区域。第一个区域用于储存数据，并且能够通过 I²C 总线进行读 / 写字节宽度操作。将 WD 引脚设置为高电平可避免发生写操作。配置寄存器设置可以锁定所有 EEPROM 操作。用户可以在第二个区域内通过使用特殊命令储存端口和 PWM 默认设置。器件上电后，会自动重新加载并处理这些默认设置。

I/O 线路和 PWM 源的数量显示在下面的表格中。

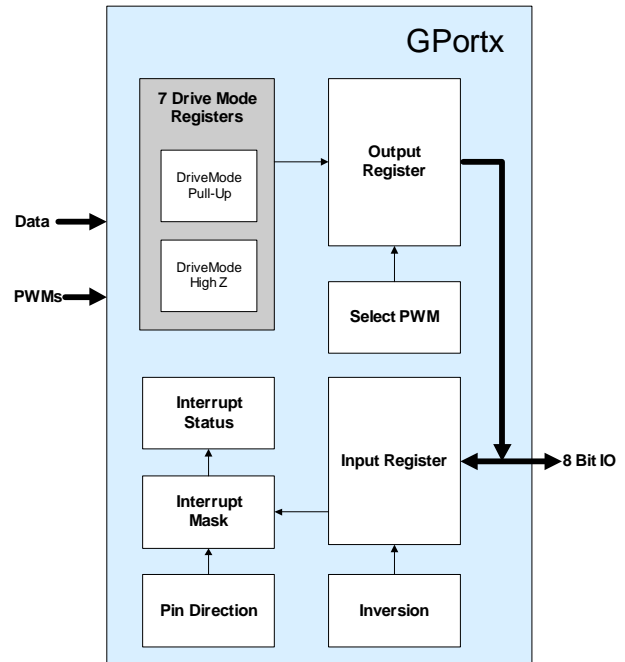
表 1. GPIO 的可用性

端口	CY8C9520A	CY8C9540A	CY8C9560A
GPort 0	8 位	8 位	8 位
GPort 1	5 - 8 位 ^[1]	5 - 8 位 ^[1]	5 - 8 位 ^[1]
GPort 2	0 - 4 位 ^[1]	0 - 4 位 ^[1]	0 - 4 位 ^[1]
GPort 3	–	8 位	8 位
GPort 4	–	8 位	8 位
GPort 5	–	4 位	8 位
GPort 6	–	–	8 位
GPort 7	–	–	8 位
PWM	4	8	16

根据配置设置，可以将 GPort 2 上的 4 个引脚和 GPort 1 上的 3 个引脚作为通用 I/O 或 EEPROM 写禁用 (WD) 和 I²C 地址输入 (A1-A6) 使用。

图 1 显示了单端口的逻辑结构。通过端口驱动模式寄存器，可以分别为每个引脚选择一种模式：上拉 / 下拉、开漏高电平 / 低电平、快速 / 慢速强驱动或高阻抗。默认情况下，这些配置寄存器通过上拉 I/O 引脚储存各个数值。反转寄存器能够为每个引脚单独反转输入寄存器的逻辑。选择 PWM (Select PWM) 寄存器将引脚指定为 PWM 输出。通过使用多端口器件中的相应命令，可以读 / 写上述全部配置寄存器。

图 1. I/O 端口的逻辑结构



端口输入和输出寄存器是独立的。对输出寄存器进行写操作时，会将数据发送到外部引脚。读取输入寄存器时，则会捕获并传输外部引脚上的逻辑电平。因此，读取数据和写入输出寄存器的数据不一样。这样，相应的二进制数字被配置为上拉 / 下拉输出时，可实现准双向输入 / 输出模式。

每个端口都有一个中断掩码寄存器和一个中断状态寄存器。中断状态寄存器中的每个高位都表明：最后一次对该中断状态寄存器进行读取后，相应的输入线路已经发生了变化。每次读取终端状态寄存器后，都会清除它里面的内容。当输入电平发生变化时，中断掩码寄存器会使能 / 禁用 INT 线路的活动。中断掩码寄存器中的每个高位会屏蔽 (禁用) 相应输入线路上生成的中断。

应用

可将每一个 GPIO 引脚用于监视和控制多个板级器件，包括 LED 和系统入侵检测器件。

板上 EEPROM 可用于储存信息 (如错误代码或电路板制造数据)，提供给应用软件回读进行诊断。

注释:

1. 此端口包含了与配置相关的 GPIO 线路或 A1 - A6 和 WD 线路。

器件访问寻址

启动后，I²C 主设备会发送一个字节，用以指定 I²C 从设备地址。通过该地址，可访问 CY8C95xx 中的器件。默认情况下，地址的二进制格式显示为：010000A0X 和 101000A0X。第一个地址用于访问多端口器件，第二个地址则用于访问 EEPROM。如果使用了其他地址线路（A1-A6），那么随后应当使用器件寻址功能。表 2 定义了器件地址。该寻址方法使用了一项叫做可扩展软寻址的技术，如第 9 页上的可扩展软寻址章节所介绍。

表 2. 器件寻址

多端口器件							EEPROM 器件										
01		0	0	0	0	A ₀	R/W	1	0	1	0	0	0	A ₀	R/W		
0	1	0	0	0	0	A ₁	A ₀	R/W	1	0	1	0	0	A ₁	A ₀	R/W	
0	1	0	0	0	A ₂	A ₁	A ₀	R/W	1	0	1	0	A ₂	A ₁	A ₀	R/W	
0	1	0	0	A ₃	A ₂	A ₁	A ₀	R/W	1	0	1	0	A ₃	A ₂	A ₁	A ₀	R/W
0	1	A ₄	A ₃	A ₂	A ₁	A ₀	R/W	1	0	A ₄	A ₃	A ₂	A ₁	A ₀	R/W		
0	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀	R/W	1	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀	R/W		
A ₆	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀	R/W	A ₆	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀	R/W		

当所有地址线路 A1-A6 均被使用时，则被访问的器件可由写数据操作中地址后面第一个字节定义。如果该字节的最高有效位（MSb）为‘0’，那么会将该字节作为多端口器件的命令（寄存器地址）字节。如果 MSb 为‘1’，则该字节是 2 字节 EEPROM 地址的第一个字节。这时，器件会屏蔽 MSb 以确定 EEPROM 的地址。

串行 EEPROM 器件

EEPROM 读和写操作需要使用两个字节（即 AHI 和 ALO）用于指出可用的存储器地址。

为了读取一个或更多字节，主设备会以一个写周期（= 0）为单位进行寻址，以便在发送 AHI 后继续发送 ALO 字节，然后以一个读周期（= 1）为单位重新进行寻址，以读取一个或多个数据字节。每次读取数据字节都会使内部地址计数器增 1，直到读取完 EEPROM 地址为止。EEPROM 地址空间未读时进行读 / 写操作必须使端口扩展器发送 NAK 数据包以作出响应。

为将数据写入到 EEPROM 内，主设备使用前两个字节（即 AHI 和 ALO）以及一个或多个数据字节来执行一个写周期。在写入模块中，推荐将起始地址设置在 64 字节的边界，例如 01C0h 或 0080h，但这并不是必要条件。如果超过了 EEPROM 中 64 字节的边界，那么在器件执行 EEPROM 写序列时，会延长 I²C 时钟。如果可用的 EEPROM 空间已满，那么后续进行写操作时会以一个 NAK 作为响应。

请参考第 10 页上的图 6，它介绍了 EEPROM 器件的存储器读 / 写过程。

多端口 I/O 器件

通过该器件，用户可以使用内部寄存器设置配置和 I/O 操作。

传输每个数据前，必须先传输命令字节。此字节作为指向接收或传输数据的寄存器指针。第 11 页上的表 7 中列出了可用的寄存器。

文档规范

缩略语

表 3 列出了本文档中使用的缩略语。

表 3. 缩略语

缩略语	说明
AC	交流
DC	直流
EEPROM	电可擦除可编程只读存储器（E ² ）
GPIO	通用输入 / 输出
I/O	输入 / 输出
MSb	最高有效位
POR	上电复位
PWM	脉冲宽度调制器

测量单位

测量单位表位于“电气规范”一节中。第 16 页上的表 17 列出了第 4 章所用的所有缩写。

数字规范

十六进制数字中所有的字母均为大写，并且结尾是小写的‘h’（例如，‘14h’或‘3Ah’）。十六进制数字还可以通过前缀‘0x’来表示（C 编码规范）。二进制数字在结尾带小写的‘b’（例如，‘01010100b’或‘01000011b’）。不用‘h’、‘b’或‘0x’来表示的数字是十进制数字。

引脚分布

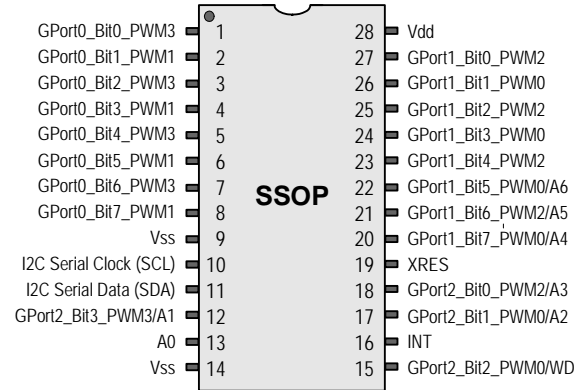
CY8C95xxA 器件有多种封装可供选择，后续表格分别列出和阐释了这些封装。

28 引脚器件的引脚分布

表 4. 28 引脚器件的引脚分布（SSOP）

引脚编号	引脚名称	说明
1	GPort0_Bit0_PWM3	端口 0, 位 0, PWM 3。
2	GPort0_Bit1_PWM1	端口 0, 位 1, PWM 1。
3	GPort0_Bit2_PWM3	端口 0, 位 2, PWM 3。
4	GPort0_Bit3_PWM1	端口 0, 位 3, PWM 1。
5	GPort0_Bit4_PWM3	端口 0, 位 4, PWM 3。
6	GPort0_Bit5_PWM1	端口 0, 位 5, PWM 1。
7	GPort0_Bit6_PWM3	端口 0, 位 6, PWM 3。
8	GPort0_Bit7_PWM1	端口 0, 位 7, PWM 1。
9	V _{SS}	接地。
10	I ² C 串行时钟 (SCL)	I ² C 时钟。
11	I ² C 串行数据 (SDA)	I ² C 数据。
12	GPort2_Bit3_PWM3/A1	端口 2, 位 3, PWM 3, 地址 1。
13	A0	地址 0。
14	V _{SS}	接地。
15	GPort2_Bit2_PWM0/WD	端口 2, 位 2, PWM 0, 禁用 E ² 写操作。
16	INT	
17	GPort2_Bit1_PWM0/A2	端口 2, 位 1, PWM 0, 地址 2。
18	GPort2_Bit0_PWM2/A3	端口 2, 位 0, PWM 2, 地址 3。
19	XRES	采用内部下拉电阻的高电平有效外部复位。
20	GPort1_Bit7_PWM0/A4	端口 1, 位 7, PWM 0, 地址 4。
21	GPort1_Bit6_PWM2/A5	端口 1, 位 6, PWM 2, 地址 5。
22	GPort1_Bit5_PWM0/A6	端口 1, 位 5, PWM 0, 地址 6。
23	GPort1_Bit4_PWM2	端口 1, 位 4, PWM 2。
24	GPort1_Bit3_PWM0	端口 1, 位 3, PWM 0。
25	GPort1_Bit2_PWM2	端口 1, 位 2, PWM 2。
26	GPort1_Bit1_PWM0	端口 1, 位 1, PWM 0。
27	GPort1_Bit0_PWM2	端口 1, 位 0, PWM 2。
28	V _{DD}	供电电压。

图 2. CY8C9520A 28 引脚器件

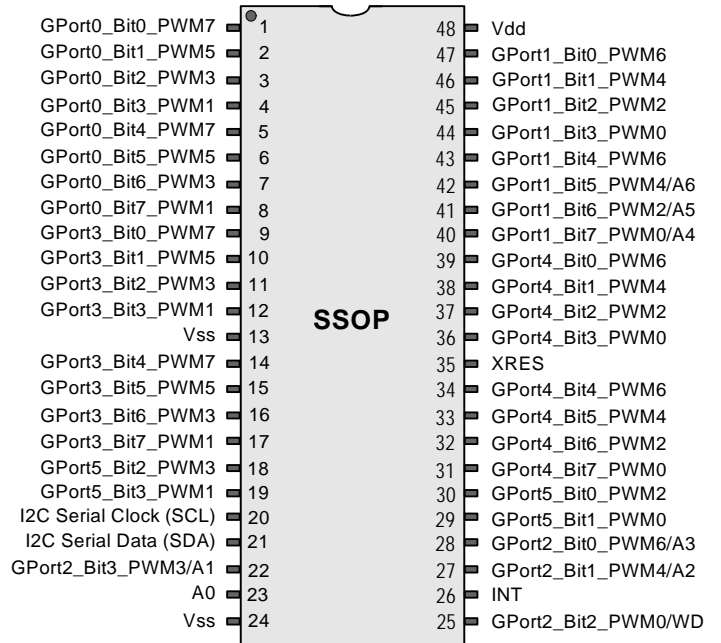


48 引脚器件的引脚分布

表 5. 48 引脚器件的引脚分布 (SSOP)

引脚编号	引脚名称	说明
1	GPort0_Bit0_PWM7	端口 0, 位 0, PWM 7。
2	GPort0_Bit1_PWM5	端口 0, 位 1, PWM 5。
3	GPort0_Bit2_PWM3	端口 0, 位 2, PWM 3。
4	GPort0_Bit3_PWM1	端口 0, 位 3, PWM 1。
5	GPort0_Bit4_PWM7	端口 0, 位 4, PWM 7。
6	GPort0_Bit5_PWM5	端口 0, 位 5, PWM 5。
7	GPort0_Bit6_PWM3	端口 0, 位 6, PWM 3。
8	GPort0_Bit7_PWM1	端口 0, 位 7, PWM 1。
9	GPort3_Bit0_PWM7	端口 3, 位 0, PWM 7。
10	GPort3_Bit1_PWM5	端口 3, 位 1, PWM 5。
11	GPort3_Bit2_PWM3	端口 3, 位 2, PWM 3。
12	GPort3_Bit3_PWM1	端口 3, 位 3, PWM 1。
13	V _{SS}	接地。
14	GPort3_Bit4_PWM7	端口 3, 位 4, PWM 7。
15	GPort3_Bit5_PWM5	端口 3, 位 5, PWM 5。
16	GPort3_Bit6_PWM3	端口 3, 位 6, PWM 3。
17	GPort3_Bit7_PWM1	端口 3, 位 7, PWM 1。
18	GPort5_Bit2_PWM3	端口 5, 位 2, PWM 3。
19	GPort5_Bit3_PWM1	端口 5, 位 3, PWM 1。
20	I ² C 串行时钟 (SCL)	I ² C 时钟。
21	I ² C 串行数据 (SDA)	I ² C 数据。
22	GPort2_Bit3_PWM3/A1	端口 2, 位 3, PWM 3, 地址 1。
23	A0	地址 0。
24	V _{SS}	接地。
25	GPort2_Bit2_PWM0/WD	端口 2, 位 2, PWM 0, 禁用 E ² 写操作。
26	INT	
27	GPort2_Bit1_PWM4/A2	端口 2, 位 1, PWM 4, 地址 2。
28	GPort2_Bit0_PWM6/A3	端口 2, 位 0, PWM 6, 地址 3。
29	GPort5_Bit1_PWM0	端口 5, 位 1, PWM 0。
30	GPort5_Bit0_PWM2	端口 5, 位 0, PWM 2。
31	GPort4_Bit7_PWM0	端口 4, 位 7, PWM 0。
32	GPort4_Bit6_PWM2	端口 4, 位 6, PWM 2。
33	GPort4_Bit5_PWM4	端口 4, 位 5, PWM 4。
34	GPort4_Bit4_PWM6	端口 4, 位 4, PWM 6。
35	XRES	采用内部下拉电阻的高电平有效外部复位。
36	GPort4_Bit3_PWM0	端口 4, 位 3, PWM 0。
37	GPort4_Bit2_PWM2	端口 4, 位 2, PWM 2。
38	GPort4_Bit1_PWM4	端口 4, 位 1, PWM 4。
39	GPort4_Bit0_PWM6	端口 4, 位 0, PWM 6。
40	GPort1_Bit7_PWM0/A4	端口 1, 位 7, PWM 0, 地址 4。
41	GPort1_Bit6_PWM2/A5	端口 1, 位 6, PWM 2, 地址 5。
42	GPort1_Bit5_PWM4/A6	端口 1, 位 5, PWM 4, 地址 6。
43	GPort1_Bit4_PWM6	端口 1, 位 4, PWM 6。
44	GPort1_Bit3_PWM0	端口 1, 位 3, PWM 0。
45	GPort1_Bit2_PWM2	端口 1, 位 2, PWM 2。
46	GPort1_Bit1_PWM4	端口 1, 位 1, PWM 4。
47	GPort1_Bit0_PWM6	端口 1, 位 0, PWM 6。
48	V _{DD}	供电电压。

图 3. CY8C9540A 48 引脚器件

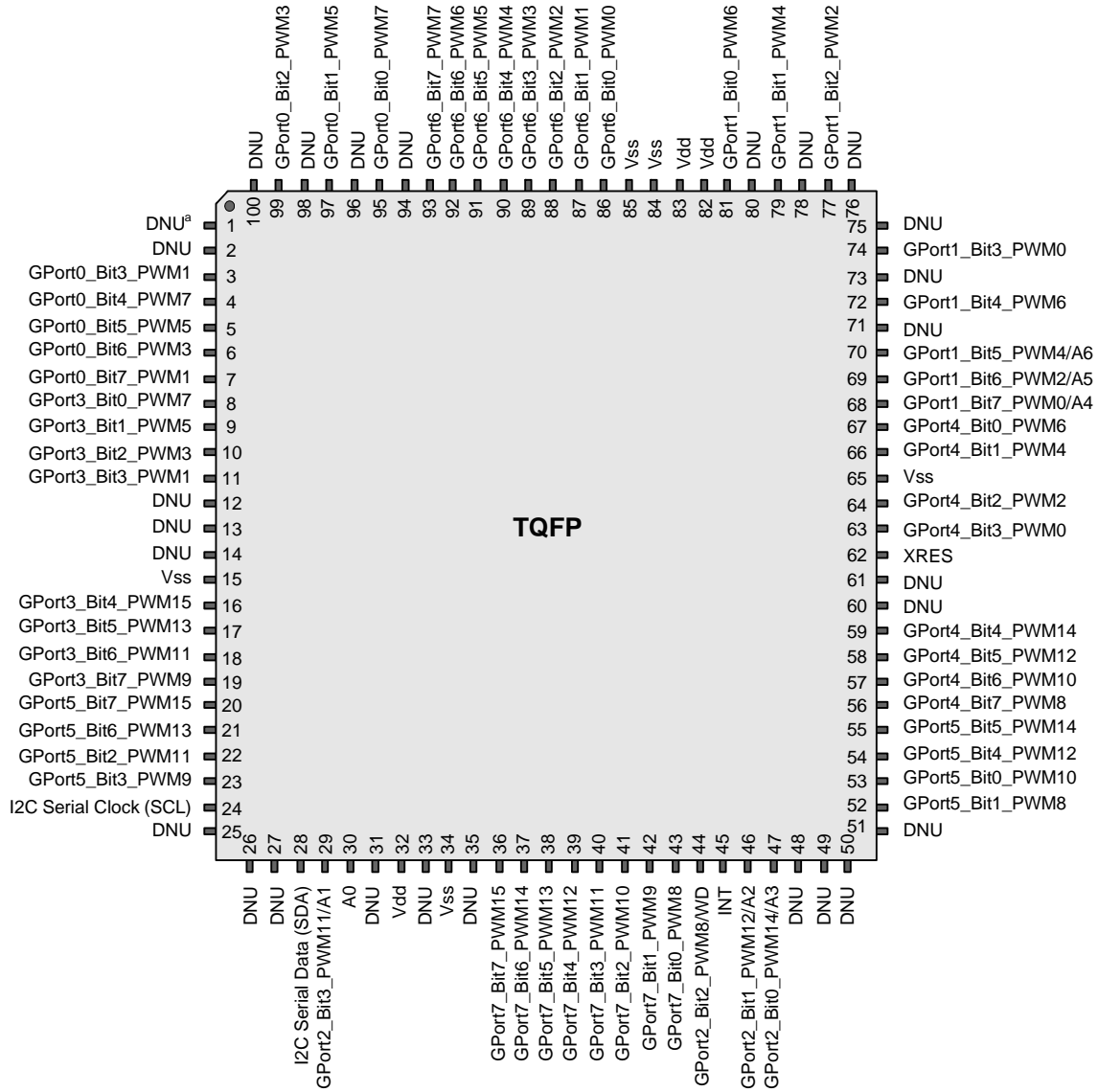


100 引脚器件的引脚分布

表 6. 100 引脚器件的引脚分布 (TQFP)

引脚编号	名称	说明	引脚编号	名称	说明
1	DNU	DNU = 请勿使用; 保持悬空状态。	51	DNU	DNU = 请勿使用; 保持悬空状态。
2	DNU	DNU = 请勿使用; 保持悬空状态。	52	GPort5_Bit1_PWM8	端口 5, 位 1, PWM 8。
3	GPort0_Bit3_PWM1	端口 0, 位 3, PWM 1。	53	GPort5_Bit0_PWM10	端口 5, 位 0, PWM 10。
4	GPort0_Bit4_PWM7	端口 0, 位 4, PWM 7。	54	GPort5_Bit4_PWM12	端口 5, 位 4, PWM 12。
5	GPort0_Bit5_PWM5	端口 0, 位 5, PWM 5。	55	GPort5_Bit5_PWM14	端口 5, 位 5, PWM 14。
6	GPort0_Bit6_PWM3	端口 0, 位 6, PWM 3。	56	GPort4_Bit7_PWM8	端口 4, 位 7, PWM 8。
7	GPort0_Bit7_PWM1	端口 0, 位 7, PWM 1。	57	GPort4_Bit6_PWM10	端口 4, 位 6, PWM 10。
8	GPort3_Bit0_PWM7	端口 3, 位 0, PWM 7。	58	GPort4_Bit5_PWM12	端口 4, 位 5, PWM 12。
9	GPort3_Bit1_PWM5	端口 3, 位 1, PWM 5。	59	GPort4_Bit4_PWM14	端口 4, 位 4, PWM 14。
10	GPort3_Bit2_PWM3	端口 3, 位 2, PWM 3。	60	DNU	DNU = 请勿使用; 保持悬空状态。
11	GPort3_Bit3_PWM1	端口 3, 位 3, PWM 1。	61	DNU	DNU = 请勿使用; 保持悬空状态。
12	DNU	DNU = 请勿使用; 保持悬空状态。	62	XRES	采用内部下拉电阻的高电平有效外部复位。
13	DNU	DNU = 请勿使用; 保持悬空状态。	63	GPort4_Bit3_PWM0	端口 4, 位 3, PWM 0。
14	DNU	DNU = 请勿使用; 保持悬空状态。	64	GPort4_Bit2_PWM2	端口 4, 位 2, PWM 2。
15	V _{SS}	接地。	65	V _{SS}	接地。
16	GPort3_Bit4_PWM15	端口 3, 位 4, PWM 15。	66	GPort4_Bit1_PWM4	端口 4, 位 1, PWM 4。
17	GPort3_Bit5_PWM13	Port 3, Bit 5, PWM 13。	67	GPort4_Bit0_PWM6	端口 4, 位 0, PWM 6。
18	GPort3_Bit6_PWM11	端口 3, 位 6, PWM 11。	68	GPort1_Bit7_PWM0/A4	端口 1, 位 7, PWM 0, 地址 4。
19	GPort3_Bit7_PWM9	端口 3, 位 7, PWM 9。	69	GPort1_Bit6_PWM2/A5	端口 1, 位 6, PWM 2, 地址 5。
20	GPort5_Bit7_PWM15	端口 5, 位 7, PWM 15。	70	GPort1_Bit5_PWM4/A6	端口 1, 位 5, PWM 4, 地址 6。
21	GPort5_Bit6_PWM13	端口 5, 位 6, PWM 13。	71	DNU	DNU = 请勿使用; 保持悬空状态。
22	GPort5_Bit2_PWM11	端口 5, 位 2, PWM 11。	72	GPort1_Bit4_PWM6	端口 1, 位 4, PWM 6。
23	GPort5_Bit3_PWM9	端口 5, 位 3, PWM 9。	73	DNU	DNU = 请勿使用; 保持悬空状态。
24	I ² C 串行时钟 (SCL)	I ² C 时钟。	74	GPort1_Bit3_PWM0	端口 1, 位 3, PWM 0。
25	DNU	DNU = 请勿使用; 保持悬空状态。	75	DNU	DNU = 请勿使用; 保持悬空状态。
26	DNU	DNU = 请勿使用; 保持悬空状态。	76	DNU	DNU = 请勿使用; 保持悬空状态。
27	DNU	DNU = 请勿使用; 保持悬空状态。	77	GPort1_Bit2_PWM2	端口 1, 位 2, PWM 2。
28	I ² C 串行数据 (SDA)	I ² C 数据。	78	DNU	DNU = 请勿使用; 保持悬空状态。
29	GPort2_Bit3_PWM11/A1	端口 2, 位 3, PWM 11, 地址 1。	79	GPort1_Bit1_PWM4	端口 1, 位 1, PWM 4。
30	A0	地址 0。	80	DNU	DNU = 请勿使用; 保持悬空状态。
31	DNU	DNU = 请勿使用; 保持悬空状态。	81	GPort1_Bit0_PWM6	端口 1, 位 0, PWM 6。
32	V _{dd}	供电电压。	82	V _{dd}	供电电压。
33	DNU	DNU = 请勿使用; 保持悬空状态。	83	V _{dd}	供电电压。
34	V _{SS}	接地。	84	V _{SS}	接地。
35	DNU	DNU = 请勿使用; 保持悬空状态。	85	V _{SS}	接地。
36	GPort7_Bit7_PWM15	端口 7, 位 7, PWM 15。	86	GPort6_Bit0_PWM0	端口 6, 位 0, PWM 0。
37	GPort7_Bit6_PWM14	端口 7, 位 6, PWM 14。	87	GPort6_Bit1_PWM1	端口 6, 位 1, PWM 1。
38	GPort7_Bit5_PWM13	端口 7, 位 5, PWM 13。	88	GPort6_Bit2_PWM2	端口 6, 位 2, PWM 2。
39	GPort7_Bit4_PWM12	端口 7, 位 4, PWM 12。	89	GPort6_Bit3_PWM3	端口 6, 位 3, PWM 3。
40	GPort7_Bit3_PWM11	端口 7, 位 3, PWM 11。	90	GPort6_Bit4_PWM4	端口 6, 位 4, PWM 4。
41	GPort7_Bit2_PWM10	端口 7, 位 2, PWM 10。	91	GPort6_Bit5_PWM5	端口 6, 位 5, PWM 5。
42	GPort7_Bit1_PWM9	端口 7, 位 1, PWM 9。	92	GPort6_Bit6_PWM6	端口 6, 位 6, PWM 6。
43	GPort7_Bit0_PWM8	端口 7, 位 0, PWM 8。	93	GPort6_Bit7_PWM7	端口 6, 位 7, PWM 7。
44	GPort2_Bit2_PWM8/WD	端口 2, 位 2, PWM 8, 禁用 E ² 写操作。	94	DNU	DNU = 请勿使用; 保持悬空状态。
45	INT		95	GPort0_Bit0_PWM7	端口 0, 位 0, PWM 7。
46	GPort2_Bit1_PWM12/A2	端口 2, 位 1, PWM 12, 地址 4。	96	DNU	DNU = 请勿使用; 保持悬空状态。
47	GPort2_Bit0_PWM14/A3	端口 2, 位 0, PWM 14, 地址 5。	97	GPort0_Bit1_PWM5	端口 0, 位 1, PWM 5。
48	DNU	DNU = 请勿使用; 保持悬空状态。	98	DNU	DNU = 请勿使用; 保持悬空状态。
49	DNU	DNU = 请勿使用; 保持悬空状态。	99	GPort0_Bit2_PWM3	端口 0, 位 2, PWM 3。
50	DNU	DNU = 请勿使用; 保持悬空状态。	100	DNU	DNU = 请勿使用; 保持悬空状态。

图 4. CY8C9560A 100 引脚器件 [2]



注释

2. DNU = 请勿使用；应保持为悬空状态。

引脚说明

可扩展软寻址

A0 线路定义了 I²C 地址的相应位。此引脚必须处于上拉或下拉模式。如果 A0 处于强驱动上拉或强驱动下拉模式（它通过 330 KΩ 或更低的电阻连接至 V_{dd} 或 V_{ss}），那么它是唯一一个指定的地址线路，并且 A1-A6 线路作为 GPIO 使用。如果 A0 处于弱驱动上拉或弱驱动下拉模式（通过 75 KΩ ~ 200 KΩ 的电阻将其连接到 V_{dd} 或 V_{ss}），那么 A0 便不是唯一一个外部定义的地位。若需要，可将某个引脚分配给 A1。通过使用一个电阻，可以将该引脚配置为强 / 弱上拉或下拉模式。与 A0 相同，上拉 / 下拉模式决定了该地址位是否为最后一个外部定义的地位。但同 A0 不同的是，A1 不是一个专用的地址引脚。只有 A0 不是唯一一个外部定义的地位时，才使用 A1。若需要，A2、A3、A4、A5 和 A6 也有预定义的引脚，但仅用于寻址操作。链路中的最后一个地址位被强驱动上拉 / 下拉。那么，只有用于将所需地址分配给器件的引脚才能作为地址引脚，未被作为地址位的所有引脚都可作为 GPIO 引脚使用。第 4 页上的表 2 定义了所获得的器件的 I²C 地址。

中断引脚（INT）

如果发生下述某个事件，都会激活中断输出（若被使能）：

- 某个 GPIO 端口引脚的状态发生了变化，并且中断掩码寄存器中的相应位被设为低电平。
- 以最低的时钟源速率（367.6 Hz）驱动 PWM 并将它分配给某个引脚时，该引脚的状态发生改变，并且它的中断掩码寄存器中的相应位会被设置为低电平。

当主设备读取相应的中断状态寄存器时，会取消激活中断引脚。

写禁用引脚（WD）

如果使能了该功能，该引脚为 ‘0’ 则允许写入到 EEPROM；该引脚为 ‘1’ 则锁定所有对储存器的写操作。写入储存器前，会立即检查此引脚。如果未设置使能寄存器中的 EEE 位（EEPROM 已禁用），或设置了 EERO 位（EEPROM 为只读），则会忽略 WD 线路的电平。

请注意，这条线路上为 ‘1’ 时，会锁定所有执行 EEPROM 操作的命令（请参考第 14 页上的表 15）。

通过使能寄存器（2Dh）的位 1，可以使能 / 禁用这条线路：该位为 ‘1’ 时，会使能 WD 功能；该位为 ‘0’ 时，会禁用该功能。

外部复位引脚（XRES）

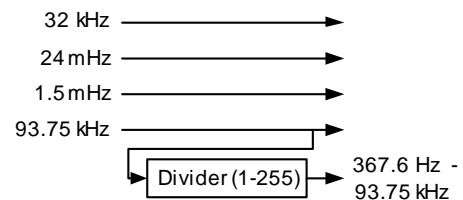
将 XRES 引脚上拉为高电平可完全复位器件。XRES 引脚具有一个始终为下拉的电阻，因此该引脚不需要使用外部下拉电阻来执行操作。可直接将其接地或保持为开路状态。器件由 XRES 复位后的操作与由 POR 复位后的操作相同。当器件保持复位状态时，所有输入和输出引脚均保持其默认高阻态。

PWM 的使用

CY8C9520A 中具有 4 个独立的 PWM，CY8C9540A 中有 8 个，而 CY8C9560A 中有 16 个。通过将 ‘1’ 写入到选择 PWM 寄存器的相应位，可以将每个 I/O 引脚配置为 PWM 输出（请参考第 12 页上的表 8）。

PWM 配置的下一步是使用配置 PWM 寄存器进行选择时钟源。六个可用的时钟源包括：32 kHz（默认设置）、24 MHz、1.5 MHz、93.75 kHz、367.6 Hz 或前面的 PWM 输出（请参考图 5）。

图 5. 时钟源



默认情况下，选择 32 kHz 的时钟源作为 PWM 时钟。

PWM 周期寄存器则用于设置输出周期：

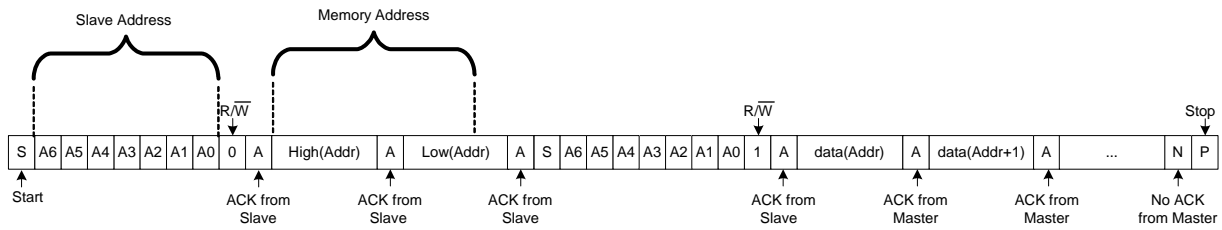
$$t_{OUT} = Period \times t_{CLK}$$

取值范围为 1 到 FFh。

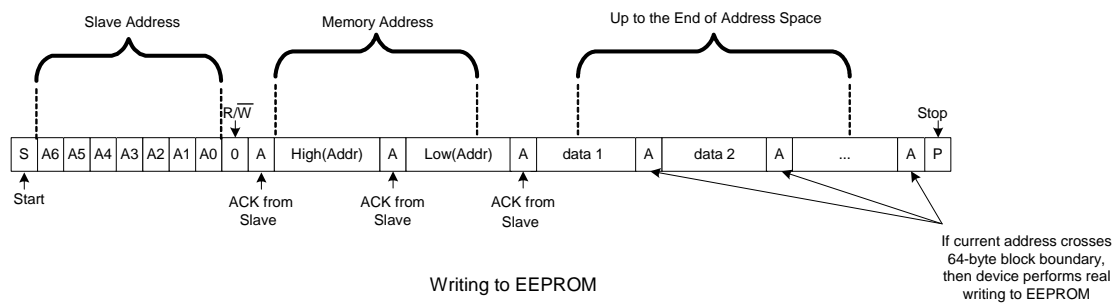
PWM 脉宽寄存器可设置 PWM 输出脉冲的持续时间。取值范围为 0 到（周期 -1）。可以使用下面公式计算得出占空比：

$$DutyCycle = \frac{PulseWidth}{Period}$$

图 6. 存储器读 / 写操作

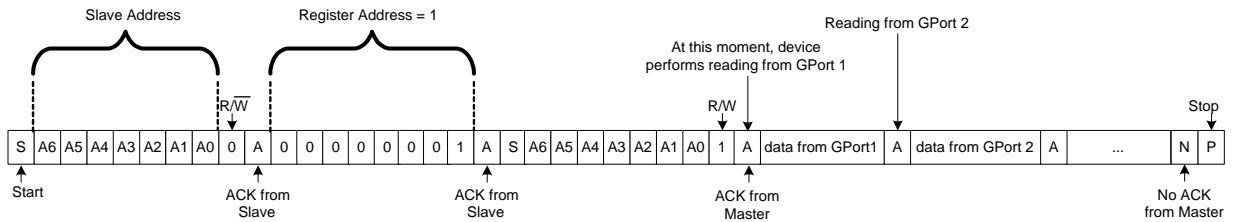


Reading from EEPROM

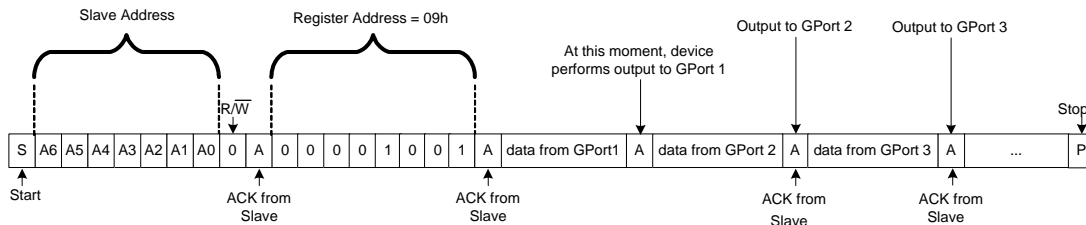


Writing to EEPROM

图 7. 多端口器件中的端口读 / 写操作



Reading from GPort 1



Writing from GPort 1

寄存器映射表

寄存器地址会自动递增。如果主设备对某个寄存器进行读 / 写操作，然后在同一个 I²C 操作中连续传输数据，序列字节会对下面寄存器进行读 / 写操作。例如，如果将第一个字节写入到输出端口 1 寄存器内，那么后面的字节会分别被写入到输出端口 2、输出端口 3、输出端口 4 等寄存器内。每个写操作的第一个字节都作为寄存器地址。

为了从一个系列的寄存器读取数据，主设备必须将起始地址字节写入到寄存器内，然后执行读数据操作。如果没有发送任何地址，将从地址 0 开始读取。

要想读取一个指定寄存器的地址，主设备必须将地址字节写入到寄存器内，然后执行读数据操作。

请参见第 10 页上的图 7。

器件的寄存器映射情况如表 7 中所示。

表 7. 器件寄存器地址映射

地址	寄存器	寄存器默认值
00h	输入端口 0	无
01h	输入端口 1	无
02h	输入端口 2	无
03h	输入端口 3	无
04h	输入端口 4	无
05h	输入端口 5	无
06h	输入端口 6	无
07h	输入端口 7	无
08h	输出端口 0	FFh
09h	输出端口 1	FFh
0Ah	输出端口 2	FFh
0Bh	输出端口 3	FFh
0Ch	输出端口 4	FFh
0Dh	输出端口 5	FFh
0Eh	输出端口 6	FFh
0Fh	输出端口 7	FFh
10h	中断状态端口 0	00h
11h	中断状态端口 1	00h
12h	中断状态端口 2	00h
13h	中断状态端口 3	00h
14h	中断状态端口 4	00h
15h	中断状态端口 5	00h
16h	中断状态端口 6	00h
17h	中断状态端口 7	00h
18h	端口选择	00h
19h	中断掩码	FFh
1Ah	选择 PWM 用于端口输出	00h
1Bh	反转	00h
1Ch	引脚方向 — 输入 / 输出	00h

表 7. 器件寄存器地址映射 (续)

地址	寄存器	寄存器默认值
1Dh	驱动模式 — 上拉	FFh
1Eh	驱动模式 — 下拉	00h
1Fh	驱动模式 — 开漏高电平	00h
20h	驱动模式 — 开漏低电平	00h
21h	驱动模式 — 强 (驱动)	00h
22h	驱动模式 — 慢速强 (驱动)	00h
23h	驱动模式 — 高阻态	00h
24h	预留	无
25h	预留	无
26h	预留	无
27h	预留	无
28h	PWM 选择	00h
29h	配置 PWM	00h
2Ah	周期 PWM	FFh
2Bh	脉冲宽度 PWM	80h
2Ch	可编程分频器	FFh
2Dh	使能 WDE、EEE、EERO	00h
2Eh	器件 ID/ 状态	20h/40h/60h
2Fh	看门狗	00h
30h	命令	00h

寄存器说明

下面各节对 CY8C95xx 的寄存器进行了介绍。请注意，PWM 寄存器的地址范围为 28h - 2Bh。

输入端口寄存器 (00h - 07h)

这些寄存器表示引脚上的实际逻辑电平，并且用于 I/O 端口的读取操作。这些寄存器是只读的。反转寄存器修改了这些端口的读状态。

输出端口寄存器 (08h - 0Fh)

这些寄存器用于将数据写入 GPIO 端口内。默认情况下，所有端口均处于上拉模式，能够实现准双向 I/O。要想执行输入操作而不需要重新配置，则必须将这些寄存器存储为全 1。

当 PWM 被使能时，输出寄存器的数据还会影响引脚的状态。更多有关信息，请参考第 12 页上的表 8。

请查看第 10 页上的图 7 以便了解端口的读 / 写程序。

反转寄存器不会对这些端口产生任何影响。

中断状态端口寄存器 (10h - 17h)

这些寄存器中的每个 ‘1’ 位会指示，从该中断状态寄存器的最后一次读取后，相应的输入线路已经发生了变化。只有读取了中断 (Int.) 状态寄存器后，才会清除它。

如果将 PWM 分配给某个引脚，那么 PWM 的所有状态发生改变都会设置中断状态寄存器中的相应位。如果引脚的中断掩码被清除，并且 PWM 的速率被设为最低 (由可编程时钟源通过将分频

寄存器的地址从 2Dh 设置为 FFh 来驱动)，那么在 PWM 状态发生变化时也会驱动 INT 线路。

端口选择寄存器 (18h)

此寄存器配置了 GPort。将数值 0 - 7 写入到此寄存器内，以便通过使用寄存器 19h - 23h 选择编程的端口。

中断掩码端口寄存器 (19h)

当 GPIO 输入电平发生变化时，中断掩码寄存器会使能或禁用 INT 线路的活动。中断掩码寄存器中的每个 ‘1’ 位会屏蔽（禁用）从 GPort 的相应输入线路生成的中断（该 GPort 由端口选择寄存器 (18h) 选中）。

选择 PWM 寄存器 (1Ah)

通过该寄存器，可以将每个端口作为 PWM 输出使用。默认情况下，所有端口均被配置为 GPIO 线路。此寄存器中的每个被设置为 ‘1’ 的位都会将端口选择寄存器 (18h) 选中的 GPort 相应引脚连接至 PWM 输出。当使能 PWM 时，则输出寄存器数据也会影响引脚的状态。请参见表 8。

请注意，必须为用作 PWM 输出的引脚配置适当的启动模式。相关的详细信息，请参见第 12 页上的表 10。

表 8 介绍了输出和选择 PWM 寄存器的逻辑。

表 8. 输出和选择 PWM 寄存器逻辑

输出	选择 PWM	引脚状态
0	0	0
1	0	1
0	1	0
1	1	当前 PWM

反转寄存器 (1Bh)

此寄存器可以反转输入端口的逻辑。每个写入此寄存器内的 ‘1’ 位会反转 GPort 的输入寄存器中相应位的逻辑（该 Gport 由端口选择寄存器 (18h) 选中）。

输入寄存器的逻辑显示在表 9 中。这些寄存器不会影响输出或 PWM。

表 9. 反转寄存器的逻辑

引脚状态	反转	输入
0	0	0
1	0	1
0	1	1
1	1	0

端口方向寄存器 (1Ch)

可将端口上的每一位配置为输入或输出。为了执行该配置操作，端口方向寄存器 (1Ch) 用于端口选择寄存器 (18h) 所选的 GPort。如果通过写入 ‘1’ 设置好了此寄存器中的某一位，则相应端口引脚被作为一个输入使用。如果（通过写入 ‘0’）清除此寄存器中的某一位，则相应端口引脚会作为一个输出。

驱动模式寄存器 (1Dh-23h)

可以分别将每个端口的数据引脚单独设置为下面 7 个可用模式中的某一个：上拉 / 下拉、开漏高电平 / 低电平、快速 / 慢速强驱动或高阻抗输入等模式。为了执行此配置操作，则 7 个驱动模式寄存器会用于端口选择寄存器 (18h) 所选的 GPort。每次将 ‘1’ 写入此寄存器内都会更改相应线路的驱动模式。寄存器 1Dh ~ 23h 具有最后寄存器的优先级，因此被写入最后寄存器内且设置为高电平的位会覆盖掉先前的位。读取这些寄存器可获得实际的设置情况，而不是最初写入的设置。

表 10. 驱动模式寄存器的设置

寄存器	引脚状态	说明
1Dh	电阻上拉	高电阻，强驱动为低电平（默认设置）
1Eh	电阻下拉	强驱动高电平，电阻为低电平
1Fh	开漏高电平	慢速强驱动高电平，高阻态低电平
20h	开漏低驱动	慢速强驱动低电平，高阻态高电平
21h	强驱动	强驱动高电平，强驱动低电平，高速输出模式
22h	慢速强驱动	强驱动高电平，强驱动低电平，慢速输出模式
23h	高阻抗	高阻态

PWM 选择寄存器 (28h)

此寄存器配置了 PWM。将 00h - 0Fh 值写入此寄存器内，以便通过使用寄存器 29h - 2Bh 选择编程的 PWM。

配置寄存器 (29h)

此寄存器为 PWM 选择寄存器 (28h) 所选的 PWM 和中断逻辑选择时钟源。

一共有以下六个可用的时钟源：32 kHz (默认设置)、24 MHz、1.5 MHz、93.75 kHz、367.6 Hz 或先前 PWM 输出。用户可对频率为 367.6 Hz 的时钟源进行相关配置。它使用分频寄存器 (2Ch) 中存储的除数对 93.75 kHz 时钟源进行分频。默认分频值为 255 (请参考表 11 以了解详细信息)。默认情况下，所有 PWM 均由 32 kHz 时钟源提供时钟脉冲。

表 11. PWM 时钟源

配置 PWM	PWM 时钟源
xxxxx000b	32 kHz (默认设置)
xxxxx001b	24 MHz
xxxxx010b	1.5 MHz
xxxxx011b	93.75 kHz
xxxxx100b	367.6 Hz (用户可编程)
xxxxx101b	先前的 PWM

每个 PWM 都可以在输出脉冲的上升沿或下降沿上生成中断。为 PWM 生成中断的时钟源受一定的限制。仅在使用频率最低的时钟源 (被编程为 367.6 Hz) 以及分频值为 255 时，PWM 才能生成中断。因此，要生成 PWM 中断，必须 (通过将 xxxxx100b 写入配置寄存器 (29h) 内) 选择可编程分频输出作为时钟源，并将 255 写入到分频寄存器 (2Ch) 内，然后选择引脚输出 (1Ah) 的 PWM。

中断状态会反映在中断状态寄存器 (10h-17h) 中，并且可以激活 INT 线路 (若 INT 线路已经被中断掩码寄存器中的相应掩码位使能)。

周期寄存器 (2Ah)

表 12. 周期寄存器

配置 PWM	PWM 中断生成
xxxx0xxxb	脉冲下降沿 (默认设置)
xxxx1xxxb	脉冲上升沿

此寄存器用于设置 PWM 计数器的周期。容许值的范围为 1 到 FFh。PWM 的有效输出波形周期为：

$$t_{OUT} = Period \cdot t_{CLK}$$

脉宽寄存器 (2Bh)

此寄存器用于设置 PWM 输出的脉冲宽度。取值范围为 0 到 (周期 - 1) 值。占空比可通过以下公式计算得出：

$$DutyCycle = \frac{PulseWidth}{Period}$$

分频寄存器 (2Ch)

此寄存器设置了可编程分频器输出上的频率：

$$Frequency = \frac{93.75 \text{ kHz}}{Divider}$$

取值范围为 1 到 255。

使能寄存器 (2Dh)

WDE 位通过配置写禁用引脚以作为 GPIO 或 WD 进行操作。它还会使能/禁用 EEPROM 操作 (EEE 位) 或使 EEPROM 变成只读存储器 (EERO 位)。第 13 页上的表 13 中显示的是位的分配情况。

表 13. 使能寄存器

位	7	6	5	4	3	2	1	0
函数	预留					EERO	EEE	WDE
默认值	预留					0	0	0

每个 '1' 位会使能相应的功能，而 '0' 位则禁用它。

该寄存器的写入方法和其它寄存器的不一样。用于修改使能寄存器的写序列如下所示：

1. 将位 0 发送到 I²C 地址。
2. 发送寄存器地址 2Dh。
3. 发送用于解锁密钥，即三个字节的序列：43h、4Dh 和 53h (ASCII 字节中的 'C'、'M' 和 'S')。
4. 发送使能寄存器的新数值。

该写序列可防止对寄存器进行意外更改。即使不使用解锁密钥，仍能够读取该寄存器。

默认情况下，EERO 和 EEPROM (EEE 位) 被禁用，且 WD 线路 (WDE 位) 被设置为 GPIO (WD 被禁用)。

如果执行突发写操作超过了该寄存器，则会忽略被写入该寄存器的数据，且地址会递增至 2Eh。

器件 ID/ 状态寄存器 (2Eh)

此寄存器储存了器件标识符 (2xh/4xh/6xh)，并反映启动期间所加载的设置 (即出厂默认设置 (FD) 或用户默认设置 (UD))。默认情况下，在启动期间，器件会尝试加载用户默认模块。如果设置内容被损坏，则会加载出厂默认设置，并且将该寄存器的低位半字节设置为高电平，用以通知有效的设置。CY8C9520A、CY8C9540A 和 CY8C9560A 的高位半字节分别为 2、4 和 6。

此寄存器为只读寄存器。

表 14. 器件 ID 状态寄存器

位	7	6	5	4	3	2	1	0
函数	器件系列 (2、4 或 6)					预留		FD/UD

看门狗寄存器 (2Fh)

此寄存器控制着内部看门狗定时器。如果因配置错误而导致了该器件没有响应 I²C 的请求，则此定时器可以触发器件复位。当看门狗寄存器为 0 时，器件操作不受任何影响。如果 I²C 主设备将

任何非零值写入看门狗寄存器内，则会激活递减计数机制，并且该寄存器每秒递减一次。当该寄存器的值从 1 转换为 0 时，会重新启动器件，从而恢复用户默认设置。重新启动后，看门狗寄存器的值会复位为零。任何一个 I²C 数据操作（给扩展器寻址）都会使看门狗寄存器复位为先前储存的值。（由 POR 或看门狗导致的）每次重启器件都会将看门狗寄存器设置为零（禁用看门狗功能）。通过将 0 写入看门狗寄存器（2Fh）内或使用重新配置器件命令（07h），都可以禁用看门狗定时器。

注意： 不看门狗定时器用于跟踪精确的时间间隔。定时器的有效频率范围为 -50% ~ +100%。当选择看门狗寄存器的合适值时，必须考虑该变动。

命令寄存器（30h）

此寄存器向器件发送命令，包括当前配置（如 POR 的新默认设置）、恢复出厂默认设置、定义/读取 POR 默认设置、写/读器件配置以及使用已储存的 POR 默认设置重新配置器件。命令集在表 15 中显示。

注意： 不能并行恢复寄存器。请勿假设恢复过程的任何特殊顺序。

表 15. 有效命令

命令	说明
01h	将器件配置保存在 EEPROM POR 的默认设置储存空间内
02h	恢复出厂默认设置
03h	写入 EEPROM POR 默认设置
04h	读取 EEPROM POR 默认设置
05h	写入器件配置
06h	读取器件配置
07h	使用已保存的 POR 默认设置重新配置器件

命令说明

将配置储存到 E² POR 默认设置的命令（01h）

通过使用储存配置命令（Cmd），将当前端口的设置情况（驱动模式和输出数据）以及其它配置寄存器的值储存在 EEPROM 内。进行下个器件加电或发送了 07h 命令后，将自动加载这些设置。

恢复出厂默认设置的命令（02h）

此命令使用出厂默认配置代替已储存的用户配置。当前设置不受该命令的影响。进行下个器件加电或发送 07h 命令后，将加载新设置。

写入 E² POR 默认设置的命令（03h）

此命令将新加电默认设置发送到 CY8C95xx 时将无需修改当前设置，除非随后发送 07h 命令。发送该命令后，会根据表 16 继续发送 147 个数据字节。将 CRC 作为 146 个数据字节（00h-91h）的 XOR 进行计算。如果 CRC 检查失败或发送了一个未完成的模块，则从设备将使用 NAK 做出响应，并且不会将数据存储在 EEPROM 内。

要想定义新的 POR 默认设置，用户必须进行下述操作：

- 写入命令 03h
- 使用寄存器中的新值写入 146 个数据字节

- 写入一个 CRC 字节，该字节作为前 146 个数据字节的 XOR 进行计算。

数据块的内容显示在表 16 中。

表 16. POR 默认数据结构

偏移	数值
00h – 07h	输出端口 0 – 7
08h – 0Fh	中断掩码端口 0 – 7
10h – 17h	选择 PWM 端口 0 – 7
18h – 1Fh	反转端口 0 – 7
20h – 27h	引脚方向端口 0 – 7
28h	电阻上拉驱动模式端口 0
29h	电阻下拉驱动模式端口 0
2Ah	开漏高电平驱动模式端口 0
2Bh	开漏低电平驱动模式端口 0
2Ch	为驱动模式端口 0 执行强驱动
2Dh	为驱动模式端口 0 执行慢速强驱动
2Eh	高阻抗下的驱动模式端口 0
2Fh – 35h	驱动模式端口 1
36h – 3Ch	驱动模式端口 2
3Dh – 43h	驱动模式端口 3
44h – 4Ah	驱动模式端口 4
4Bh – 51h	驱动模式端口 5
52h – 58h	驱动模式端口 6
59h – 5Fh	驱动模式端口 7
60h	配置设置 PWM0
61h	周期设置 PWM0
62h	脉冲宽度设置 PWM0
63h – 65h	PWM1 设置
...	...
8Dh – 8Fh	PWM15 设置
90h	分频器
91h	使能
92h	的 0

读取 E² POR 默认设置的命令（04h）

通过此命令，读取在 EEPROM 中储存的 POR 设置。

要想读取 POR 默认设置，用户必须：

- 写入命令 04h
- 读取 146 个数据字节（请参考表 16）
- 读取一个 CRC 字节。

写器件配置命令（05h）

通过该命令，将新器件配置发送到 CY8C95xx。发送该命令后，根据表 16 继续发送 146 个数据字节。将 CRC 作为 146 个数据字节（00h-91h）的 XOR 进行计算。如果 CRC 检查失败或发送了一个未完成的模块，则从设备将使用 NAK 做出响应，而且器

件不会使用数据。这样，用户可以对所有器件设置进行“平地址空间”访问。

要想设置当前器件的配置，用户必须执行下列操作：

- 写入命令 05h
- 使用寄存器的新值来写入 146 个数据字节
- 写入一个CRC字节，该字节作为前146个数据字节的XOR进行计算。

如果通过了CRC检查，那么器件会立即使用新的设置。

数据模块的内容在表 16 中所示。

读器件配置命令（06h）

通过此命令，返回当前器件配置。这样，用户可以对所有器件设置进行“平地址空间”访问。

要想读取器件配置，用户必须：

- 写入命令 06h
- 读取 146 个数据字节（请参考表 16）。
- 读取一个CRC字节。

重新配置器件命令（07h）

通过此命令，使用EEPROM的实际POR默认配置立即重新配置器件。它与POR对寄存器产生的影响相同。

电气规范

此章节列出了 CY8C95xxA 器件的直流和交流电气规范。如需最新的电气规范，请访问 <http://www.cypress.com> 网站，以确保您拥有最新的数据手册。

除非另有说明，规范的适用温度为 $-40\text{ }^{\circ}\text{C} \leq T_A \leq 85\text{ }^{\circ}\text{C}$ 和 $T_J \leq 100\text{ }^{\circ}\text{C}$ 。

表 17 列出此章节中使用的测量单位。

表 17. 测量单位

符号	测量单位	符号	测量单位
$^{\circ}\text{C}$	摄氏度	mA	毫安
kHz	千赫兹	nA	纳安
MHz	兆赫	ns	纳秒
μs	微秒	pF	皮法
μV	微伏	V	伏特
μVrms	微伏的均方根		

最大绝对额定值

表 18. 最大绝对额定值

符号	说明	最小值	典型值	最大值	单位	注释
T_{STG}	存放温度	-55	25	+100	$^{\circ}\text{C}$	存放温度越高，数据保留时间就越短。推荐的存放温度为 $+25\text{ }^{\circ}\text{C} \pm 25\text{ }^{\circ}\text{C}$ 。存放温度长期保持在 $65\text{ }^{\circ}\text{C}$ 以上会降低可靠性。
T_{BAKETEMP}	烘烤温度	-	125	请参见封装标签	$^{\circ}\text{C}$	
T_{BAKETIME}	烘烤时间	请参见封装标签	-	72	小时	
T_A	上电时的环境温度	-40	-	+85	$^{\circ}\text{C}$	
Vdd	相对于 Vss 的 Vdd 供电电压	-0.5	-	+6.0	V	
V_{IO}	直流输入电压	$V_{\text{SS}} - 0.5$	-	$V_{\text{DD}} + 0.5$	V	
V_{IOZ}	应用于三态的直流电压	$V_{\text{SS}} - 0.5$	-	$V_{\text{DD}} + 0.5$	V	
I_{MIO}	任意端口引脚的最大输入电流	-25	-	+50	mA	
ESD	静电放电电压	2000	-	-	V	人体模型 ESD。
LU	栓锁电流	-	-	200	mA	

工作温度

表 19. 工作温度

符号	说明	最小值	典型值	最大值	单位	注意
T_A	环境温度	-40	-	+85	$^{\circ}\text{C}$	
T_J	结温	-40	-	+100	$^{\circ}\text{C}$	从环境温度到结温的温度升高情况因封装不同而有所变化。请参见第 23 页上的每种封装的热阻。用户必须限制功耗，以便满足此要求。

直流电气特性

直流芯片级规范

表 20 分别列出了以下电压和温度范围内容许的最大和最小规范：4.75 V 至 5.25 V 和 $-40\text{ °C} \leq T_A \leq 85\text{ °C}$ ，或 3.0 V 到 3.6 V 和 $-40\text{ °C} \leq T_A \leq 85\text{ °C}$ 。典型参数适用于 25 °C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 20. CY8C9520A 直流芯片级规范

符号	说明	最小值	典型值	最大值	单位	注释
V _{DD}	供电电压	3.00	–	5.25	V	
I _{DD}	V _{DD} = 5 V 时的供电电流	–	3.8	5	mA	条件为：V _{DD} = 5.0 V，T _A = 25 °C，I _{OH} = 0。
I _{DD3}	V _{DD} = 3.3 V 时的供电电流	–	2.3	3	mA	条件为：V _{DD} = 3.3 V，T _A = 25 °C，I _{OH} = 0。

表 21. CY8C9540A 直流芯片级规范

符号	说明	最小值	典型值	最大值	单位	注意
V _{DD}	供电电压	3.00	–	5.25	V	
I _{DD}	V _{DD} = 5 V 时的供电电流	–	6	9	mA	条件为：V _{DD} = 5.0 V，T _A = 25 °C，I _{OH} = 0。
I _{DD3}	V _{DD} = 3.3 V 时的供电电流	–	3.3	6	mA	条件为：V _{DD} = 3.3 V，T _A = 25 °C，I _{OH} = 0。

表 22. CY8C9560A 直流芯片级规范

符号	说明	最小值	典型值	最大值	单位	注意
V _{DD}	供电电压	3.00	–	5.25	V	
I _{DD}	V _{DD} = 5 V 时的供电电流	–	15	25	mA	条件为：V _{DD} = 5.0 V，T _A = 25 °C，I _{OH} = 0。
I _{DD3}	V _{DD} = 3.3 V 时的供电电流	–	5	9	mA	条件为：V _{DD} = 3.3 V，T _A = 25 °C，I _{OH} = 0。

直编程规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40\text{ °C} \leq T_A \leq 85\text{ °C}$ ，或 3.0 V 到 3.6 V 和 $-40\text{ °C} \leq T_A \leq 85\text{ °C}$ 。典型参数适用于 25 °C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 23. 直编程规范

符号	说明	最小值	典型值	最大值	单位	注意
Flash _{ENPB}	(模块的) 闪存 (EEPROM) 擦写次数	10,000	–	–	–	模块的擦除 / 写周期次数。
Flash _{ENT}	闪存的总擦写次数 ^[3]	1,800,000	–	–	–	擦除 / 写周期次数。
Flash _{DR}	闪存数据保留时间	10	–	–	年	

I²C 直流规范

表 24 分别列出了以下电压和温度范围内容许的最大和最小规范：4.75 V 至 5.25 V 和 $-40\text{ °C} \leq T_A \leq 85\text{ °C}$ ，或 3.0 V 到 3.6 V 和 $-40\text{ °C} \leq T_A \leq 85\text{ °C}$ 。典型参数适用于 25 °C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 24. 直流 I²C 规范^[4]

符号	说明	最小值	典型值	最大值	单位	注意
V _{IL} I2C	输入低电平	–	–	0.3 × V _{DD}	V	3.0 V ≤ V _{DD} ≤ 3.6 V
		–	–	0.25 × V _{DD}	V	4.75 V ≤ V _{DD} ≤ 5.25 V
V _{IH} I2C	输入高电平	0.7 × V _{DD}	–	–	V	3.0 V ≤ V _{DD} ≤ 5.25 V

注释：

- 允许的最高模块耐久性擦 / 写循环为 180 × 10,000 次。这可以在使用 180x1 模块（每个模块最多 10,000 次擦 / 写循环）、180x2 模块（每个模块最多 5,000 次擦 / 写循环）或 180x4 模块（每个模块最多 2,500 次擦 / 写循环）之间进行平衡（将总擦 / 写循环次数限制为 180x10,000 次，而且单个模块的擦 / 写循环次数不超过 10,000 次）。
- 所有 GPIO 均符合直流 GPIO 规范章节中的直流 GPIO VIL 和 VIH 规范。I²C GPIO 引脚也符合以上规范。

直流 GPIO 规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 25. 直流 GPIO 规范

符号	说明	最小值	典型值	最大值	单位	注意
V_{OH}	输出高电平	$V_{dd} - 1.0$	–	–	V	所有引脚上的 I_{OH} 均为 10 mA， V_{dd} 电压范围为 4.75 V ~ 5.25 V。GPort0、GPort2_Bit3、GPort3、GPort5_Bit2/3/6/7 以及 GPort6 的 IOH 总和最大为 40 mA。 GPort1、GPort2_Bit0/1/2、GPort4、GPort5_Bit0/1/4/5 以及 GPort7 的 IOH 总和最大为 40 mA。 IOH 总和最大为 80 mA。
V_{OL}	输出低电平	–	–	0.75	V	所有引脚的 I_{OL} 均为 25 mA， V_{dd} 电压范围为 4.75 V ~ 5.25 V。GPort0、GPort2_Bit3、GPort3、GPort5_Bit2/3/6/7 以及 GPort6 的 IOL 总和最大为 100 mA。 GPort1、GPort2_Bit0/1/2、GPort4、GPort5_Bit0/1/4/5 以及 GPort7 的 I_{OL} 总和最大为 100 mA。 I_{OL} 总和最大为 200 mA。
I_{OH}	高电平的拉电流	10	–	–	mA	$V_{OH} = V_{dd} - 1.0$ V，请参见 V_{OH} 注释中总电流的范围
I_{OL}	低电平的灌电流	25	–	–	mA	$V_{OL} = 0.75$ V，请参见 V_{OL} 注释中总电流的范围
V_{IL}	输入低电平	–	–	0.8	V	$V_{dd} = 3.0 - 5.25$ 。
V_{IH}	输入高电平	2.1	–	–	V	$V_{dd} = 3.0 - 5.25$ 。
I_{IL}	输入漏电流（绝对值）	–	1	–	nA	粗略测试结果为 1 μA 。
C_{IN}	输入引脚上的电容负载	–	3.5	10	pF	取决于封装和引脚。温度 = 25°C 。
C_{OUT}	输出引脚上的电容负载	–	3.5	10	pF	取决于封装和引脚。温度 = 25°C 。

交流电气特性

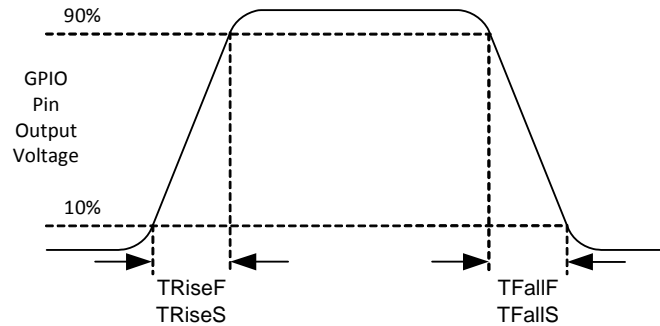
交流 GPIO 规范

表 26 分别列出了以下电压和温度范围内容许的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用或其他特定目的。

表 26. 交流 GPIO 规范

符号	说明	最小值	典型值	最大值	单位	注意:
F_{GPIO}	GPIO 工作频率	0	–	12	MHz	正常强驱动模式
T_{RiseF}	上升时间, 正常强驱动模式, $C_{\text{load}} = 50 \text{ pF}$	3	–	18	ns	$V_{\text{dd}} = 4.75 \text{ V} - 5.25 \text{ V}$, 10% - 90%
T_{FallF}	下降时间, 正常强驱动模式, $C_{\text{load}} = 50 \text{ pF}$	2	–	18	ns	$V_{\text{dd}} = 4.75 \text{ V} - 5.25 \text{ V}$, 10% - 90%
T_{RiseS}	上升时间, 慢速强驱动模式, $C_{\text{load}} = 50 \text{ pF}$	10	27	–	ns	$V_{\text{dd}} = 3 \text{ V} - 5.25 \text{ V}$, 10% - 90%
T_{FallS}	下降时间, 慢速强驱动模式, $C_{\text{load}} = 50 \text{ pF}$	10	22	–	ns	$V_{\text{dd}} = 3 \text{ V} - 5.25 \text{ V}$, 10% - 90%

图 8. GPIO 时序图



交流 PWM 规范

表 27 分别列出了以下电压和温度范围内容许的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用或其他特定目的。

表 27. 交流 PWM 规范

符号	说明	最小值	典型值	最大值	单位	注意
Jitter24MHzPWM	(基于 24 MHz 的时钟源) PWM 的峰 - 峰值周期抖动	–	0.1	1.5	%	频率分别为 24 MHz、1.5 MHz、93.75 kHz 和 367.6 Hz 的 (可编程) 时钟源。
Jitter32kHzPWM	(基于 32 MHz 时钟源) PWM 的峰 - 峰值周期抖动	–	2.5	5.0	%	32 kHz 的时钟源。
F24MHzPWM	(基于 24 MHz) PWM 的输入频率	23.4	24	24.6	MHz	
F32kHzPWM	(基于 32 MHz) PWM 的输入频率	15	32	64	kHz	
F1.5MHzPWM	(基于 1.5 MHz) PWM 的输入频率	1.46	1.5	1.53	MHz	
F93.75kHzPWM	(基于 93.75 MHz) PWM 的输入频率	91.40	93.75	96.09	kHz	

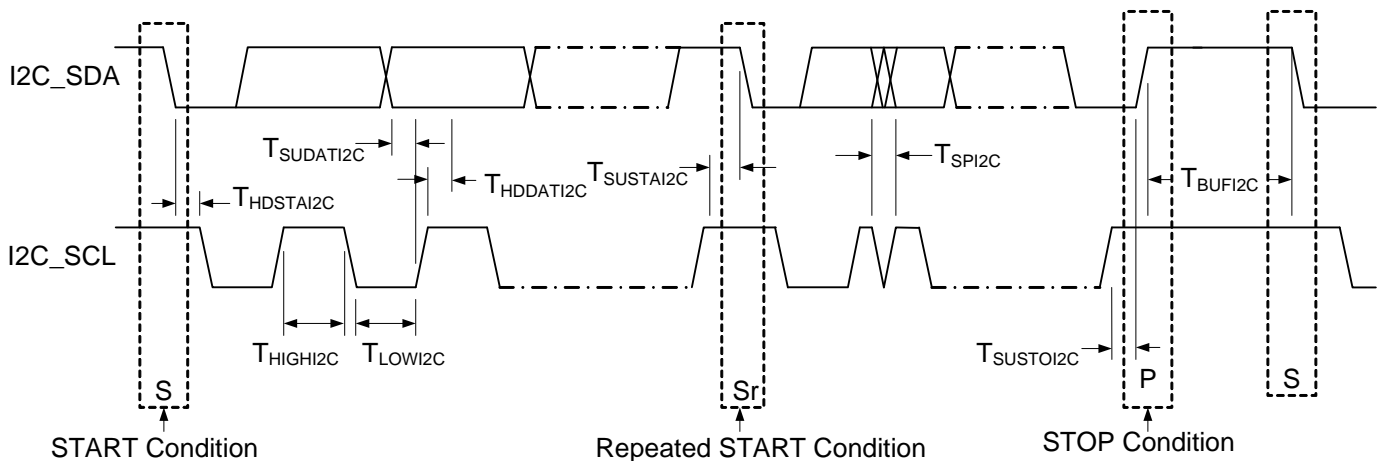
交流 I²C 规范

表 28 分别列出了以下电压和温度范围内内容许的最大和最小规范: 4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$, 或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况, 这些参数仅供设计指导之用或其他特定目的。

表 28. I²C SDA 和 SCL 引脚的交流电特性

符号	说明	标准模式		快速模式		单位	注意
		最小值	最大值	最小值	最大值		
F _{SCLi2C}	SCL 时钟频率	0	100	0	–	kHz	
T _{HDSTAI2C}	(重复) START 条件的保持时间。经过这段时间后, 会生成第一个时钟脉冲。	4.0	–	0.6	–	ms	
T _{LOWI2C}	SCL 时钟的低电平周期	4.7	–	1.3	–	ms	
T _{HIGHI2C}	SCL 时钟的高电平周期	4.0	–	0.6	–	ms	
T _{SUSTA12C}	重复 START 条件的建立时间	4.7	–	0.6	–	ms	
T _{HDDAT12C}	数据保持时间	0	–	0	–	ms	
T _{SUDAT12C}	数据建立时间	250	–	100 ³	–	ns	
T _{SUSTOI2C}	STOP (停止) 条件的建立时间	4.0	–	0.6	–	ms	
T _{BUFI2C}	STOP 和 START 条件之间的总线空闲时间	4.7	–	1.3	–	ms	
T _{SPI2C}	输入滤波器抑制的尖峰脉宽。	–	–	0	–	ns	

图 9. I²C 总线上快速 / 标准模式的时序定义



交流 EEPROM 写规范

表 29 分别列出了以下电压和温度范围内内容许的最大和最小规范: 4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$, 或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况, 这些参数仅供设计指导之用或其他特定目的。

表 29. 交流 EEPROM 写规范

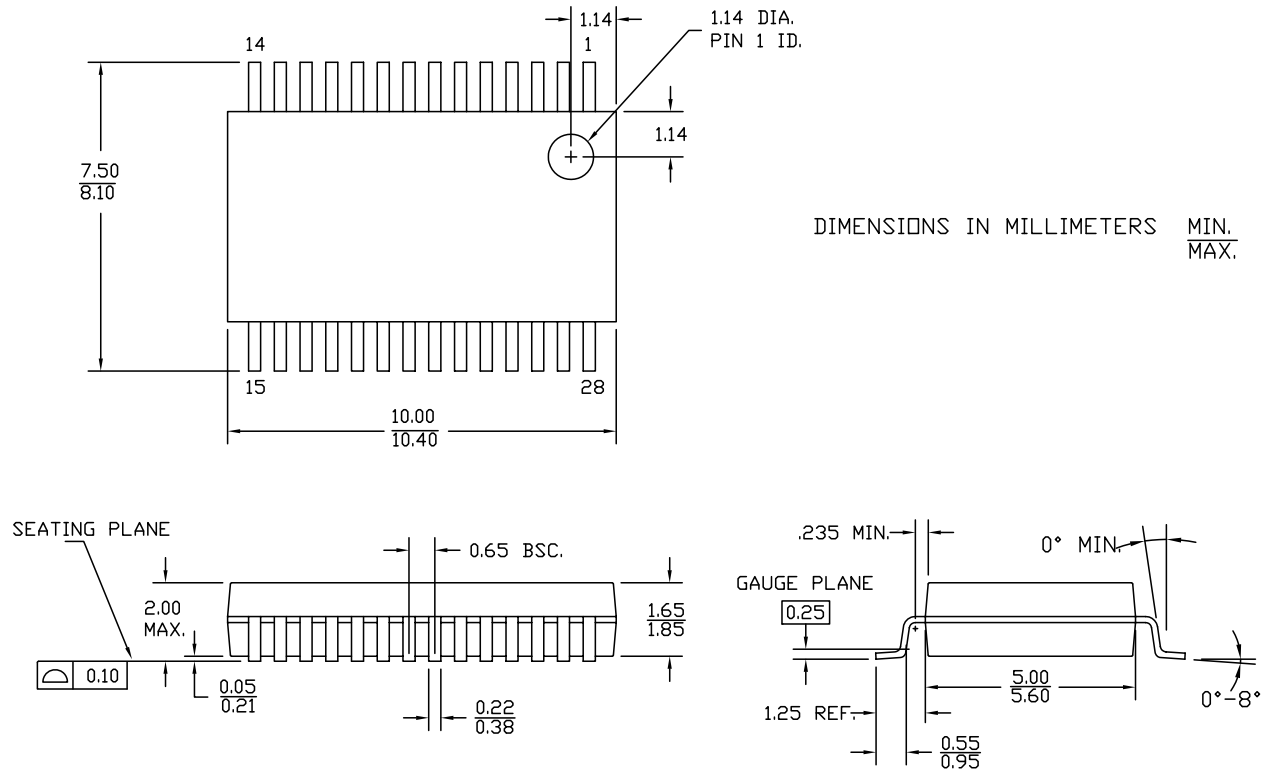
符号	说明	最小值	典型值	最大值	单位	注意
T _{EEPROMWrite_Hot}	EEPROM 擦除 + 写时间	–	–	100	ms	$0^{\circ}\text{C} \leq T_j \leq 100^{\circ}\text{C}$
T _{EEPROMWrite_Cold}	EEPROM 擦除 + 写时间	–	–	200	ms	$-40^{\circ}\text{C} \leq T_j \leq 0^{\circ}\text{C}$

封装尺寸

本节介绍的是 CY8C95xxA 器件的封装规范、每个封装的热阻以及回流焊峰值温度。

重要注意：仿真工具在目标 PCB 上可能需要比芯片空间更大的面积。有关仿真工具尺寸的详细说明，请参见 <http://www.cypress.com> 网站上的仿真器转接板尺寸图。

图 10. 28 引脚（210 Mil）SSOP 封装外形



51-85079 *E

图 11. 48 引脚 (300 Mil) SSOP 封装外形

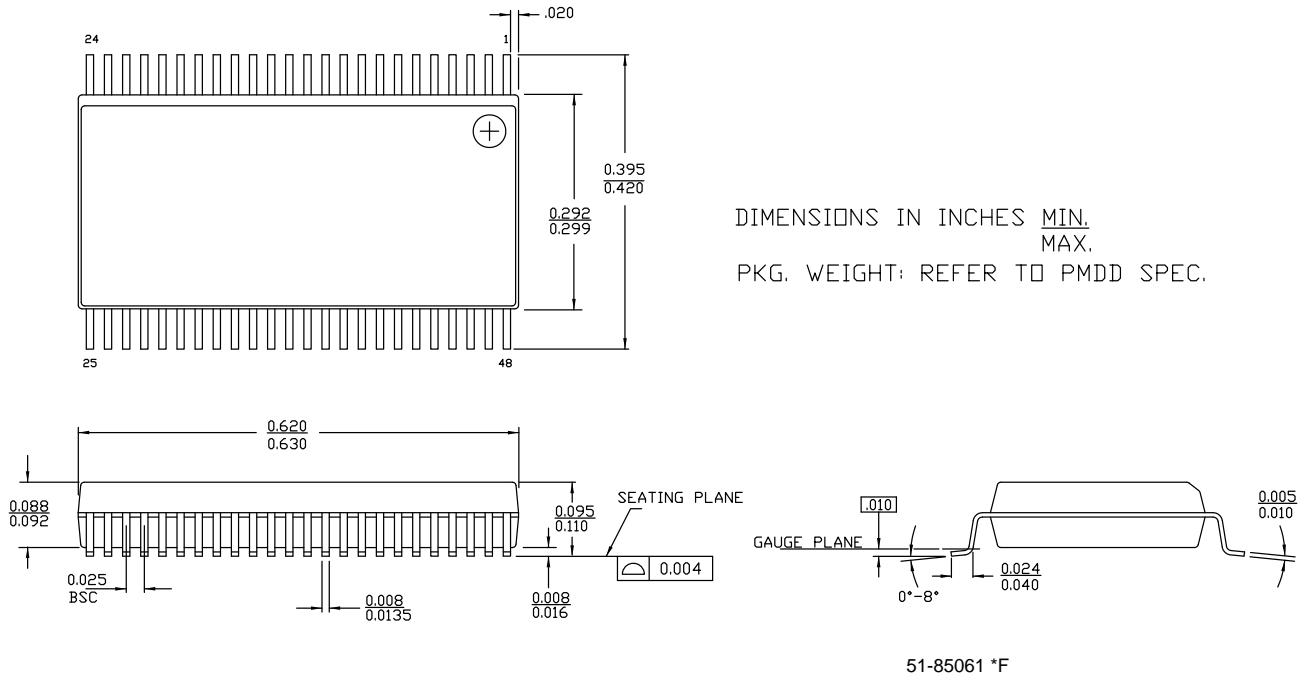
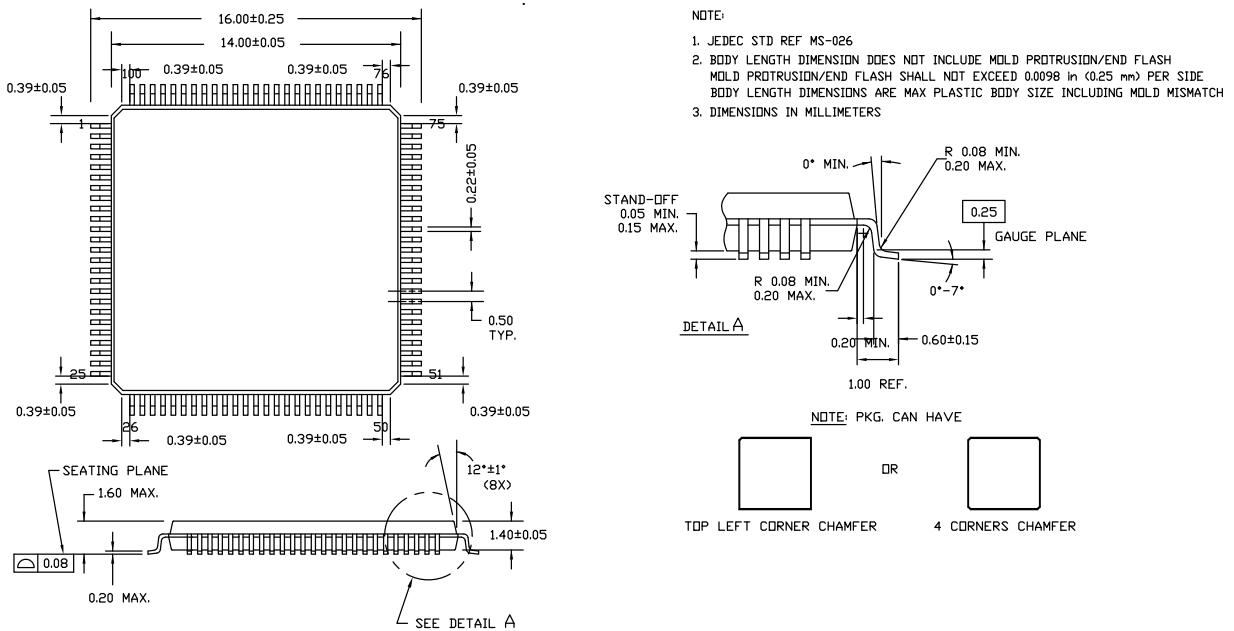


图 12. 100 引脚 (14 x 14 x 1.0 mm) TQFP 封装外形



热阻抗

表 30. 每种封装的热阻

封装	典型 θ_{JA} ^[5]
28 引脚 SSOP	101°C/W
48 引脚 SSOP	69 °C/W
100 引脚 TQFP	48 °C/W

回流焊规范

表 31 显示不可超过的回流焊温度范围。

表 31. 回流焊规范

封装	最大峰值温度 (T_C)	超过 $T_C - 5^\circ\text{C}$ 的最长时间
28 引脚 SSOP	260 °C	30 秒
48 引脚 SSOP	260 °C	30 秒
100 引脚 TQFP	260 °C	30 秒

注释:

5. $T_J = T_A + \text{功耗} \times \theta_{JA}$

特性和订购信息

表 32 列出了 CY8C95xxA 器件的关键封装特性和订购代码。订购数代码的定义如下所示。

表 32. CY8C95xxA 器件的关键特性和订购信息

封装	订购代码 ^[6]	EEPROM (字节)	温度范围	PWM 源	可配置的 I/O 引脚
28 引脚 (210 Mil) SSOP	CY8C9520A-24PVXI	3K	-40°C 至 +85°C	4	20
28 引脚 (210 Mil) SSOP (盘带封装)	CY8C9520A-24PVXIT	3K	-40°C 至 +85°C	4	20
48 引脚 (300 Mil) SSOP	CY8C9540A-24PVXI	11K	-40°C 至 +85°C	8	40
48 引脚 (300 Mil) SSOP (盘带封装)	CY8C9540A-24PVXIT	11K	-40°C 至 +85°C	8	40
100 引脚 TQFP	CY8C9560A-24AXI	27K	-40°C 至 +85°C	16	60
100 引脚 TQFP (盘带封装)	CY8C9560A-24AXIT	27K	-40°C 至 +85°C	16	60

订购代码定义

CY 8 C 9 xxx-SPxx



注释:

6. 现有端口扩展器的器件型号后的 A 表示新的器件固件。

缩略语

表 33 列出了本文档中使用的缩略语。

表 33. 本数据手册中使用的缩略语

缩略语	说明	缩略语	说明
AC	交流	POR	上电复位
API	应用编程接口	PSoC [®]	可编程片上系统
CMOS	互补金属氧化物半导体	PWM	脉冲宽度调制器
CRC	循环冗余校验	SSOP	紧缩小外形封装
DC	直流	TQFP	薄型四方扁平封装
EEPROM	电可擦除可编程只读存储器	UART	通用异步接收器 / 发送器
GPIO	通用输入 / 输出	USB	通用串行总线
MSB	最高有效位	WDT	看门狗定时器
PCB	印刷电路板	XRES	外部复位

参考文档

通信 — 带有闪存存储的 I²C 端口扩展器 — AN2304 (001-27119)

文档规范

测量单位

表 34 列出测量单位

表 34. 测量单位

符号	测量单位	符号	测量单位
°C	摄氏度	nA	纳安
pF	皮法	μs	微秒
Hz	赫兹	ms	毫秒
kHz	千赫兹	ns	纳秒
MHz	兆赫	V	伏特
kΩ	千欧	W	瓦特
Ω	欧姆	mm	毫米
μA	微安	%	百分比
mA	毫安		

数字规范

十六进制数字中的所有字母均为大写，并且结尾是小写的 ‘h’（例如，‘14h’ 或 ‘3Ah’）。十六进制数字还可以通过前缀 ‘0x’ 来表示（C 编码规范）。二进制数字在结尾带小写的 ‘b’（例如，‘01010100b’ 或 ‘01000011b’）。不带 ‘h’ 或 ‘b’ 的数字是十进制数字。

术语表

高电平有效	<ol style="list-style-type: none">1. 逻辑信号的激活状态为逻辑 1 状态。2. 逻辑信号的逻辑 1 状态为两个状态中较高的电压状态。
模拟模块	是基本的可编程运算放大器电路。这些是 SC（开关电容）和 CT（连续时间）模块。这些模块可互相连接，以提供 ADC、DAC、多极过滤、增益级等。
模数转换器 (ADC)	是将模拟信号转换为相应量级的数字信号的器件。通常，ADC 可将电压转换成数值。数模转换器 (DAC) 则执行相反的操作。
应用编程接口 (API)	一系列软件例程，包含计算机应用和低层服务和函数（例如，用户模块和库）之间的接口。API 用作为程序员创建软件应用时使用的构建模块。
异步	其数据被立即识别或作出响应的信号，与任何时钟信号无关。
带隙参考	指的是稳定电压的参考设计，用于使 VT 的正温度系数与 VBE 的负温度系数相匹配，以生成零温度系数（理想情况）参考。
带宽	<ol style="list-style-type: none">1. 指的是消息或信息处理系统的频率范围（单位为赫兹）。2. 放大器（或吸收器）有大幅增益（或损失）所在的频谱区的宽度；有时，它表示更为具体，例如，半峰全宽。
偏置	<ol style="list-style-type: none">1. 数值与参考值之间的系统偏差。2. 一组值的平均值偏离参考值的幅度。3. 针对某个器件建立运行该器件所需的参考电平所适用的电力、机械力、磁场或其他力（场）。
模块	<ol style="list-style-type: none">1. 用于执行单项功能的功能性单元，例如振荡器。2. 可被配置以执行某个功能的功能性单元，例如，数字 PSoC 模块或模拟 PSoC 模块。
缓冲器	<ol style="list-style-type: none">1. 用来补偿数据从一个器件传输至另一个器件时速度之差的数据存储区。通常指的是为 IO 操作保留的区域，可以在该区中读取数据或从该区中写入数据。2. 往往在将数据发送到外部器件之前或者从外部器件接收数据之前，留出一部分用来存储数据的存储器空间。3. 用于降低系统输出阻抗的放大器。
总线	<ol style="list-style-type: none">1. 网络的命名连接。将网络捆绑到总线中，便于使用类似的路由模式路由网络。2. 用于执行通用功能并携带类似数据的一组信号。通常使用向量符号来表示；例如，地址 [7:0]。3. 一个或多个导体，用作为一组相关器件的通用连接。
时钟	是指生成具有固定频率和占空比的周期信号的器件。有时，时钟可以用来同步化各个不同的逻辑模块。
比较器	指的是在两个输入电平同时满足预定振幅要求时，生成输出电压或输出电流的电子电路。
编译器	将高级语言（例如 C 语言）转换成机器语言的程序。
配置空间	在 PSoC 器件中，当 CPU_F 寄存器中的 XIO 位设置为 ‘1’ 时访问的寄存器空间。
晶体振荡器	是由压电晶体控制频率的振荡器。通常，压电晶体对环境温度的灵敏度比其他电路组件对环境温度的灵敏度低。
循环冗余校验 (CRC)	用于检测数据通信中的错误的计算，通常使用线路性反馈移位寄存器进行计算。可针对其他用途（如数据压缩）进行类似的计算。
数据总线	由计算机用于将信息从一个存储器地址传输到中央处理单元（CPU）或反向传送信息的双向信号组。一般来说，一组信号用于传输各个数字功能之间的数据。

术语表 (续)

调试器	允许用户用于分析正在开发的系统操作的软件和硬件系统。调试器通常允许开发人员单步调试固件，设置断点，以及分析存储器。
死区	两个或多个信号都不处于有效状态或切换状态时的一段时间。
数字模块	可作为计数器、定时器、串行接收器、串行发送器、CRC 发生器、伪随机数字发生器或 SPI 的 8 位逻辑模块。
数模转换器	可将数字信号转换为相应量级的模拟信号的器件。模数转换器 (ADC) 执行相反的操作。
占空比	时钟周期的高电平时间与其低电平时间的关系，表示为一个百分比。
仿真器	用一个系统复制 (提供仿真功能) 另一个系统的功能，使第一个系统与第二个系统的作用相似。
外部复位	传入 PSoc 器件的高电平有效信号。它导致 CPU 和模块的所有操作都停止并返回到预定义的状态。
闪存	是指电可编程、可擦写且非易失性的技术，可提供 EPROM 的可编程性和数据存储，以及系统内可擦写性等功能。非易失性意味着电源关闭时数据可保留。
闪存模块	可一次性编程的最小闪存 ROM 空间和受保护的最小闪存空间。闪存模块容量为 64 个字节。
频率	是指周期函数中每个时间单位内的周期数或事件数。
增益	分别为输出电流、电压或功率与相应的输入电流、电压或功率之间的比率。增益的单位通常使用分贝 (dB)。
I ² C	由飞利浦半导体 (现更名为 NXP 半导体) 生产的两线路串行计算机总线。I ² C 是内部集成电路。它用于连接嵌入式系统中的低速外设。在 20 世纪 80 年代早期创建了作为电池控制接口的原始系统，但其后被用作构建控制电子装置的简易内部总线系统。I ² C 仅使用两个双向引脚 (时钟引脚和数据引脚)，两者都在 +5 V 下运行，并用电阻上拉。总线的运行速度在标准模式下为 100KB/s，在快速模式下为 400 KB/s。
ICE	在线路仿真器，可在硬件环境下测试项目，同时可在软件环境 (PSoc Designer) 下查看调试器件活动。
输入 / 输出	将数据引入系统或从系统中提取数据的器件。
中断	由于流程外部事件导致的、且在暂停后可恢复操作的流程暂停，如执行某个计算机程序。
中断服务子程序 (ISR)	在 M8C 收到硬件中断消息时，正常的代码执行所被转入的代码模块。许多中断源可能都有各自的优先级和单独的 ISR 代码模块。每个 ISR 代码模块均以 RETI 命令作为结尾，以使器件返回到退出正常程序执行时它在程序中所在的位置。
抖动	<ol style="list-style-type: none">1. 从其理想位置跃变的时序错位。在串行数据流中出现的典型损坏。2. 一个或多个信号特性突发和不必要的变化，例如连续脉冲之间的间隔、连续周期之间的振幅或连续周期的频率或相位。
低压检测 (LVD)	电路检测到 V _{dd} 降至低于系统所选的阈值时产生一个中断。
M8C	8 位哈佛架构微处理器。微处理器通过连接至闪存、SRAM 和寄存器空间，协调 PSoc 内部的所有活动。
主设备	用于控制两个器件之间数据交换时序的器件。或当器件在宽度方面串联时，主设备是控制串联器件和外部接口之间数据交换时序的器件。受控制的器件被称作从设备。
微控制器	主要用于控制系统和产品的集成电路芯片。除了 CPU 之外，微控制器通常包括存储器、定时电路和 I/O 电路。原因是可用最少芯片数量制成控制器，从而实现最大程度的小型化。相反，这会降低控制器的体积和成本。由于微控制器是一个微处理器，因此它通常不用于通用计算功能。

术语表 (续)

混合信号	指包含模拟和数字技术及组件的电路。
调制器	指的是在载波上附加信号的器件。
噪声	1. 影响信号，且使信号携带的信息失真的干扰。 2. 电压、电流或数据等任何实体的一种或多种特性的随机变化。
振荡器	可受晶控，并可用于生成时钟频率的电路。
奇偶校验	用于测试传输数据的技术。通常将二进制位添加到数据，以使二进制数据的所有数位的总和始终是偶数（偶校验）或始终是奇数（奇校验）。
锁相环（PLL）	用来控制 振荡器 以便维持与参考信号相关的常相角的电子电路。
引脚分布	引脚号分配：PSoC 器件及其在印刷电路板（PCB）封装中的物理相对器件的逻辑输入与输出之间的关系。引脚分布 包括作为原理图与 PCB 设计（都是计算机生成的文件）之间的链接的引脚号，也包括引脚名称。
端口	通常带八个引脚的一组引脚。
上电复位	当电压下降至预设电压时强迫 PSoC 器件复位的电路。这是硬件复位的一种类型。
PSoC®	赛普拉斯半导体的 PSoC® 是注册商标，Programmable System-on-Chip™ 是赛普拉斯的商标。
PSoC Designer™	赛普拉斯的可编程片上系统技术的软件。
脉冲宽度调制器	以占空比形式表示的输出，随着应用测量对象的不同而变化
RAM	随机存取存储器的缩略语。可从其中读取数据和在其中写入新数据的数据存储器件。
寄存器	具有特定容量（例如一位或字节）的存储器件。
复位	使系统返回已知状态的方法。请参见硬件复位和软件复位部分的内容。
ROM	只读存储器的缩略语。可从其中读取数据，但不能写入新数据的数据存储器件。
串行	1. 是指所有事件在其中连续发生的流程。 2. 表示在单个器件或通道中两个或多个相关活动的相续或连续发生。
建立时间	在输入从一个值更改为另一个值之后，输出信号或值变为稳定状态所需要的时长。
移位寄存器	顺序将字左移或右移，以输出串行数据流的存储器存储器件。
从设备	允许另一个器件控制两个器件之间数据交换时序的器件。或当器件在宽度方面级联时，从设备是允许另一个器件控制级联器件和外部接口之间数据交换时序的器件。控制器件也称为主设备。
SRAM	静态随机存取存储器的缩略语。可高速存储和检索数据的存储器器件。使用术语“静态”是因为在将值加载到 SRAM 单元之后，该值保持不变，直至其被明确更改，或直至器件断开电源。
SROM	监控只读存储器的缩略语。SROM 保留用于启动器件、校准电路以及执行闪存操作的代码。可从闪存中开始操作，在通用用户代码中访问 SROM 的函数。
停止位	随后字符或模块，用于准备接收器件以接收下一个字符或模块的信号。

术语表（续）

同步	<ol style="list-style-type: none">1. 是指其数据未被确认或做出响应，直到时钟信号的下一个边沿有效为止的信号。2. 其操作根据时钟信号进行同步的系统。
三态	其输出可采用三种状态的功能： 0 、 1 和 Z （高阻抗）。该功能不会在 Z 状态下驱动任何值，在许多方面它可以被视为从其余电路断开，允许另一次输出驱动相同网络。
UART	UART 或通用异步收发器在并行数据位和串行数据位之间进行转换。
用户模块	预建、预测试的硬件 / 固件外设功能，用于管理和配置下层模拟和数字 PSoC 模块。用户模块还为外设功能提供高电平 API （应用编程接口）。
用户空间	寄存器映射的组 0 空间。该组中的寄存器很可能正常的程序执行过程中被修改，而不是仅在初始化过程中被修改。组 1 中的寄存器最可能仅在程序的初始化期间被修改。
V_{DD}	电力网名称，意为“电压漏极”。最正极的电源信号。通常是 5 V 或 3.3 V。
V_{SS}	电力网名称，意为“电压源”。最负极的电源信号。
看门狗定时器	必须定期处理的定时器。如果未得到处理，CPU 将在一段指定时间后复位。

文档修订记录页

文档标题: CY8C9520A、CY8C9540A、CY8C9560A、带有 EEPROM 的 20 位、40 位和 60 位 I/O 扩展器				
文档编号: 001-94554				
版本	ECN	原始变更	提交日期	变更说明
**	4521479	PZXG	10/02/2014	本文档版本号为 Rev**, 译自英文版 38-12036 Rev*F。

销售、解决方案和法律信息

全球销售和 design 支持

赛普拉斯公司拥有一个由办事处、解决方案中心、工厂代表和经销商组成的全球性网络。要找到离您最近的办事处，请访问 [赛普拉斯所在地](#)。

产品

汽车用产品	cypress.com/go/automotive
时钟与缓冲器	cypress.com/go/clocks
接口	cypress.com/go/interface
照明与电源控制	cypress.com/go/powerpsoc cypress.com/go/plc
存储器	cypress.com/go/memory
光学与图像传感器	cypress.com/go/image
PSoC	cypress.com/go/psoc
触摸感应产品	cypress.com/go/touch
USB 控制器	cypress.com/go/USB
无线 /RF	cypress.com/go/wireless

PSoC 解决方案

psoc.cypress.com/solutions
PSoC 1 | PSoC 3 | PSoC 5

© 赛普拉斯半导体公司，2007-2014。此处所包含的信息可能会随时更改，恕不另行通知。除赛普拉斯产品内嵌的电路外，赛普拉斯半导体公司不对任何其他电路的使用承担任何责任。也不会根据专利权或其他权利以明示或暗示的方式授予任何许可。除非与赛普拉斯签订明确的书面协议，否则赛普拉斯产品不保证能够用于或适用于医疗、生命支持、救生、关键控制或安全应用领域。此外，对于可能发生运转异常和故障并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

所有源代码（软件和/或固件）均归赛普拉斯半导体公司（赛普拉斯）所有，并受全球专利法规（美国和美国以外的专利法规）、美国版权法以及国际条约规定的保护和约束。赛普拉斯据此向获许可者授予适用于个人的、非独占性、不可转让的许可，用以复制、使用、修改、创建赛普拉斯源代码的派生作品、编译赛普拉斯源代码和派生作品，并且其目的只能是创建自定义软件和/或固件，以支持获许可者仅将其获得的产品依照适用协议规定的方式与赛普拉斯集成电路配合使用。除上述指定的用途外，未经赛普拉斯的明确书面许可，不得对此类源代码进行任何复制、修改、转换、编译或演示。

免责声明：赛普拉斯不针对此材料提供任何类型的明示或暗示保证，包括（但不限于）针对特定用途的适销性和适用性的暗示保证。赛普拉斯保留在不做出通知的情况下对此处所述材料进行更改的权利。赛普拉斯不对此处所述之任何产品或电路的应用或使用承担任何责任。对于合理预计可能发生运转异常和故障，并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

产品使用可能受适用于赛普拉斯软件许可协议的限制。