

R1LV0108E シリーズ

1Mb Advanced LPSRAM (128k word x 8bit)

R10DS0152JJ0100

Rev.1.00

2013.6.21

概要

R1LV0108E シリーズは、シリコンゲート 0.15 μ m CMOS プロセス技術を用いた 131,072 語 \times 8 ビット 構成を持ち、単一電源で動作する非同期式のスタティック RAM です。メモリセルに TFT 技術を用い、高密度かつ低消費電力を実現したデバイスです。したがって R1LV0108E シリーズは、低スタンバイ電流かつ低動作電源電流という特性を有していますので、バッテリー駆動を行なうシステムに最適です。

パッケージの種類は、高密度実装可能な 32 ピンの薄型パッケージ (SOP, TSOP, sTSOP) が用意されています。

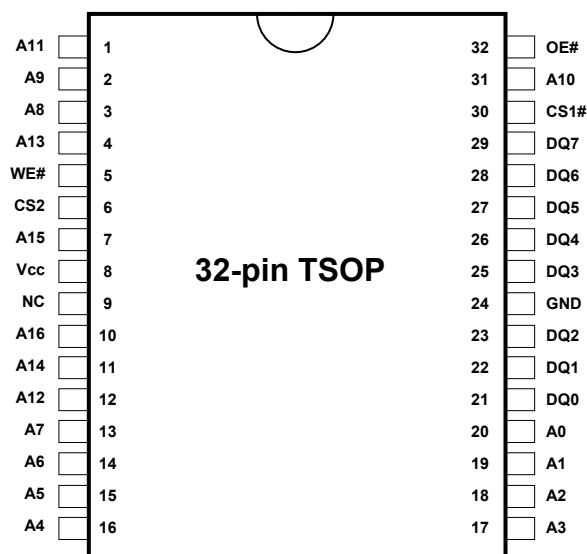
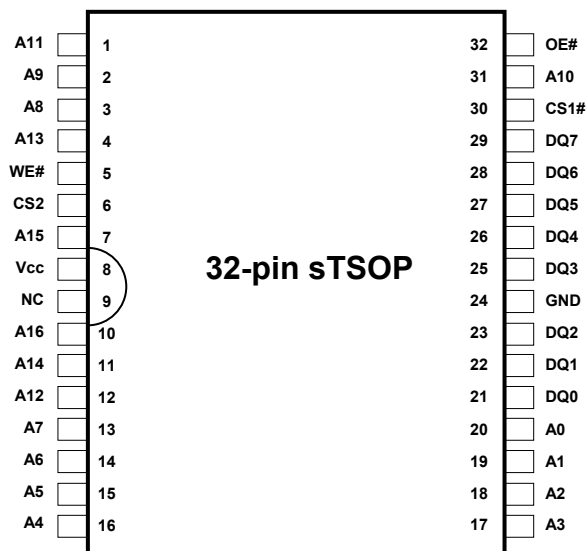
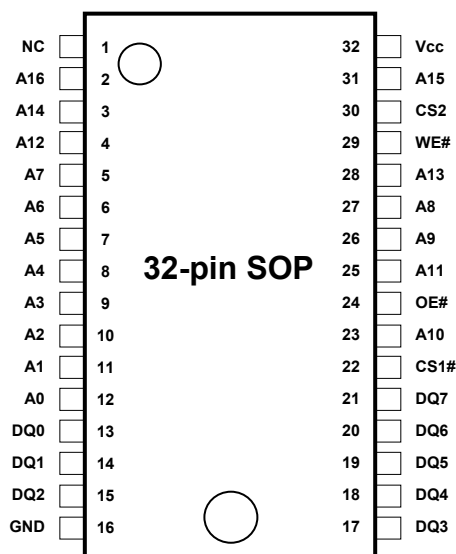
特長

- 2.7V \sim 3.6V 単一電源
- 低スタンバイ電源電流 0.6 μ A ($V_{CC}=3.0V$ 標準値)
- 外部クロック及びリフレッシュ操作不要
- 入出力とも TTL 直結可能
- CS1#, CS2 信号によりメモリ容量の拡張可能
- データ端子は入力、出力が共通
- 出力はスリーステートで OR タイが可能
- OE#入力による I/O バスでのデータの競合防止可能

発注情報

Orderable Part Name	Access time	Temperature Range	Package	Shipping Container	Quantity
R1LV0108ESN-5SR#B*	55 ns	0 ~ +70°C	525-mil 32-pin plastic SOP	Tube	Max. 25pcs/Tube Max. 225pcs/Inner Bag Max. 900pcs/Inner Box
R1LV0108ESN-5SI#B*		-40 ~ +85°C			
R1LV0108ESN-7SR#B*	70 ns	0 ~ +70°C			
R1LV0108ESN-7SI#B*		-40 ~ +85°C			
R1LV0108ESN-5SR#S*	55 ns	0 ~ +70°C	PRSP0032DF-A (32P2S-A)	Embossed tape	1000pcs/Reel
R1LV0108ESN-5SI#S*		-40 ~ +85°C			
R1LV0108ESN-7SR#S*	70 ns	0 ~ +70°C			
R1LV0108ESN-7SI#S*		-40 ~ +85°C			
R1LV0108ESA-5SR#B*	55 ns	0 ~ +70°C	8mm×13.4mm 32-pin plastic sTSOP (normal-bend type)	Tray	Max. 234pcs/Tray Max. 1872pcs/Inner Box
R1LV0108ESA-5SI#B*		-40 ~ +85°C			
R1LV0108ESA-7SR#B*	70 ns	0 ~ +70°C			
R1LV0108ESA-7SI#B*		-40 ~ +85°C			
R1LV0108ESA-5SR#S*	55 ns	0 ~ +70°C	PTSA0032KB-A (32P3K-B)	Embossed tape	1000pcs/Reel
R1LV0108ESA-5SI#S*		-40 ~ +85°C			
R1LV0108ESA-7SR#S*	70 ns	0 ~ +70°C			
R1LV0108ESA-7SI#S*		-40 ~ +85°C			
R1LV0108ESF-5SR#B*	55 ns	0 ~ +70°C	8mm×20mm 32-pin plastic TSOP (normal-bend type)	Tray	Max. 156pcs/Tray Max. 1248pcs/Inner Box
R1LV0108ESF-5SI#B*		-40 ~ +85°C			
R1LV0108ESF-7SR#B*	70 ns	0 ~ +70°C			
R1LV0108ESF-7SI#B*		-40 ~ +85°C			
R1LV0108ESF-5SR#S*	55 ns	0 ~ +70°C	PTSA0032KA-A (32P3H-E)	Embossed tape	1000pcs/Reel
R1LV0108ESF-5SI#S*		-40 ~ +85°C			
R1LV0108ESF-7SR#S*	70 ns	0 ~ +70°C			
R1LV0108ESF-7SI#S*		-40 ~ +85°C			

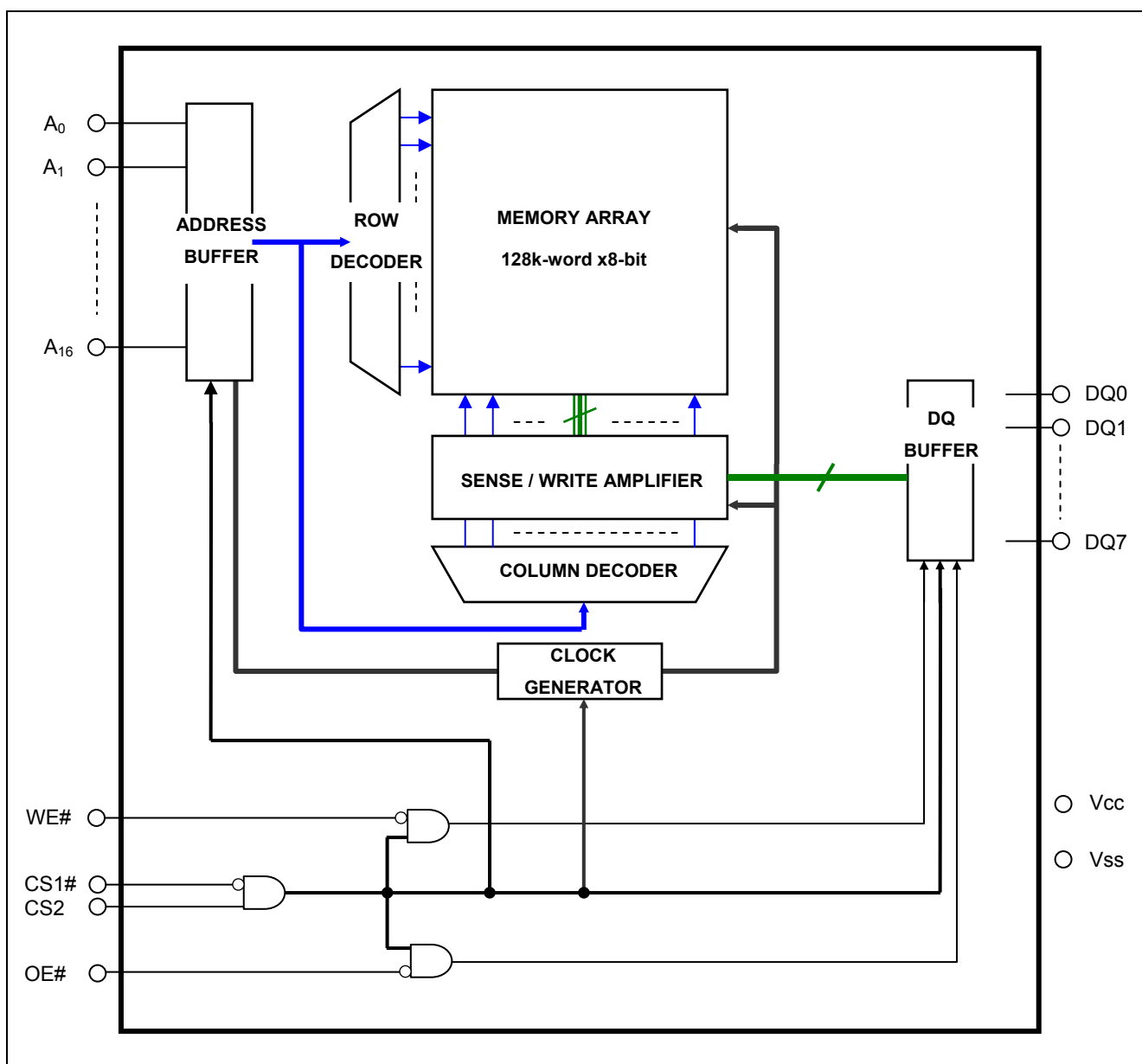
ピン配置



ピン説明

Pin name	Function
Vcc	Power supply
Vss	Ground
A0 to A16	Address input
DQ0 to DQ7	Data input/output
CS1#	Chip select 1
CS2	Chip select 2
WE#	Write enable
OE#	Output enable
NC	Non connection

ブロックダイアグラム



動作表

CS1#	CS2	WE#	OE#	DQ0~7	Operation
X	L	X	X	High-Z	Stand-by
H	X	X	X	High-Z	Stand-by
L	H	L	X	Din	Write
L	H	H	L	Dout	Read
L	H	H	H	High-Z	Output disable

【注】 1 : H: V_{IH} L: V_{IL} X: V_{IH} or V_{IL}

絶対最大定格

Parameter	Symbol	Value	unit
Power supply voltage relative to Vss	Vcc	-0.3 to +4.6	V
Terminal voltage on any pin relative to Vss	V_T	-0.3^{*1} to $V_{cc}+0.3^{*2}$	V
Power dissipation	P_T	0.7	W
Operation temperature	T_{opr}^{*3}	R Ver.	0 to +70
		I Ver.	-40 to +85
Storage temperature range	T_{stg}	-65 to 150	°C
Storage temperature range under bias	T_{bias}^{*3}	R Ver.	0 to +70
		I Ver.	-40 to +85

【注】 1 : パルス半値幅 30ns 以下の場合、-3.0V (Min.)

2 : 最大電圧 +4.6V

3 : 周囲温度範囲は R/I 各バージョンによって異なります。1 頁の表をご参照下さい。

DC 動作条件

Parameter	Symbol	Min.	Typ.	Max.	Unit	Note	
Supply voltage	V _{CC}	2.7	3.0	3.6	V		
	V _{SS}	0	0	0	V		
Input high voltage	V _{IH}	2.0	-	V _{CC} +0.3	V		
Input low voltage	V _{IL}	-0.3	-	0.6	V	1	
Ambient temperature range	R Ver.	T _a	0	-	+70	°C	2
	I Ver.		-40	-	+85	°C	2

【注】 1 : パルス半値幅 30ns 以下の場合、-3.0V (Min.)

2 : 周囲温度範囲は R/I 各バージョンによって異なります。1 頁の表をご参照下さい。

DC 特性

Parameter	Symbol	Min.	Typ.	Max.	Unit	Test conditions	
Input leakage current	I _{LI}	-	-	1	μA	V _{in} = V _{SS} to V _{CC}	
Output leakage current	I _{LO}	-	-	1	μA	CS1# = V _{IH} or CS2 = V _{IL} or OE# = V _{IH} , V _{I/O} = V _{SS} to V _{CC}	
Average operating current	I _{CC1}	-	15	25	mA	Min. cycle, duty = 100%, I _{I/O} = 0mA CS1# = V _{IL} , CS2 = V _{IH} , Others = V _{IH} /V _{IL}	
	I _{CC2}	-	2	5	mA	Cycle = 1μs, duty = 100%, I _{I/O} = 0mA CS1# ≤ 0.2V, CS2 ≥ V _{CC} -0.2V, V _{IH} ≥ V _{CC} -0.2V, V _{IL} ≤ 0.2V	
Standby current	I _{SB}	-	-	0.33	mA	“CS2 = V _{IL} ” or “CS2 = V _{IH} and CS1# = V _{IH} ”, Others = V _{SS} to V _{CC}	
Standby current	I _{SB1}	-	0.6 ^{*1}	2	μA	~+25°C	V _{in} = V _{SS} to V _{CC} (1) CS2 ≤ 0.2V or (2) CS1# ≥ V _{CC} -0.2V, CS2 ≥ V _{CC} -0.2V
		-	-	3	μA	~+40°C	
		-	-	8	μA	~+70°C	
		-	-	10	μA	~+85°C	
Output high voltage	V _{OH}	2.4	-	-	V	I _{OH} = -0.5mA	
	V _{OH2}	V _{CC} -0.5	-	-	V	I _{OH} = -0.05mA	
Output low voltage	V _{OL}	-	-	0.4	V	I _{OL} = 2mA	

【注】 1 : V_{CC} = 3.0V、T_a = +25°Cにおける参考値

容量

(V_{CC} = 2.7V ~ 3.6V, f = 1MHz, T_a = 0 ~ +70°C / -40 ~ +85°C^{*2})

Parameter	Symbol	Min.	Typ.	Max.	Unit	Test conditions	Note
Input capacitance	C _{in}	-	-	8	pF	V _{in} = 0V	1
Input / output capacitance	C _{I/O}	-	-	10	pF	V _{I/O} = 0V	1

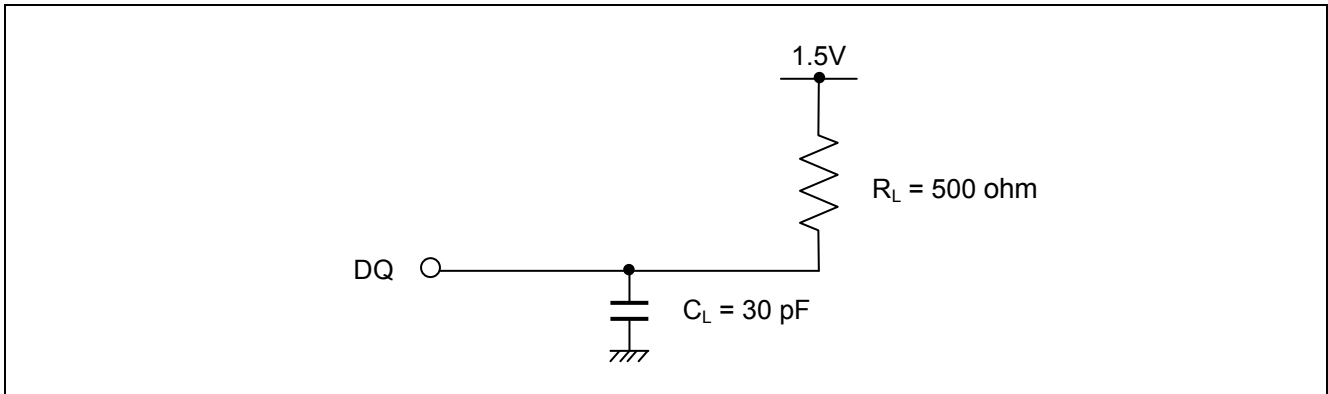
【注】 1 : このパラメータは全数測定されたものではなく、サンプル値です。

2 : 周囲温度範囲は R/I 各バージョンによって異なります。1 頁の表をご参照下さい。

AC 特性

測定条件 ($V_{CC} = 2.7V \sim 3.6V$, $T_a = 0 \sim +70^{\circ}C / -40 \sim +85^{\circ}C^{*1}$)

- 入力パルスレベル : $V_{IL} = 0.4V$, $V_{IH} = 2.2V$
- 入力上昇/下降時間 : $5ns$
- 入出力タイミング参照レベル : $1.5V$
- 出力負荷 : 下図参照 (スコープ、ジグ容量を含む)



【注】 1 : 周囲温度範囲は R/I 各バージョンによって異なります。1 頁の表をご参照下さい。

リードサイクル

Parameter	Symbol	R1LV0108E**-5**		R1LV0108E**-7**		Unit	Note
		Min.	Max.	Min.	Max.		
Read cycle time	t_{RC}	55	-	70	-	ns	
Address access time	t_{AA}	-	55	-	70	ns	
Chip select access time	t_{ACS1}	-	55	-	70	ns	
	t_{ACS2}	-	55	-	70	ns	
Output enable to output valid	t_{OE}	-	30	-	35	ns	
Output hold from address change	t_{OH}	5	-	10	-	ns	
Chip select to output in low-Z	t_{CLZ1}	5	-	10	-	ns	2,3
	t_{CLZ2}	5	-	10	-	ns	2,3
Output enable to output in low-Z	t_{OLZ}	5	-	5	-	ns	2,3
Chip deselect to output in high-Z	t_{CHZ1}	0	20	0	25	ns	1,2,3
	t_{CHZ2}	0	20	0	25	ns	1,2,3
Output disable to output in high-Z	t_{OHZ}	0	20	0	25	ns	1,2,3

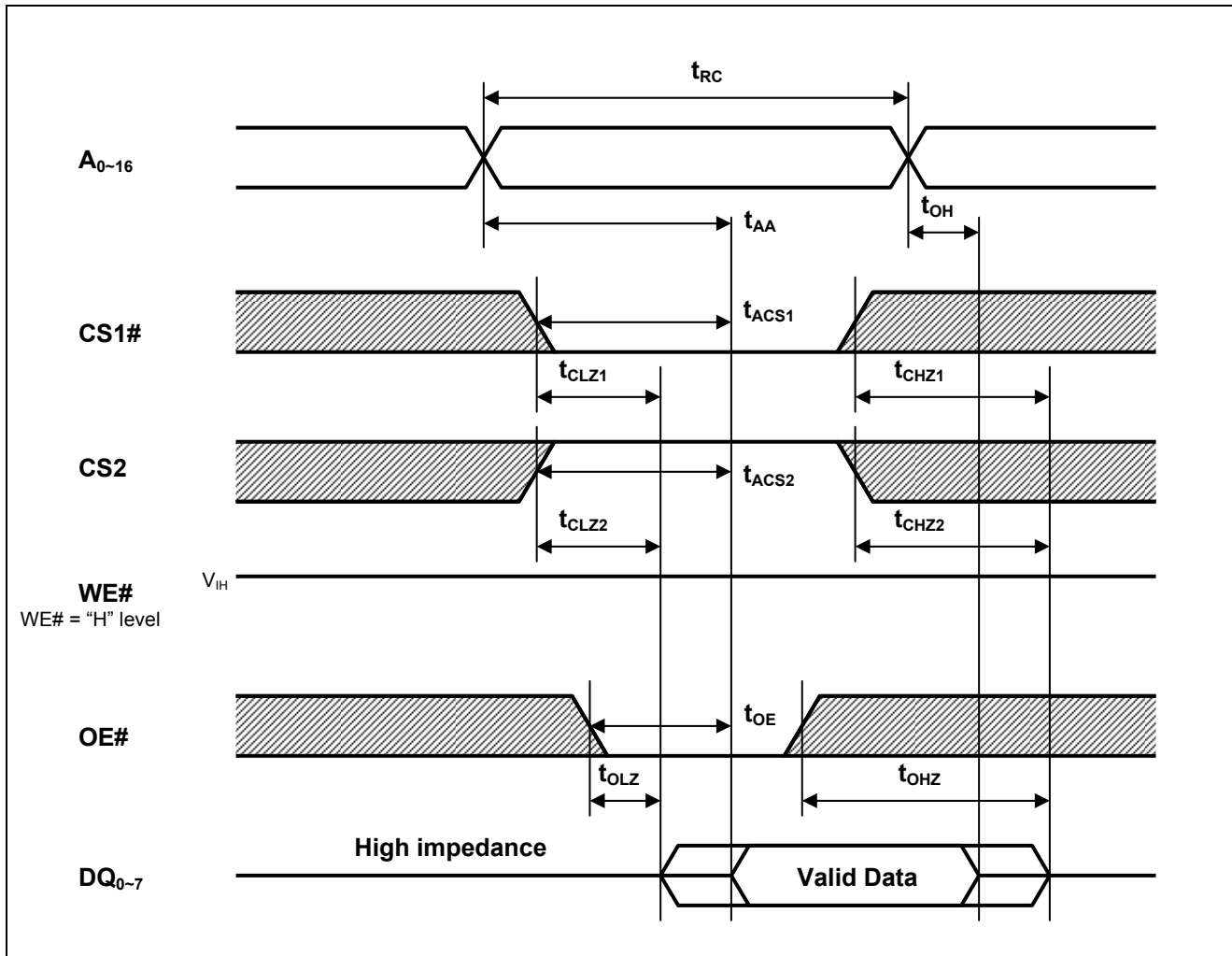
ライトサイクル

Parameter	Symbol	R1LV0108E**-5**		R1LV0108E**-7**		Unit	Note
		Min.	Max.	Min.	Max.		
Write cycle time	t_{WC}	55	-	70	-	ns	
Address valid to end of write	t_{AW}	50	-	55	-	ns	
Chip select to end of write	t_{CW}	50	-	55	-	ns	5
Write pulse width	t_{WP}	45	-	50	-	ns	4
Address setup time	t_{AS}	0	-	0	-	ns	6
Write recovery time	t_{WR}	0	-	0	-	ns	7
Data to write time overlap	t_{DW}	25	-	30	-	ns	
Data hold from write time	t_{DH}	0	-	0	-	ns	
Output enable from end of write	t_{OW}	5	-	5	-	ns	2
Output disable to output in high-Z	t_{OHZ}	0	20	0	25	ns	1,2
Write to output in high-Z	t_{WHZ}	0	20	0	25	ns	1,2

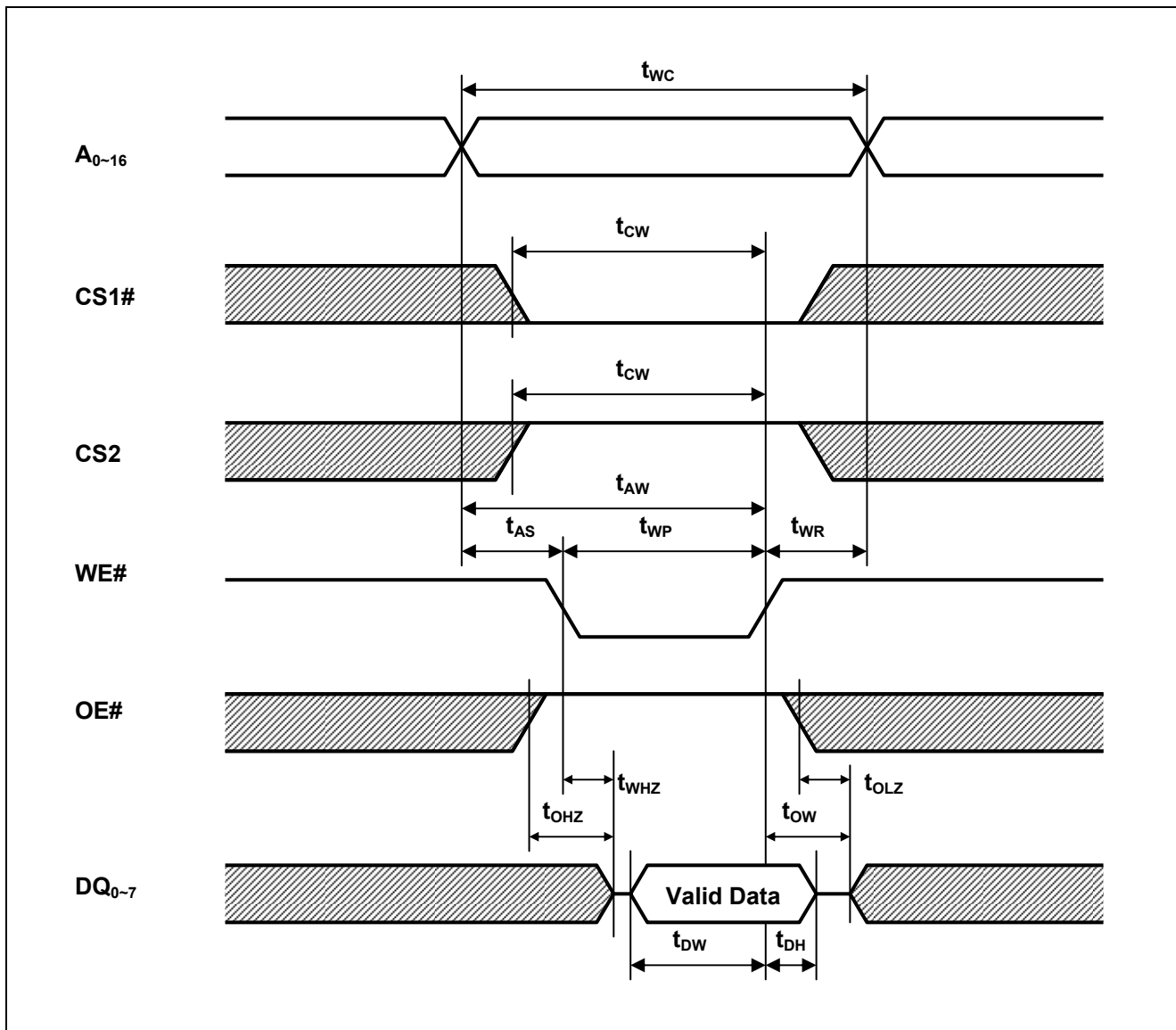
- 【注】 1 : t_{CHZ} 、 t_{OHZ} 、 t_{WHZ} は、出力閉回路条件になったときの時間で規定され、出力電圧レベルによっては判定しません。
- 2 : このパラメータは全数測定されたものではなくサンプル値です。
- 3 : 温度・電圧条件が同一の場合、 $t_{HZ\ max}$ は $t_{LZ\ min}$ より小さくなります。
- 4 : 書き込みは、CS1#が Low、CS2 が High、WE#が Low のオーバーラップ中 (t_{WP}) に行われます。書き込み開始は、CS1#の Low 遷移、CS2 の High 遷移、WE#の Low 遷移のうち最も遅い遷移点で始まります。書き込み終了は、CS1#の High 遷移、CS2 の Low 遷移、WE#の High 遷移のうち、最も早い遷移点で終わります。 t_{WP} は書き込み開始から書き込み終了までの時間で測定されます。
- 5 : t_{CW} は、CS1#の Low 遷移と CS2 の High 遷移の遅い方から書き込み終了までの時間で測定されます。
- 6 : t_{AS} は、アドレス変化から書き込み開始までの時間で規定されます。
- 7 : t_{WR} は、WE#または CS1#の High 遷移あるいは CS2 の Low 遷移のいずれか最も早い遷移から書き込みサイクルの終わりで規定されます。
- 8 : DQ 端子が出力状態にあるとき、外部から逆位相の信号を印加しないでください。

タイミング波形

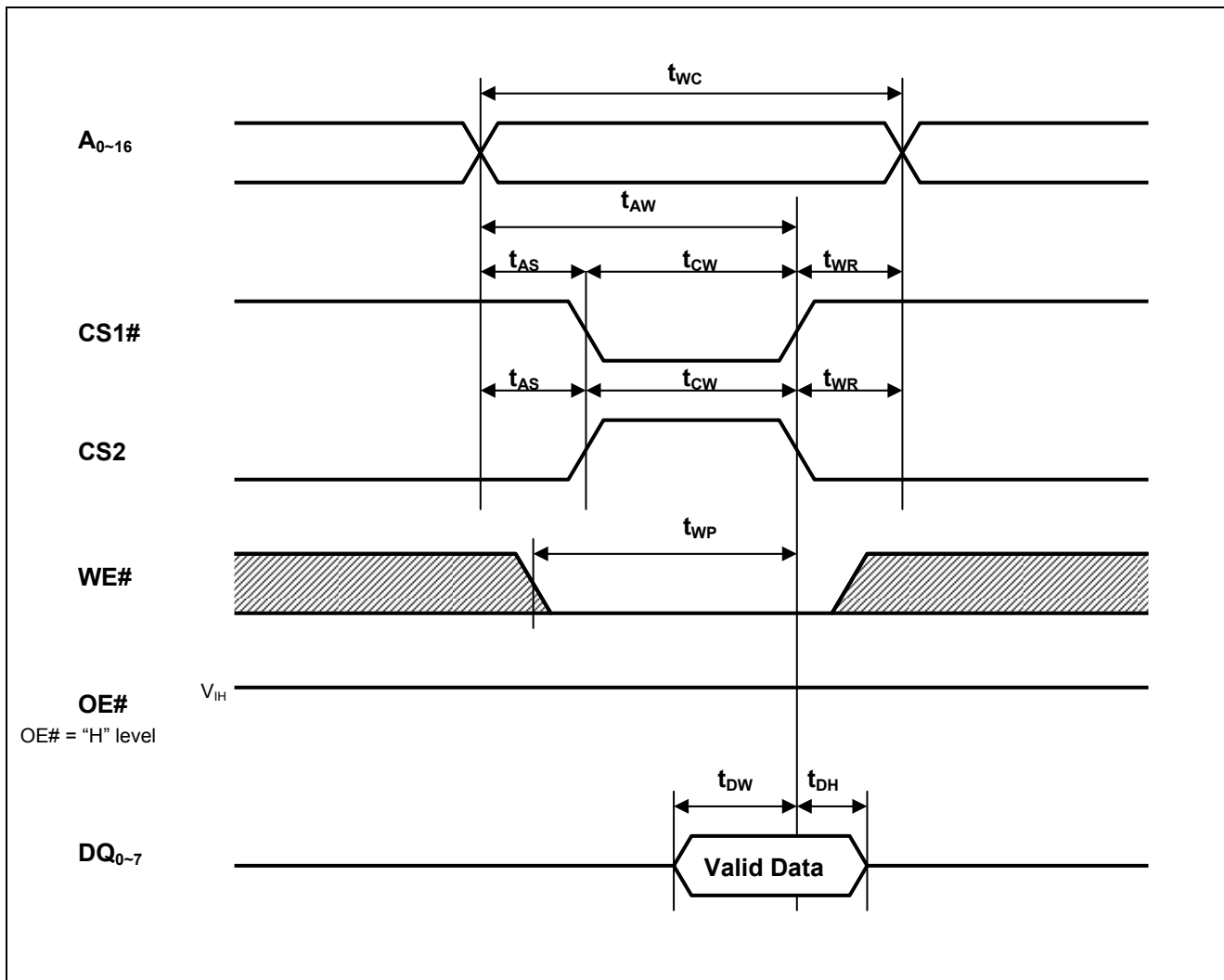
リードサイクル



ライトサイクル(1) (WE# CLOCK)



ライトサイクル(2) (CS1#, CS2 CLOCK)



データ保持特性

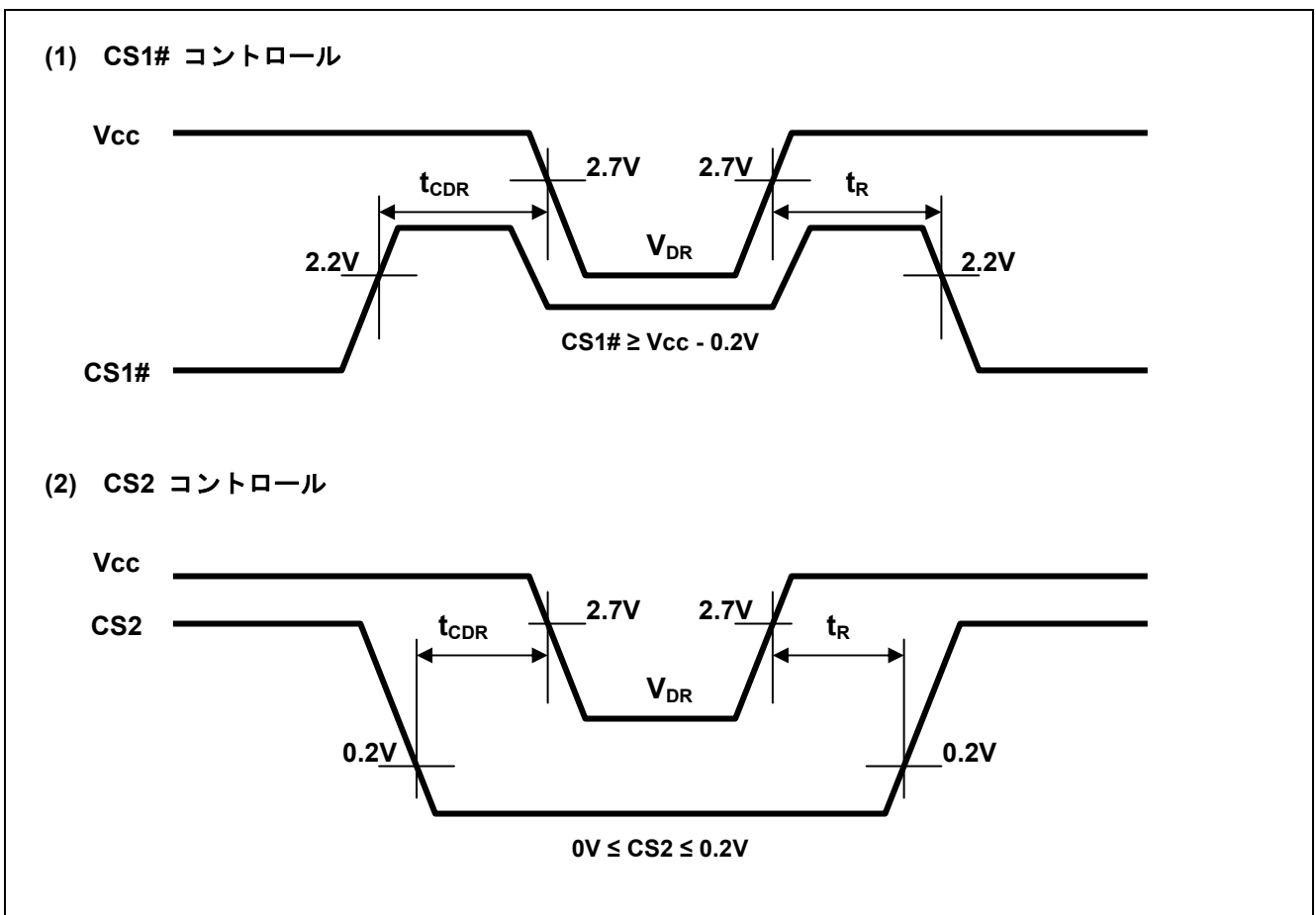
Parameter	Symbol	Min.	Typ.	Max.	Unit	Test conditions ²
V _{CC} for data retention	V _{DR}	2.0	-	3.6	V	V _{in} ≥ 0V (1) 0V ≤ CS2 ≤ 0.2V or (2) CS1# ≥ V _{CC} -0.2V, CS2 ≥ V _{CC} -0.2V
Data retention current	I _{CCDR}	-	0.6 ^{*1}	2	μA	~+25°C
		-	-	3	μA	~+40°C
		-	-	8	μA	~+70°C
		-	-	10	μA	~+85°C
Chip deselect time to data retention	t _{CDR}	0	-	-	ns	See retention waveform.
Operation recovery time	t _R	5	-	-	ms	

【注】 1 : V_{CC} = 3.0V、T_a = +25°Cにおける参考値

2 : CS2 ピンは、アドレスバッファ、WE#バッファ、CS1#バッファ、OE#バッファ、Din バッファを制御します。CS2 がデータ保持モードを制御する場合、入力レベル（アドレス、WE#、CS1#、OE#、DQ）は High-Z 状態にしてもかまいません。

CS1#がデータ保持モードを制御する場合、CS2 は CS2 ≥ V_{CC}-0.2V または 0V ≤ CS2 ≤ 0.2V でなければなりません。他の入力レベル（アドレス、WE#、OE#、DQ）は High-Z 状態にしてもかまいません。

データ保持タイミング波形



改訂記録	R1LV0108E シリーズ データシート
------	-----------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2013.6.21	－	初版

すべての商標および登録商標は、それぞれの所有者に帰属します。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じて、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っていません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

- 注1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



営業お問合せ窓口

<http://www.renesas.com>

営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町 2-6-2 (日本ビル)

技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口： <http://japan.renesas.com/contact/>