

スイッチング MOSFET 内蔵 低消費絶縁型フライバック・コンバータ IC

BD7J101HFN-LB (開発中) BD7J101EFJ-LB

概要

本製品は産業機器市場へ向けた、長期の供給を保証するランクの製品です。

本製品はフォトカプラ不要の絶縁型フライバック・コンバータです。従来のアプリケーションにおいて安定的な出力電圧を得るために必要とされていた、フォトカプラやトランスの三次巻線によるフィードバック回路は一切不要となります。さらに、独自の適応型オン時間制御テクノロジーの採用によって、外付け位相補償部品も不要となり、大幅な部品点数の削減や小型化、高い信頼性を実現する絶縁型電源アプリケーションの設計が可能です。

特長

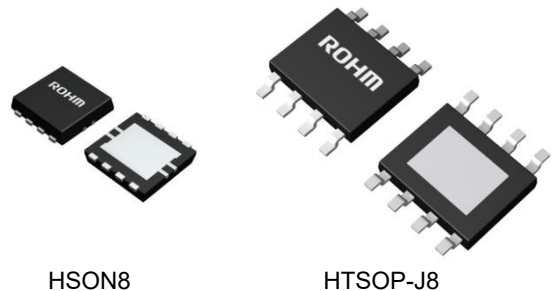
- 産業機器に適した長期の供給保証
- フォトカプラや、トランスの三次巻線が不要
- 二本の外付け抵抗とトランス巻数比で出力電圧を設定
- 独自の適応型オン時間制御テクノロジーを採用
- 高速負荷応答を実現し、外付け位相補償部品が不要
- 固定スイッチング周波数で低出力リップルを実現 (通常動作時)
- 高効率の軽負荷モード対応 (PFM 動作時)
- シャットダウン/イネーブル制御
- 120 V スwitching MOSFET 内蔵
- ソフトスタート機能
- 負荷補償機能
- 各種保護機能
 - 入力低電圧保護 (VIN UVLO)
 - 過電流保護 (OCP)
 - 過電圧保護 (OVP)
 - 短絡保護 (SCP)
 - 温度保護 (TSD)
 - 天絡保護 (BSP)
 - イネーブル過電圧保護 (ENOV)

重要特性

- 電源電圧範囲
VIN 端子: 8 V ~ 80 V
SW 端子: 120 V (Max)
- 過電流保護電流: 0.90 A (Typ)
- スwitching 周波数: 400 kHz (Typ)
- 基準電圧精度: $\pm 1.6\%$
- シャットダウン時電流: 0 μ A (Typ)
- スwitching 動作時電流: 0.45 mA (Typ)
- 動作温度範囲: -40 °C ~ +125 °C

パッケージ

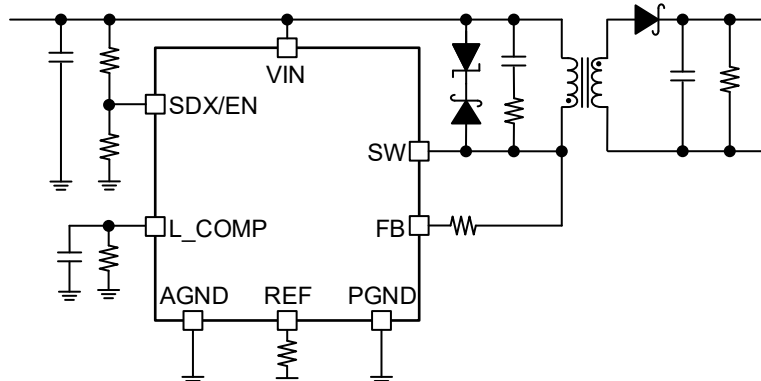
	W (Typ) x D (Typ) x H (Max)
HSO8 (BD7J101HFN-LB (開発中))	2.9 mm x 3.0 mm x 0.6 mm
HTSOP-J8 (BD7J101EFJ-LB)	4.9 mm x 6.0 mm x 1.0 mm



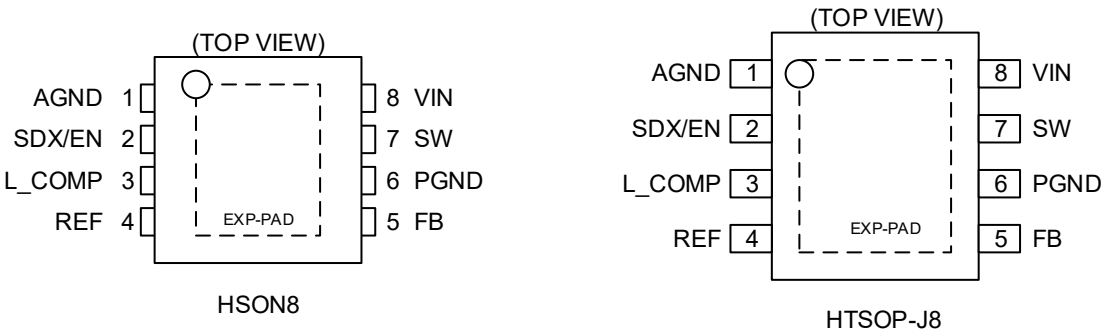
用途

- 産業機器向け絶縁電源

基本アプリケーション回路



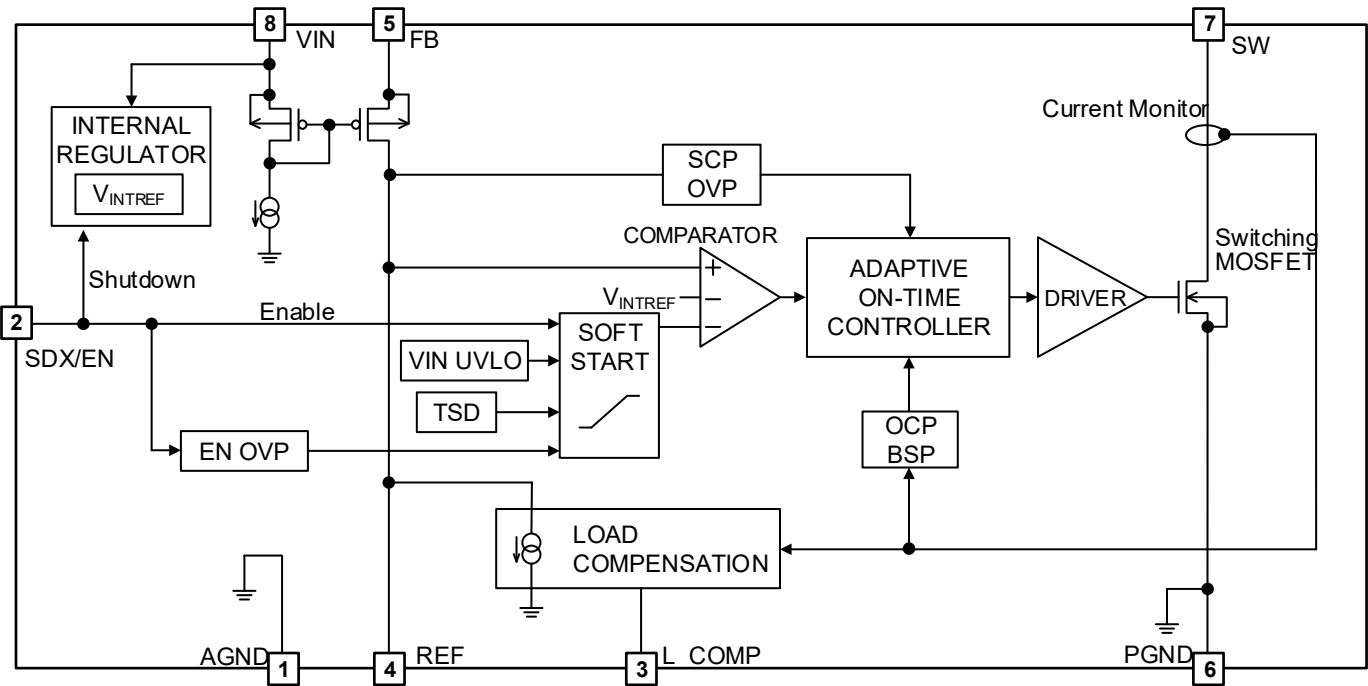
端子配置図



端子説明

端子番号	端子名	機 能
1	AGND	アナログ系 GND 端子
2	SDX/EN	シャットダウン/イネーブル制御
3	L_COMP	負荷電流補償値設定端子
4	REF	出力電圧設定端子
5	FB	出力電圧設定端子
6	PGND	パワー系 GND 端子
7	SW	スイッチング出力端子
8	VIN	電源入力端子
-	EXP-PAD	EXP-PAD は、AGND 端子と PGND 端子両方に接続してください

ブロック図



各ブロック動作説明

1 INTERNAL REGULATOR

内部回路用のレギュレータブロックです。

SDX/EN 端子電圧が V_{SDX} 以下のシャットダウン状態においては、このブロックもシャットダウンします。

SDX/EN 端子電圧が V_{EN1} 以上となるとイネーブル状態となり起動します。

起動から t_{SS} の時間はソフトスタート機能により出力電圧が緩やかに上昇します。

また、SDX/EN 端子電圧が V_{EN2} 以下になるとディセーブル状態となり、スイッチング動作を停止します。

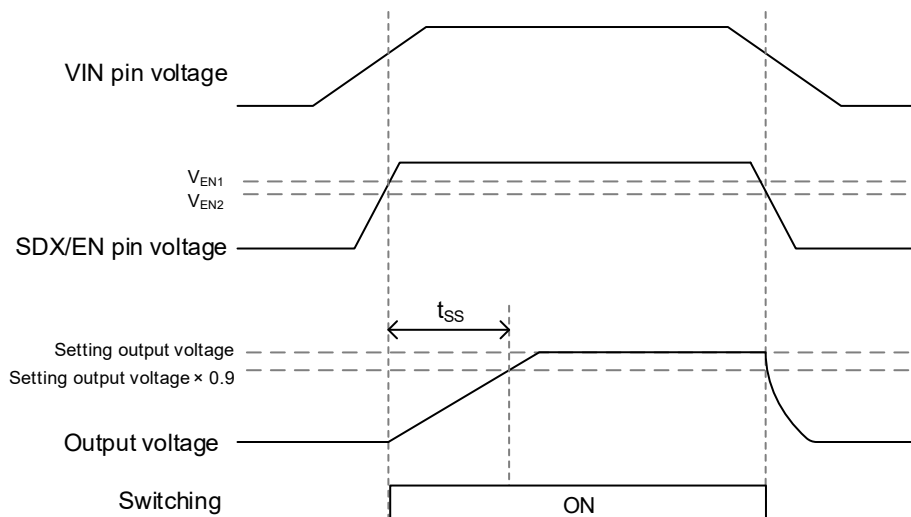


Figure 1. Startup and Stop Timing Chart

本 IC の制御方式では、デューティが D_{MAX} 以下の状態で動作する必要があります。起動時及び停止時には、VIN 端子電圧 V_{IN} が次式を満たすよう設定してください。

$$V_{IN} > \frac{N_P}{N_S} \times (V_{OUT} + V_F) \left(\frac{1}{D_{MAX}} - 1 \right) \quad [V]$$

V_{IN} : VIN 端子電圧

N_P : 一次側トランス巻数

N_S : 二次側トランス巻数

V_{OUT} : 出力電圧

V_F : 二次側の出力ダイオードの順方向電圧

D_{MAX} : 最大デューティ

SDX/EN 端子を VIN 端子にショートさせた場合、起動時及び停止時にデューティが D_{MAX} 以上となり、意図しない出力電圧が生じる場合があります。VIN 端子によるイネーブル制御については、[応用回路例「6 イネーブル電圧、ディセーブル電圧」](#)を参照してください。

各ブロック動作説明 — 続き

2 VIN UVLO

入力低電圧保護ブロックです。

VIN 端子電圧が V_{UVLO1} 以下になると VIN UVLO を検出し、スイッチング動作を停止します。

VIN 端子電圧が V_{UVLO2} 以上になると、VIN UVLO を解除し、スイッチング動作を開始します。

スイッチング動作開始から t_{SS} の時間はソフトスタート機能により出力電圧が緩やかに上昇します。

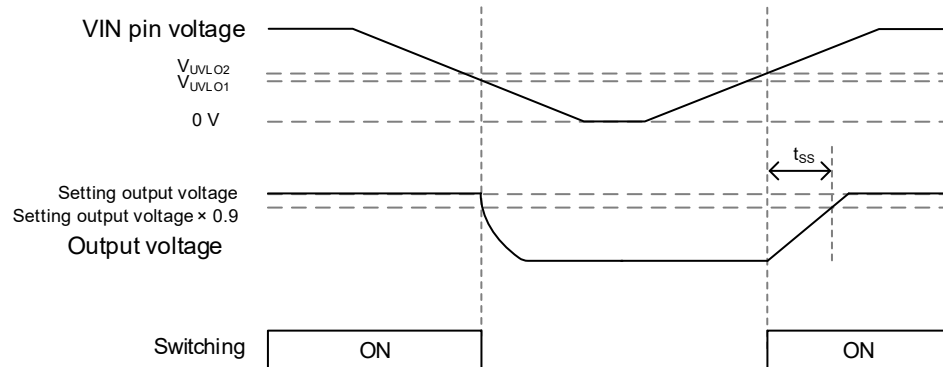


Figure 2. VIN UVLO Timing Chart

3 ENOVP

SDX/EN 端子電圧過電圧保護ブロックです。

SDX/EN 端子電圧が V_{ENOV1} 以上になると EN OVP を検出し、スイッチング動作を停止します。

SDX/EN 端子電圧が V_{ENOV2} 以下になると、EN OVP を解除し、スイッチング動作を開始します。

スイッチング動作開始から t_{SS} の時間はソフトスタート機能により出力電圧が緩やかに上昇します。

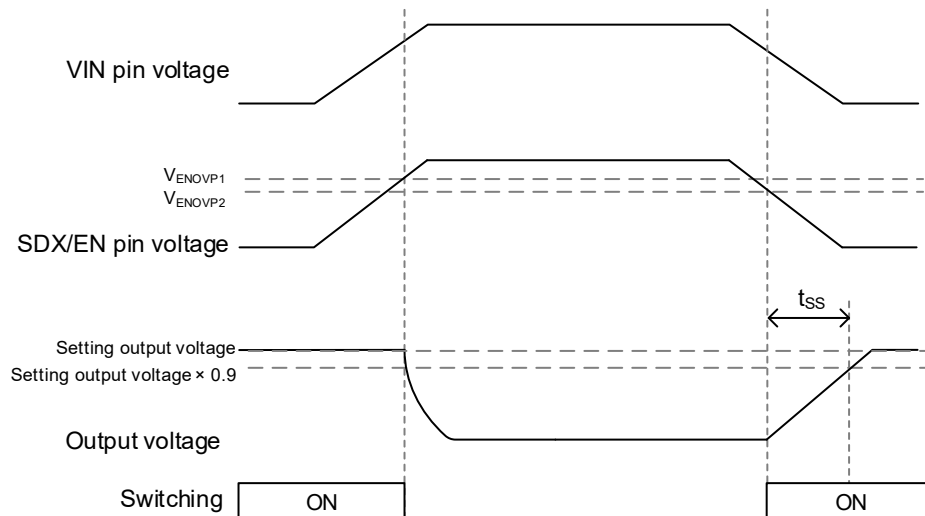


Figure 3. EN OVP Timing Chart

VIN 端子によるイネーブル過電圧保護の制御については、[応用回路例「7 イネーブル OVP 検出電圧、イネーブル OVP 解除電圧」](#)を参照してください。

4 SOFT START

SDX/EN 端子電圧が V_{EN1} 以上でイネーブル状態になると、コンパレータブロック内の比較電圧は、0 V から V_{INTREF} まで緩やかに遷移します。この動作により、出力電圧の立ち上がりにおける突入電流や出力電圧のオーバーシュートを防ぎます。ソフトスタート時間は、IC 内部で t_{SS} に固定されています。

5 COMPARATOR

このブロックでは、基準電圧と SW 端子電圧のフィードバック電圧である REF 端子電圧を比較します。コンパレータによるフィードバックループを構成するため、負荷変動に対する応答性に優れています。

各ブロック動作説明 — 続き

6 ADAPTIVE ON TIME CONTROLLER

独自の適応型オン時間制御テクノロジーに対応したブロックです。

- ・ 負荷電流安定時 : PWM 制御で動作し、オン時間は固定されます。
- ・ 負荷電流変動時 : オン時間制御で動作し、スイッチング周波数を変動させることで高速負荷応答を実現します。
- ・ 軽負荷時 : スwitchング周波数が低下し、高効率を実現します。

負荷電流変動時は周波数が高くなります。本 IC では、オフ時間を短くすることで一次側平均電流を上昇させ、二次側の電流を増加させます。

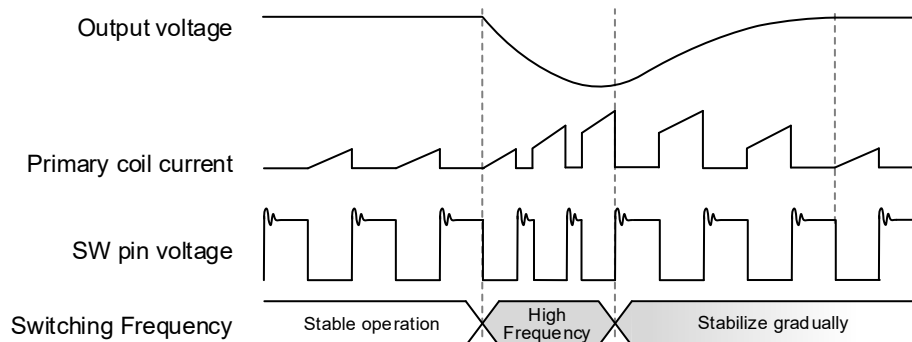


Figure 4. Transient Response Timing Chart

7 DRIVER

スイッチング MOSFET を駆動するブロックです。

8 LOAD COMPENSATION

負荷電流に応じた二次側出力ダイオードの V_F 特性変動による出力電圧変動を補償するブロックです。

スイッチング MOSFET に流れる電流をモニタし、 L_COMP 端子の外付け抵抗とコンデンサで決定される補償量及び時定数に応じた電流を REF 端子より引き込みます。 REF 端子の外付け抵抗に流れる帰還電流が減少し REF 端子電圧が低下することで、出力電圧が上昇し補正されます。

各ブロック動作説明 — 続き

9 OCP、BSP

過電流保護及び天絡保護のブロックです。

9.1 OCP (Over Current Protection)

スイッチング MOSFET オン時、ピーク電流が I_{LIMIT} 以上になると OCP を検出します。このとき、スイッチング MOSFET はオフします。スイッチングサイクルごとに OCP を検出しており、オンデューティが制限されるため、出力電圧は低下します。また誤動作防止のため、スイッチング MOSFET のオン後 t_{MASK1} 間は OCP の検出が無効化されます。

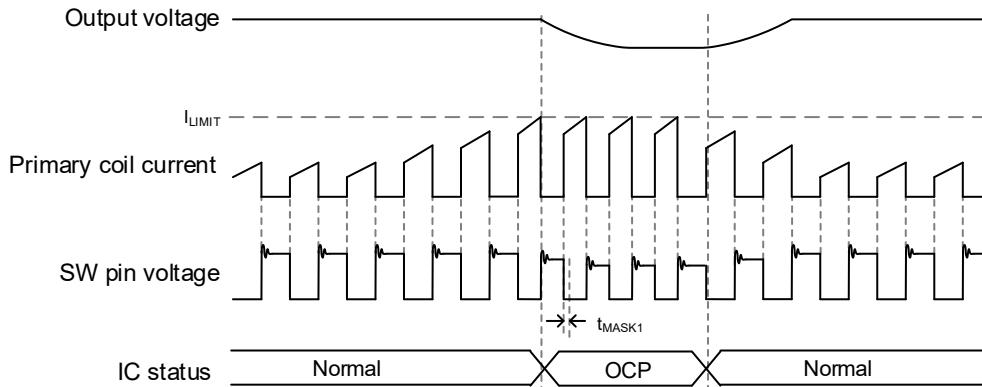


Figure 5. OCP Timing Chart

9.2 BSP (Battery Short Protection)

SW 端子が低インピーダンスで高い電位に接続されると、スイッチング MOSFET がオンした際に大きな電流が流れ、IC が破壊する可能性があります。破壊防止のために、BSP が内蔵されています。スイッチング MOSFET オン時に SW 端子電圧が V_{BSP} 以上になると、BSP を検出し、スイッチング動作が停止します。スイッチング動作が停止してから $t_{RESTART}$ 後にスイッチング動作を再開します。スイッチング動作再開から t_{SS} の時間はソフトスタート機能により出力電圧が緩やかに上昇します。

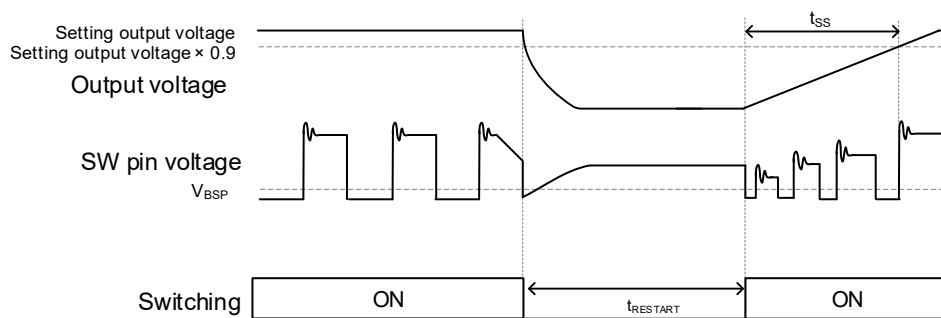


Figure 6. BSP Timing Chart

各ブロック動作説明 — 続き

10 SCP、OVP

短絡保護及び過電圧保護のブロックです。

10.1 SCP (Short Circuit Protection)

REF 端子は、一次側フライバック電圧から二次側出力電圧情報を得ます。スイッチング MOSFET オフ時、REF 端子電圧が V_{SCP} 以下になると SCP を検出し、スイッチング動作が停止します。スイッチング動作が停止してから $t_{RESTART}$ 後にスイッチング動作を再開します。スイッチング動作再開から t_{SS} の時間はソフトスタート機能により出力電圧が緩やかに上昇します。

誤検出防止のため、スイッチング MOSFET のオフ後 t_{MASK2} 間、また、スイッチング動作開始より t_{MASK3} の間は SCP の検出は無効化されます。

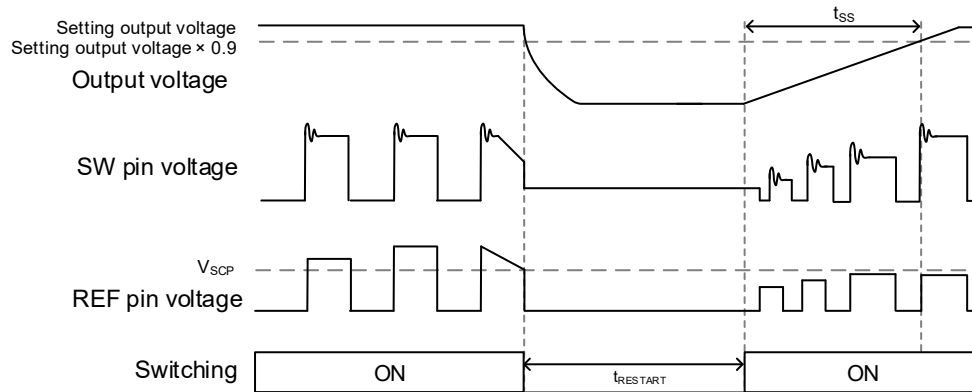


Figure 7. SCP Timing Chart

10.2 OVP (Over Voltage Protection)

REF 端子は、一次側フライバック電圧から二次側出力電圧情報を得ます。スイッチング MOSFET オフ時、REF 端子電圧が V_{OVP} 以上になると OVP を検出し、スイッチング動作が停止します。スイッチング動作が停止してから $t_{RESTART}$ 後にスイッチング動作を再開します。スイッチング動作再開から t_{SS} の時間はソフトスタート機能により出力電圧が緩やかに上昇します。

誤検出防止のため、スイッチング MOSFET のオフ後 t_{MASK2} 間は OVP の検出は無効化されます。

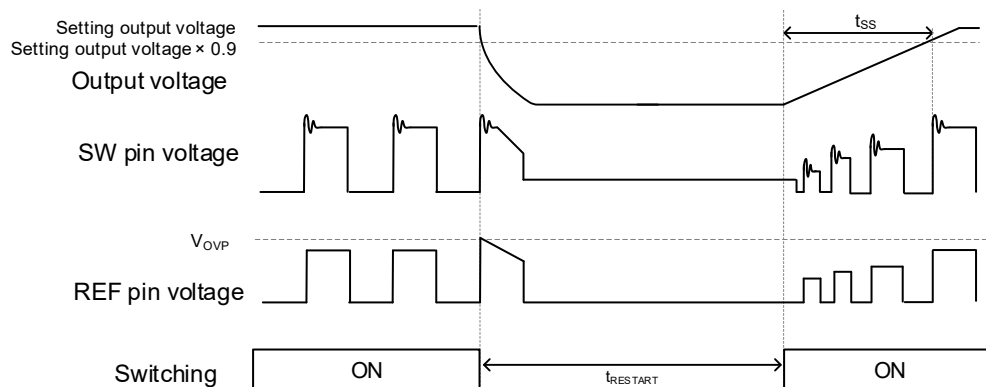


Figure 8. OVP Timing Chart

絶対最大定格 (Ta = 25 °C)

項 目	記号	定 格	単位
VIN 端子電圧	V _{IN_MAX}	100	V
SW 端子電圧	V _{SW_MAX}	120	V
SDX/EN 端子電圧	V _{SDX/EN_MAX}	100	V
FB 端子電圧	V _{FB_MAX}	V _{IN} -0.3 ~ V _{IN} +0.3	V
REF 端子電圧	V _{REF_MAX}	7	V
L_COMP 端子電圧	V _{L_COMP_MAX}	7	V
最高接合部温度	T _{jmax}	150	°C
保存温度範囲	T _{stg}	-55 ~ +150	°C

注意 1: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただけるようご検討をお願いします。

注意 2: 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう熱抵抗にご配慮ください。

熱抵抗 (Note 1)

項目	記号	熱抵抗(Typ)		単位
		1 層基板 <small>(Note 3)</small>	4 層基板 <small>(Note 4)</small>	
HSON8				
ジャンクション—周囲温度間熱抵抗	θ_{JA}	265.1	66.1	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ <small>(Note 2)</small>	Ψ_{JT}	17	9	°C/W
HTSOP-J8				
ジャンクション—周囲温度間熱抵抗	θ_{JA}	206.4	45.2	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ <small>(Note 2)</small>	Ψ_{JT}	21	13	°C/W

(Note 1) JESD51-2A(Still-Air)に準拠。

(Note 2) ジャンクションからパッケージ（モールド部分）上面中心までの熱特性パラメータ。

(Note 3) JESD51-3 に準拠した基板を使用。

(Note 4) JESD51-5,7 に準拠した基板を使用。

測定基板	基板材	基板寸法
1 層	FR-4	114.3 mm x 76.2 mm x 1.57 mmt

1 層目（表面）銅箔	
銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μ m

測定基板	基板材	基板寸法	サーマルビア (Note 5)	
			ピッチ	直径
4 層	FR-4	114.3 mm x 76.2 mm x 1.6 mmt	1.20 mm	Φ 0.30 mm

1 層目（表面）銅箔		2 層目、3 層目（内層）銅箔		4 層目（裏面）銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μ m	74.2 mm \square （正方形）	35 μ m	74.2 mm \square （正方形）	70 μ m

(Note 5) 貫通ビア。全層の銅箔と接続する。配置はランドパターンに従う。

推奨動作条件

項 目	記号	最小	標準	最大	単位	条 件
電源電圧範囲 1	V _{IN}	8	48	80	V	VIN 端子電圧
電源電圧範囲 2	V _{SW}	-	-	110	V	SW 端子電圧
電源電圧範囲 3	V _{L_COMP_MAX2}	-	-	0.5	V	L_COMP 端子電圧
動作温度	Topr	-40	-	+125	°C	

電気的特性 (特に指定のない限り $V_{IN} = 48\text{ V}$, $V_{SDX/EN} = 2.5\text{ V}$, $T_a = 25\text{ }^{\circ}\text{C}$)

項 目	記号	最小	標準	最大	単位	条 件
電源部						
シャットダウン時電流	I_{ST}	-	0	10	μA	$V_{SDX/EN} = 0\text{ V}$
スイッチング動作時電流	I_{CC}	-	0.45	1.10	mA	$V_{REF} = 0.85\text{ V}$ (PFM 動作時)
VIN UVLO 電圧 1	V_{UVLO1}	4.0	5.0	6.0	V	V_{IN} 下降時
VIN UVLO 電圧 2	V_{UVLO2}	4.2	5.2	6.2	V	V_{IN} 上昇時
VIN UVLO ヒステリシス電圧	V_{UVLO_HYS}	-	0.2	-	V	
シャットダウン・イネーブル制御部						
シャットダウン電圧	V_{SDX}	-	-	0.3	V	
イネーブル電圧 1	V_{EN1}	1.75	2.00	2.25	V	$V_{SDX/EN}$ 上昇時
イネーブル電圧 2	V_{EN2}	1.55	1.80	2.05	V	$V_{SDX/EN}$ 下降時
イネーブルヒステリシス電圧	V_{EN_HYS}	-	0.2	-	V	
イネーブル過電圧保護電圧 1	V_{ENOV1}	3.06	3.50	3.94	V	$V_{SDX/EN}$ 上昇時
イネーブル過電圧保護電圧 2	V_{ENOV2}	2.86	3.30	3.74	V	$V_{SDX/EN}$ 下降時
イネーブル過電圧保護ヒステリシス電圧	V_{ENOV1_HYS}	-	0.2	-	V	
SDX/EN 端子流入電流	$I_{SDX/EN}$	0.89	1.78	2.85	μA	
SDX/EN 端子クランプ電圧	V_{CLPEN}	-	5.3	-	V	
SDX/EN 端子プルダウン抵抗 1	$R_{SDX/EN1}$	-	1315	-	$\text{k}\Omega$	
SDX/EN 端子プルダウン抵抗 2	$R_{SDX/EN2}$	-	106	-	$\text{k}\Omega$	
SDX/EN 端子プルダウン抵抗 3	$R_{SDX/EN3}$	-	1421	-	$\text{k}\Omega$	
SDX/EN 端子プルダウン抵抗 4	$R_{SDX/EN4}$	-	33	-	$\text{k}\Omega$	
基準電圧部						
基準電圧	V_{INTREF}	0.738	0.750	0.762	V	
REF 端子電流	I_{REF}	-	100	-	μA	
スイッチング部						
オン抵抗	R_{ON}	0.25	0.50	1.00	Ω	SW、PGND 端子間
過電流保護電流	I_{LIMIT}	0.72	0.90	1.08	A	
スイッチング周波数	f_{SW}	-	400	-	kHz	PWM 動作時 (Duty = 30 %)
オン時間	t_{ON}	0.60	0.75	0.90	μs	PWM 動作時 (Duty = 30 %)
最小オン時間	t_{ON_MIN}	280	380	480	ns	
最小オフ時間	t_{OFF_MIN}	410	550	690	ns	
最大オフ時間	t_{OFF_MAX}	14	20	26	μs	
ソフトスタート時間	t_{SS}	0.8	2.0	4.5	ms	立ち上がりから $V_{REF} \times 90\%$ まで
最大デューティ	D_{MAX}	50	-	-	%	
最小デューティ	D_{MIN}	-	-	20	%	
保護機能部						
短絡保護検出電圧	V_{SCP}	-	0.50	-	V	
過電圧保護検出電圧	V_{OVP}	-	0.95	-	V	
天絡保護検出電圧	V_{BSP}	-	2.0	-	V	
リスタート時間	$t_{RESTART}$	-	2.0	-	ms	
過電流保護マスク時間	t_{MASK1}	-	280	-	ns	
短絡/過電圧保護マスク時間	t_{MASK2}	-	430	-	ns	
起動時短絡保護マスク時間	t_{MASK3}	-	550	-	μs	
負荷補償部						
L_COMP 端子内蔵抵抗	$R_{INTCOMP}$	-	100	-	$\text{k}\Omega$	
電流モニタブロック圧縮倍率	K	-	0.005	-	%	

特性データ (参考データ)

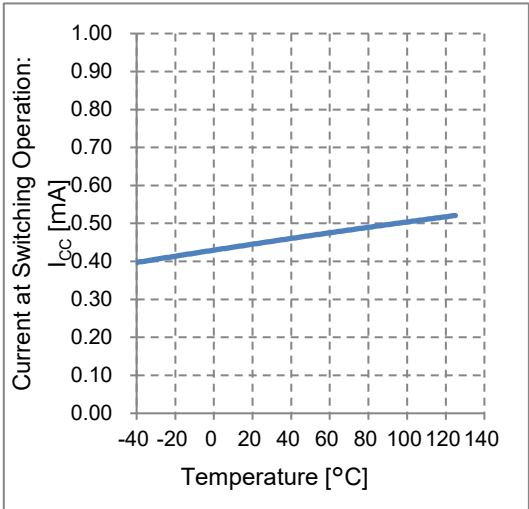


Figure 9. Current at Switching Operation vs Temperature

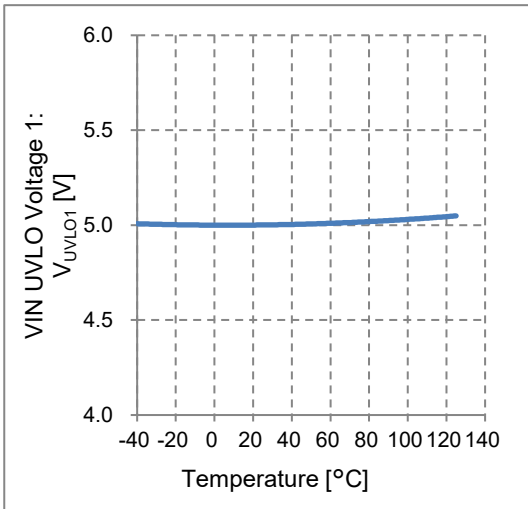


Figure 10. VIN UVLO Voltage 1 vs Temperature

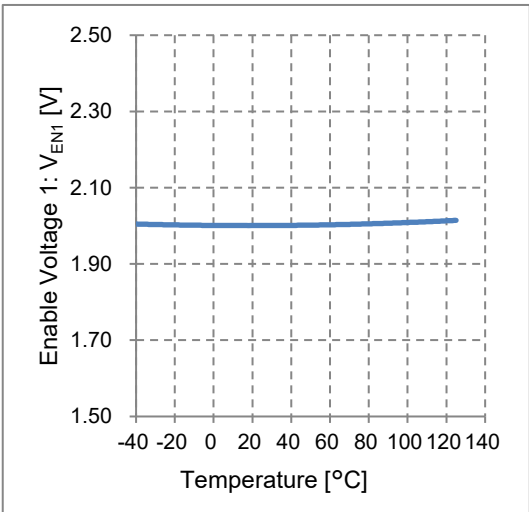


Figure 11. Enable Voltage 1 vs Temperature

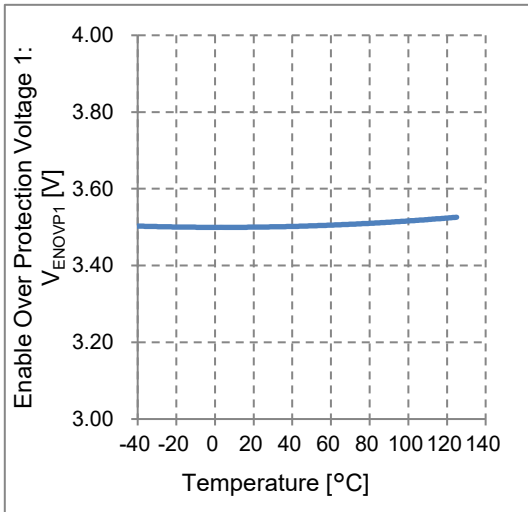


Figure 12. Enable Over Protection Voltage 1 vs Temperature

特性データ (参考データ) — 続き

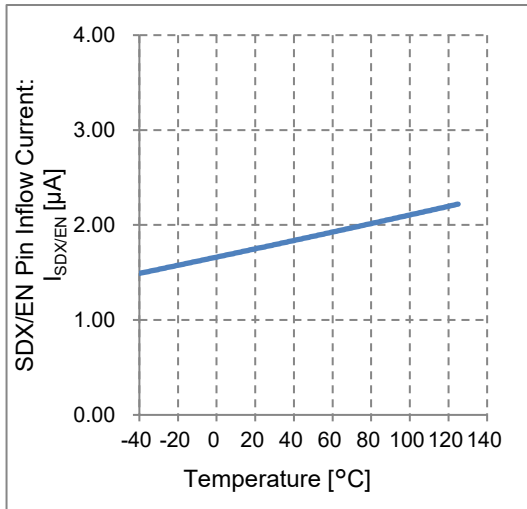


Figure 13. SDX/EN Pin Inflow Current vs Temperature

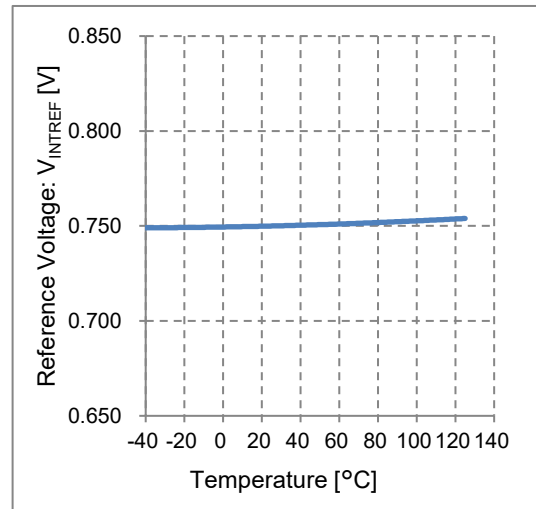


Figure 14. Reference Voltage vs Temperature

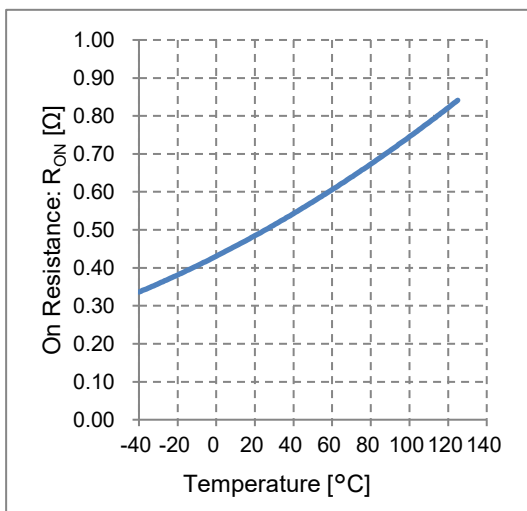


Figure 15. On Resistance vs Temperature

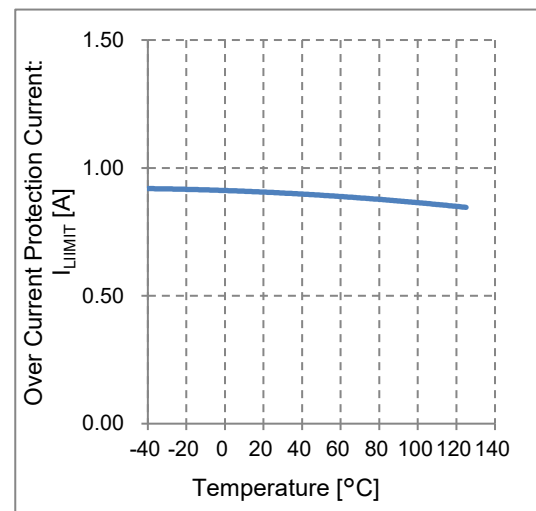


Figure 16. Over Current Protection Current vs Temperature

特性データ (参考データ) — 続き

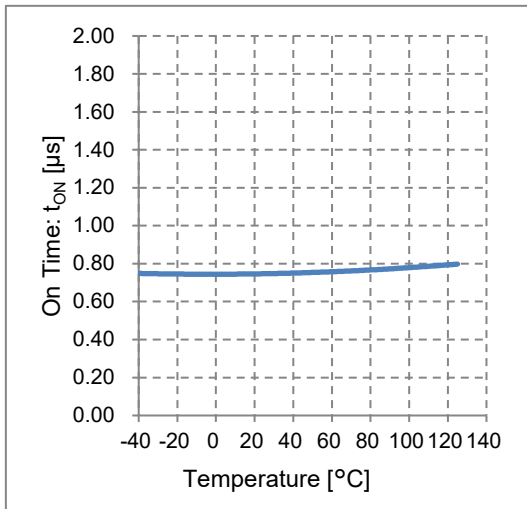


Figure 17. On Time vs Temperature

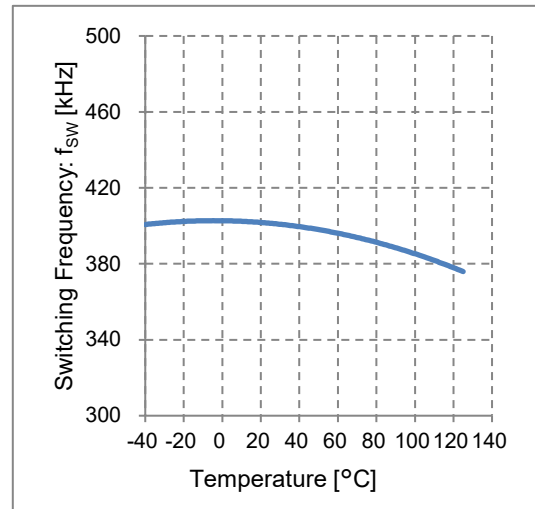


Figure 18. Switching Frequency vs Temperature

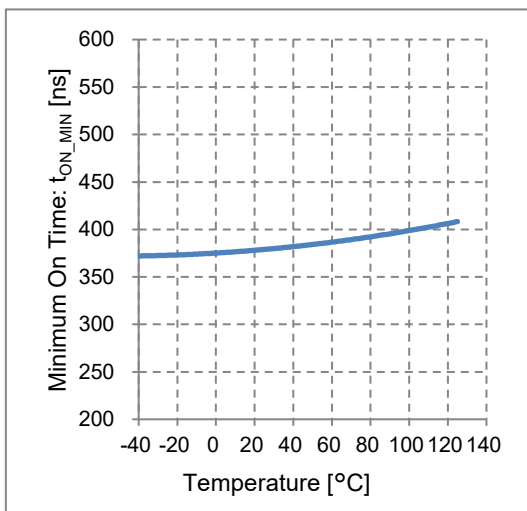


Figure 19. Minimum On Time vs Temperature

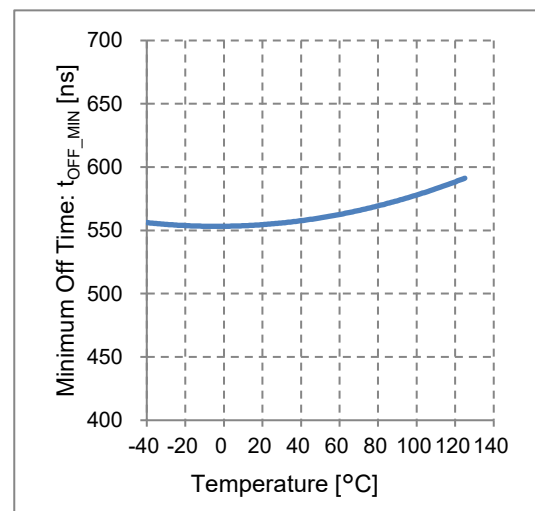


Figure 20. Minimum Off Time vs Temperature

特性データ (参考データ) — 続き

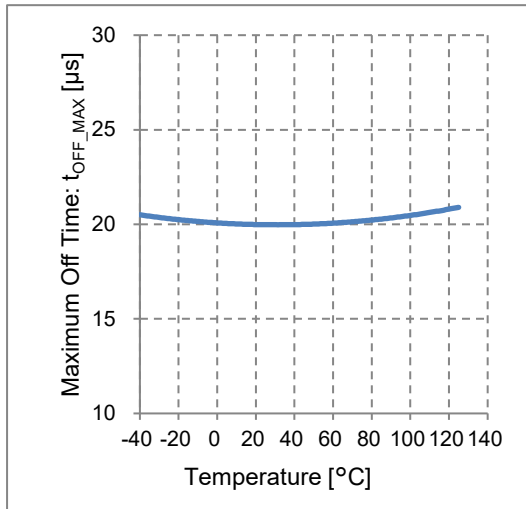


Figure 21. Maximum Off Time vs Temperature

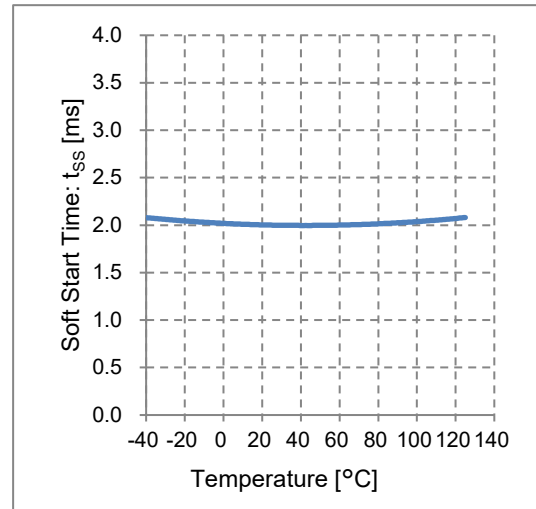


Figure 22. Soft Start Time vs Temperature

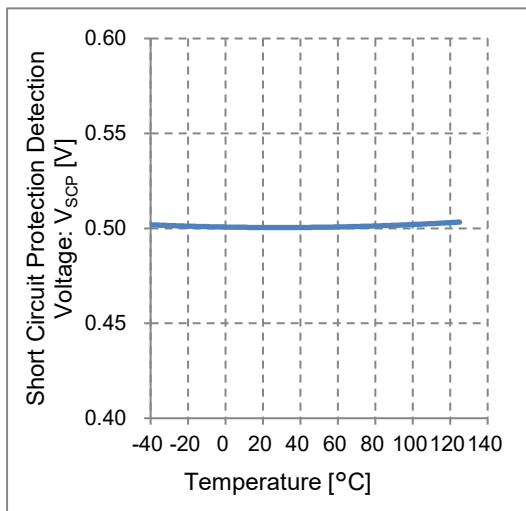


Figure 23. Short Circuit Protection Detection Voltage vs Temperature

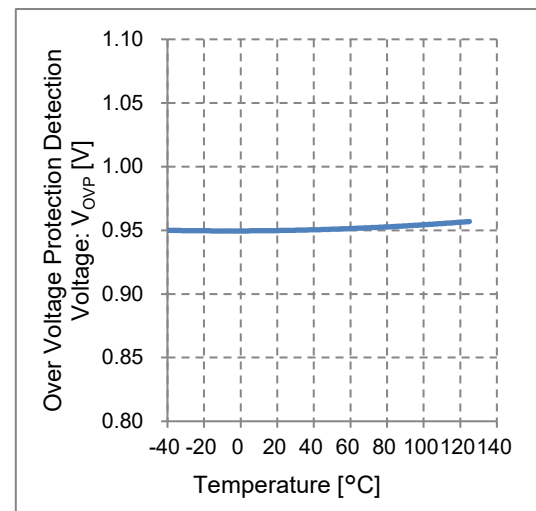


Figure 24. Over Voltage Protection Detection Voltage vs Temperature

特性データ（参考データ） — 続き

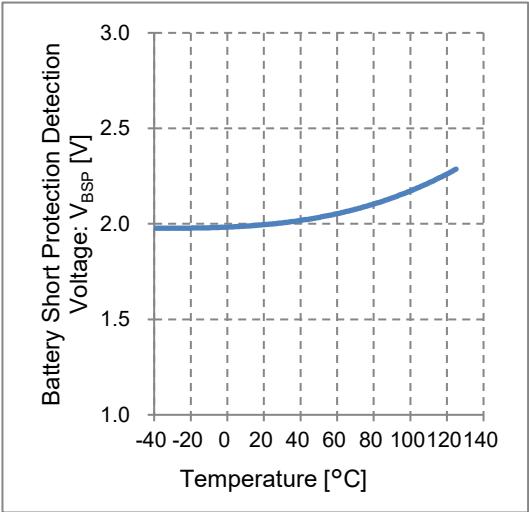


Figure 25. Battery Short Protection Detection Voltage vs Temperature

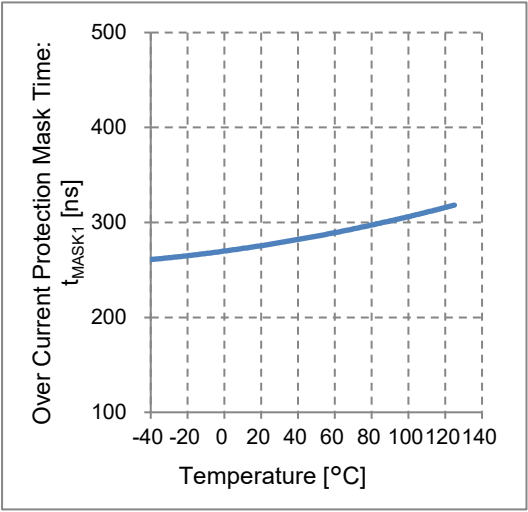


Figure 26. Over Current Protection Mask Time vs Temperature

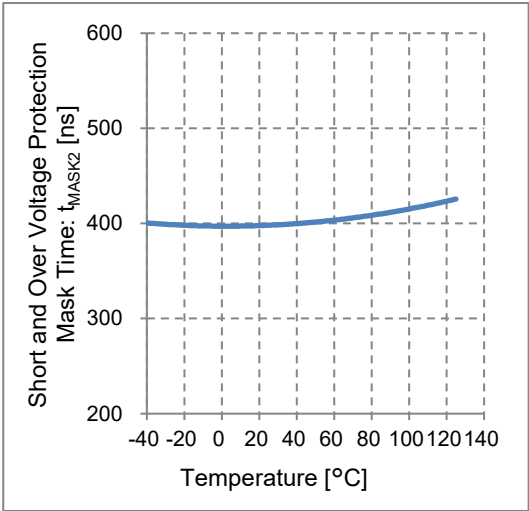


Figure 27. Short and Over Voltage Protection Mask Time vs Temperature

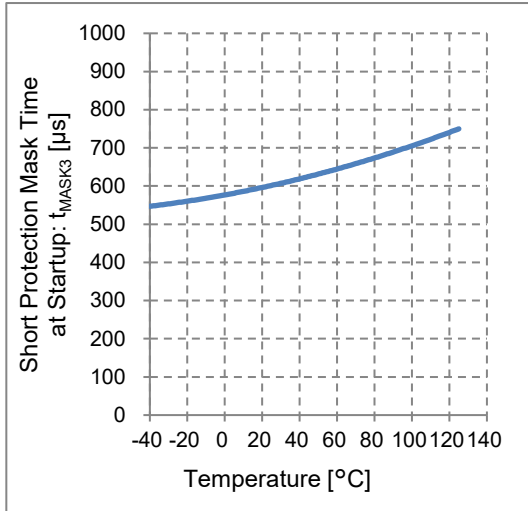


Figure 28. Short Protection Mask Time at Startup vs Temperature

特性データ（参考データ） — 続き

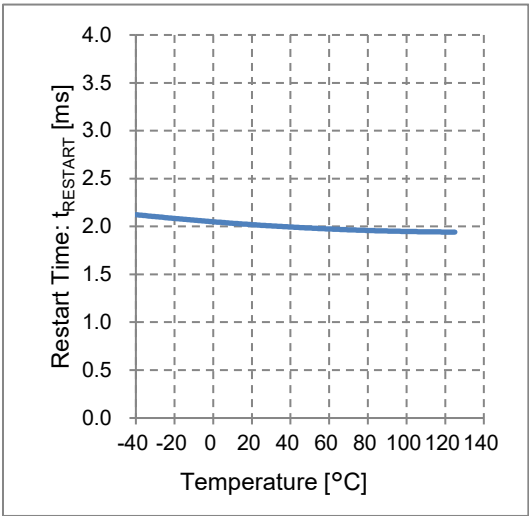


Figure 29. Restart Time vs Temperature

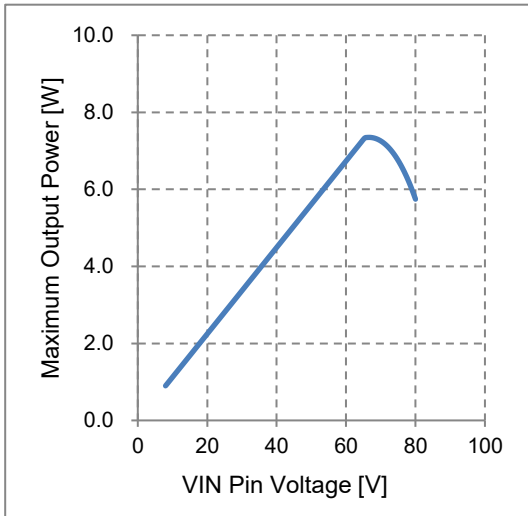


Figure 30. Maximum Output Power vs VIN Pin Voltage

応用回路例

1 出力電圧

内蔵スイッチング MOSFET がオフの時、SW 端子電圧が VIN 端子電圧より高くなります。この SW 端子電圧と VIN 端子電圧の差で表せられる一次側フライバック電圧より、二次側の出力電圧が計算されます。ターンオフ時の SW 端子電圧は以下の式で計算されます。

$$V_{SW} = V_{IN} + \frac{N_P}{N_S} \times (V_{OUT} + V_F + I_S \times ESR) \quad [V]$$

V_{SW} : SW 端子電圧

V_{IN} : VIN 端子電圧

N_P : 一次側トランス巻数

N_S : 二次側トランス巻数

V_{OUT} : 出力電圧

V_F : 二次側の出力ダイオードの順方向電圧

I_S : 二次側トランス電流

ESR : 二次側の総インピーダンス（二次側トランス巻線抵抗、基板のインピーダンス）

一次側フライバック電圧は、FB、SW 端子間の外付け抵抗 R_{FB} によって FB 端子流入電流 I_{RFB} に変換されます。FB 端子電圧は IC 内部の回路により VIN 端子電圧とほぼ等しくなるため、FB 端子流入電流 I_{RFB} は以下の式で計算されます。

$$\begin{aligned} I_{RFB} &= \frac{V_{SW} - V_{FB}}{R_{FB}} \\ &= \frac{V_{IN} + \frac{N_P}{N_S} \times (V_{OUT} + V_F + I_S \times ESR) - V_{FB}}{R_{FB}} \\ &= \frac{\frac{N_P}{N_S} \times (V_{OUT} + V_F + I_S \times ESR)}{R_{FB}} \quad [A] \end{aligned}$$

I_{RFB} : FB 端子流入電流

V_{FB} : FB 端子電圧

R_{FB} : FB、SW 端子間の外付け抵抗

さらに、FB 端子流入電流 I_{RFB} は REF 端子、AGND 端子間の外付け抵抗 R_{REF} に流れるため、REF 端子電圧は以下の式で計算されます。

$$V_{REF} = \frac{R_{REF}}{R_{FB}} \times \frac{N_P}{N_S} \times (V_{OUT} + V_F + I_S \times ESR) \quad [V]$$

V_{REF} : REF 端子電圧

R_{REF} : REF 端子、AGND 端子間の外付け抵抗

抵抗 R_{REF} は、REF 端子電圧 = V_{INTREF} のときに REF 端子に流れる電流が I_{REF} となるように設定する必要があります。以下の式により、 $R_{REF} = 7.5 \text{ k}\Omega$ として IC 内部回路が設計されています。

$$R_{REF} = \frac{V_{INTREF}}{I_{REF}} \quad [\Omega]$$

1 出力電圧 — 続き

REF 端子電圧は、IC 内部の基準電圧とのコンパレータに入力されます。IC の内部回路により、REF 端子電圧は基準電圧と等しくなります。したがって、出力電圧と REF 端子電圧は以下の式で計算されます。

$$V_{OUT} = \frac{R_{FB}}{R_{REF}} \times \frac{N_S}{N_P} \times V_{REF} - V_F - I_S \times ESR \quad [V]$$

出力電圧は、一次側と二次側のトランス巻数比、及び R_{FB} と R_{REF} の抵抗比によって設定します。また、 V_F と ESR は出力電圧誤差の要因となります。上記の式より、FB、SW 端子間の外付け抵抗 R_{FB} は以下の式で計算されます。

$$R_{FB} = \frac{R_{REF}}{V_{REF}} \times \frac{N_P}{N_S} \times (V_{OUT} + V_F + I_S \times ESR) \quad [\Omega]$$

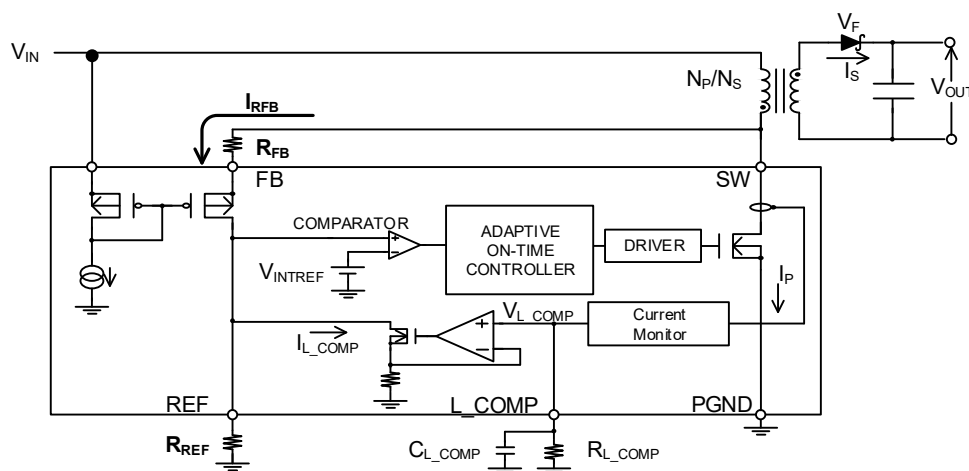


Figure 31. Control Block Diagram

応用回路例 — 続き

2 トランス

2.1 巻数比

巻数比は、出力電圧、最大出力電力、デューティ、SW 端子電圧を設定するパラメータです。
フライバック・コンバータのデューティは以下の式で計算されます。

$$Duty = \frac{\frac{N_P}{N_S} \times (V_{OUT} + V_F)}{V_{IN} + \frac{N_P}{N_S} \times (V_{OUT} + V_F)} \quad [\%]$$

N_P : 一次側トランス巻数

N_S : 二次側トランス巻数

V_{OUT} : 出力電圧

V_F : 二次側の出力ダイオードの順方向電圧

V_{IN} : VIN 端子電圧

安定した制御のためには、デューティを D_{MAX} 以下にする必要があります。最小オン時間の制約から、最小デューティは D_{MIN} となり、巻数比は以下の条件式を満たさなければなりません。

$$\frac{D_{MIN}}{1 - D_{MIN}} \times \frac{V_{IN}}{V_{OUT} + V_F} < \frac{N_P}{N_S} < \frac{D_{MAX}}{1 - D_{MAX}} \times \frac{V_{IN}}{V_{OUT} + V_F}$$

D_{MIN} : 最小デューティ

D_{MAX} : 最大デューティ

2 トランス — 続き

2.2 一次側インダクタンス

フライバック・コンバータのフィードバックループには、右半平面ゼロ点が生じます。
右半平面ゼロ周波数 f_{RHP_ZERO} は以下の式で計算されます。

$$f_{RHP_ZERO} = \frac{\left(\frac{N_P}{N_S}\right)^2 \times \left\{ \frac{V_{IN}}{V_{IN} + \frac{N_P}{N_S} \times (V_{OUT} + V_F)} \right\}^2 \times R_{OUT}}{2\pi \times \frac{\frac{N_P}{N_S} \times (V_{OUT} + V_F)}{V_{IN} + \frac{N_P}{N_S} \times (V_{OUT} + V_F)} \times L_P} \quad [\text{Hz}]$$

f_{RHP_ZERO} :	右半平面ゼロ周波数
N_P :	一次側トランス巻数
N_S :	二次側トランス巻数
V_{IN} :	VIN 端子電圧
V_{OUT} :	出力電圧
V_F :	二次側の出力ダイオードの順方向電圧
R_{OUT} :	負荷抵抗
L_P :	一次側インダクタンス

安定性の確保のため、右半平面ゼロ周波数 f_{RHP_ZERO} はスイッチング周波数 f_{SW} の 1/4 より大きくなるように設定を行います。これにより、以下の条件式が求められます。

$$f_{RHP_ZERO} > \frac{1}{4} \times f_{SW}$$

$$L_P < \frac{2 \times \text{Duty} \times V_{IN}^2}{(V_{OUT} + V_F) \times I_{OUT_MAX} \times \pi \times f_{SW}} \quad [\text{H}]$$

f_{SW} :	スイッチング周波数
I_{OUT_MAX} :	出力電流の最大値

2.2 一次側インダクタンス — 続き

一次側インダクタンスの下限値は入出力電力の関係から求めることが可能です。 L_p が小さくなると、一次側トランス電流のピーク電流が大きくなります。ピーク電流値が過電流保護電流以上となると必要な出力電力がとれなくなるため、最大負荷に対しての必要な一次側インダクタンス値の下限は以下の条件式で求められます。

$$L_p > \frac{1}{2} \times \frac{V_{IN}^2 \times t_s \times Duty^2 \times \eta}{I_{LIMIT_MIN} \times Duty \times V_{IN} \times \eta - V_{OUT_MAX} \times I_{OUT_MAX}} \quad [H]$$

t_s : スイッチング周期
 η : 効率
 I_{LIMIT_MIN} : 過電流保護電流の最小値
 V_{OUT_MAX} : 出力電圧の最大値

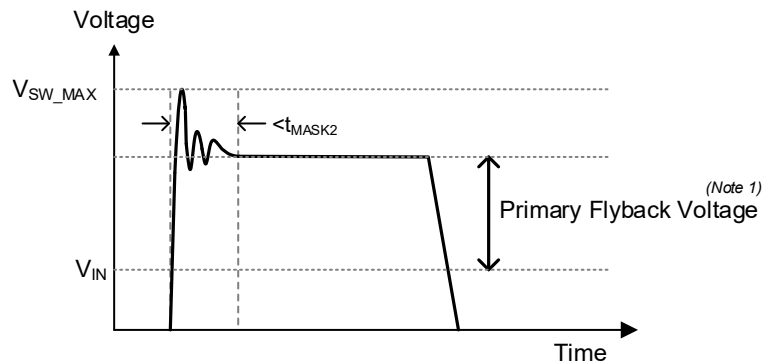
以上より、一次側インダクタンスは以下の条件式を満たす必要があります。

$$\frac{1}{2} \times \frac{V_{IN}^2 \times t_s \times Duty^2 \times \eta}{I_{LIMIT_MIN} \times Duty \times V_{IN} \times \eta - V_{OUT_MAX} \times I_{OUT_MAX}} < L_p < \frac{2 \times Duty \times V_{IN}^2}{(V_{OUT} + V_F) \times I_{OUT_MAX} \times \pi \times f_{SW}} \quad [H]$$

2 トランス — 続き

2.3 漏れインダクタンス

トランスの漏れインダクタンスは、内蔵スイッチング MOSFET がターンオフした瞬間に、SW 端子にリングングを発生させます。SW 端子電圧の絶対最大定格を超えないようにスナバ回路を挿入してください。二次側の出力電圧の誤検出防止のため、 t_{MASK2} 以内に収束させる必要があります。



$$(Note\ 1)\ \text{Primary Flyback Voltage} = \frac{N_P}{N_S} \times (V_{OUT} + V_F + I_S \times ESR)$$

Figure 32. Leak Inductance

2.4 巻線抵抗

一次側の巻線抵抗は、電力効率を低下させます。また、二次側の巻線抵抗は電力効率に加え、出力電圧も低下させます。したがって、巻線抵抗値の小さいトランスの使用を推奨します。

2.5 飽和電流

一次側トランス電流が定格飽和電流を超えるとトランスのコアが飽和するため、エネルギーは二次側に伝搬されません。また、コアが飽和するとインダクタンス値が低下するため、一次側トランス電流が急激に増加します。一次側トランス電流は定格飽和電流を超えないように設定してください。

3 出力コンデンサ

安定した動作には、二次側の出力コンデンサの適切な選定が必要です。以下の条件を目安に容量を選定してください。

$$C_{OUT} = 1.6 \times 10^{-9} \times \frac{1}{L_P} \times \left(\frac{N_P}{N_S} \times Duty \right)^2 \quad [F]$$

C_{OUT} : 出力コンデンサの容量値

L_P : 一次側インダクタンス

N_P : 一次側トランス巻数

N_S : 二次側トランス巻数

また、出力電圧は t_{SS} 以内に立ち上がる必要があります。そのため、出力コンデンサの選定には以下の条件も考慮してください。容量値が極端に大きい場合、短絡保護が動作し、起動不良が発生する可能性があります。

$$C_{OUT} \leq \frac{1}{2} \times \frac{t_{SS} \times \left\{ \left(I_{LIMIT_MIN} \times \frac{N_P}{N_S} \right) \times (1 - Duty) - I_{OUT_MAX} \right\}}{V_{OUT}} \quad [F]$$

t_{SS} : ソフトスタート時間

I_{LIMIT_MIN} : 過電流保護電流の最小値

I_{OUT_MAX} : 出力電流の最大値

V_{OUT} : 出力電圧

応用回路例 — 続き

4 入力コンデンサ

入力コンデンサには、セラミック・コンデンサをご使用ください。また、入力コンデンサは VIN 端子に可能な限り近く配置してください。基板パターンやコンデンサの位置によって誤動作する可能性があります。

入力コンデンサの容量は VIN 端子のリプル電圧が VIN 端子電圧の 4 % 以下になるようにしてください。負荷変動時や起動時においてもご確認ください。

5 二次側出力ダイオード

二次側出力ダイオードの順方向電圧 V_F は出力電圧の誤差要因となるため、 V_F の小さいショットキーバリアダイオードを推奨します。二次側出力ダイオードの選定においては、順方向電流が定格を超えないようにしてください。

内蔵スイッチング MOSFET がオンしている時、二次側出力ダイオードに発生する逆方向電圧 V_R は以下の式で表されます。

$$V_R = V_{IN} \times \frac{N_S}{N_P} + V_{OUT} \quad [V]$$

V_R : 二次側出力ダイオードの逆方向電圧

V_{IN} : VIN 端子電圧

N_P : 一次側トランス巻数

N_S : 二次側トランス巻数

V_{OUT} : 出力電圧

さらに、内蔵スイッチング MOSFET がターンオンする瞬間、二次側出力ダイオードの逆方向電圧 V_R にリングングが重なります。 V_R の尖頭電圧が、二次側出力ダイオードの定格を超えないように設定してください。

応用回路例 — 続き

6 イネーブル電圧、ディセーブル電圧

本 IC は、SDX/EN 端子電圧が V_{SDX} 以下になるとシャットダウン状態になります。SDX/EN 端子電圧の立ち上がり時、 V_{EN1} 以上となるとイネーブル状態となり IC が起動します。SDX/EN 端子電圧の立ち下り時には V_{EN2} 以下となるとディセーブル状態となります。

SDX/EN 端子は、Figure 33 に示すように VIN 端子と AGND 端子間を抵抗 R_1 と R_2 で分割して SDX/EN 端子に接続することで、VIN 端子によるイネーブル制御を実現します。

SDX/EN 端子電圧が V_{CLPEN} 以上になると、IC 内部のクランプ素子がオンし SDX/EN 端子流入電流が増大します。

6.1 イネーブル電圧

VIN 端子電圧立ち上がり時のイネーブル電圧 V_{IN_ENABLE} は、以下の式で設定することができます。

$$V_{IN_ENABLE} = V_{EN1} \times \frac{R_1 \times (R_2 + R_{SDX/EN1}) + R_2 \times R_{SDX/EN1}}{R_2 \times R_{SDX/EN1}} \quad [V]$$

V_{IN_ENABLE} : VIN 端子電圧立ち上がり時のイネーブル電圧

V_{EN1} : イネーブル電圧 1

本 IC の制御方式では、デューティを D_{MAX} 以下にして動作させる必要があります。よって、VIN 端子電圧立ち上がり時のイネーブル電圧 V_{IN_ENABLE} は以下の条件を満たすように設定してください。

$$V_{IN_ENABLE} > \frac{N_p}{N_s} \times (V_{OUT} + V_F)$$

N_p : 一次側トランス巻数

N_s : 二次側トランス巻数

V_{OUT} : 出力電圧

V_F : 二次側の出力ダイオードの順方向電圧

6.2 ディセーブル電圧

VIN 端子電圧立ち下り時のディセーブル電圧 $V_{IN_DISABLE}$ は以下の式で設定することができます。

$$V_{IN_DISABLE} = V_{EN2} \times \frac{R_1 \times (R_2 + R_{SDX/EN1} + R_{SDX/EN2}) + R_2 \times (R_{SDX/EN1} + R_{SDX/EN2})}{R_2 \times (R_{SDX/EN1} + R_{SDX/EN2})} \quad [V]$$

$V_{IN_DISABLE}$: VIN 端子電圧立ち下り時のディセーブル電圧

V_{EN2} : イネーブル電圧 2

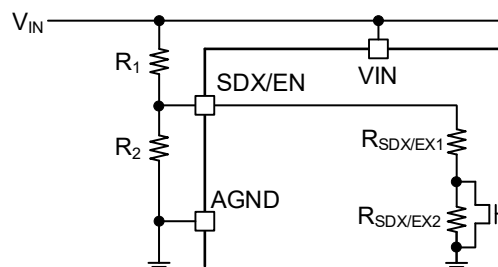


Figure 33. Position of Resistors Connected to SDX/EN Pin

応用回路例 — 続き

7 イネーブル OVP 検出電圧、イネーブル OVP 解除電圧

本 IC は、SDX/EN 端子電圧が V_{ENOV1} 以上になるとディセーブル状態になります。また、SDX/EN 端子電圧が V_{ENOV2} 以下となるとイネーブル状態となり IC が起動します。

SDX/EN 端子は、Figure 34 に示すように VIN 端子と AGND 端子間を抵抗 R_1 と R_2 で分割して SDX/EN 端子に接続することで、VIN 端子によるイネーブル OVP 電圧の制御を実現します。

7.1 イネーブル OVP 検出電圧

VIN 端子電圧のイネーブル OVP 検出電圧 V_{IN_ENOV1} は、以下の式で設定することができます。

$$V_{IN_ENOV1} = V_{ENOV1} \times \frac{R_1 \times (R_2 + R_{SDX/EN3}) + R_2 \times R_{SDX/EN3}}{R_2 \times R_{SDX/EN3}} \quad [V]$$

V_{IN_ENOV1} : イネーブル OVP 検出時の VIN 端子電圧

V_{ENOV1} : イネーブル過電圧保護電圧 1

7.2 イネーブル OVP 解除電圧

VIN 端子電圧のイネーブル解除電圧 V_{IN_ENOV2} は以下の式で設定することができます。

$$V_{IN_ENOV2} = V_{ENOV2} \times \frac{R_1 \times (R_2 + R_{SDX/EN3} + R_{SDX/EN4}) + R_2 \times (R_{SDX/EN3} + R_{SDX/EN4})}{R_2 \times (R_{SDX/EN3} + R_{SDX/EN4})} \quad [V]$$

V_{IN_ENOV2} : イネーブル OVP 解除時の VIN 端子電圧

V_{ENOV2} : イネーブル過電圧保護電圧 2

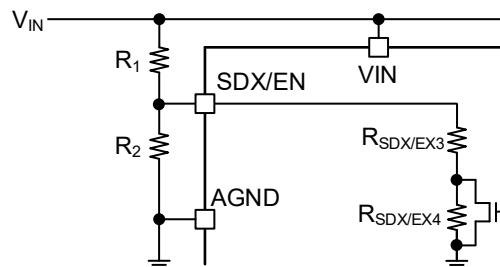


Figure 34. Position of Resistors Connected to SDX/EN Pin (EN OVP)

応用回路例 — 続き

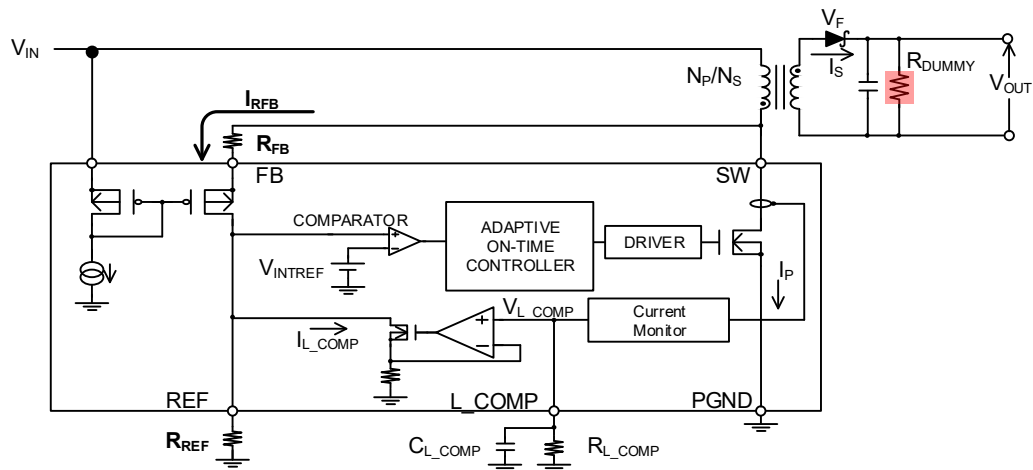
8 最小負荷電流

本 IC は、内蔵スイッチング MOSFET ターンオフ時の一次側フライバック電圧によって、トランスで絶縁された二次側の出力電圧を安定化させます。そのため、軽負荷時であっても最小オン時間 t_{ON_MIN} と最大オフ時間 t_{OFF_MAX} でスイッチング動作を行います。この動作により、少量のエネルギーを二次側出力に供給することになるため、その負荷電流が少ない場合は出力電圧が上昇する可能性があります。この出力電圧の上昇を防止するため、ダミー抵抗 R_{DUMMY} などを追加して、最小負荷電流を確保する必要があります。

必要とされる最小負荷電流 I_{OUT_MIN} は以下の式で決定されます。

$$I_{OUT_MIN} = \frac{1}{2} \times \frac{(V_{IN} \times t_{ON_MIN})^2}{L_P \times V_{OUT} \times (t_{ON_MIN} + t_{OFF_MAX})} \quad [A]$$

I_{OUT_MIN} : 出力電流の最小値
 V_{IN} : V_{IN} 端子電圧
 t_{ON_MIN} : 最小オン時間
 L_P : 一次側インダクタンス
 V_{OUT} : 出力電圧
 t_{OFF_MAX} : 最大オフ時間

Figure 35. Position of R_{DUMMY}

応用回路例 — 続き

9 各負荷に対するスイッチング周波数と出力電圧への影響

本 IC は軽負荷時にスイッチング周波数を低下させることで高効率を実現します。

連続モード動作時、一定負荷に対してスイッチング周波数は f_{SW} になります。

負荷が軽くなり、連続モードと不連続モードの切り替わり点に達すると、スイッチング周波数が f_{SW} から低下を始めます。この切り替わり点となる負荷電流 I_{OUT_fsw1} は以下の式で計算されます。

$$I_{OUT_fsw1} = \frac{1}{2} \times \frac{(V_{IN} \times Duty)^2}{L_P \times f_{SW} \times V_{OUT}} \times \eta$$

I_{OUT_fsw1} : 連続モードと不連続モードの切り替わり負荷電流

f_{SW} : スwitchング周波数

V_{IN} : VIN 端子電圧

L_P : 一次側インダクタンス

V_{OUT} : 出力電圧

η : 効率

I_{OUT_fsw1} よりも負荷が軽くなると、オン時間は低下し、最小オン時間 t_{ON_MIN} になります。

この最小オン時間で動作する時の負荷電流 I_{OUT_fsw2} は以下の式で計算されます。

$$I_{OUT_fsw2} = \frac{1}{2} \times \frac{f_{SW} \times (V_{IN} \times t_{ON_MIN})^2}{L_P \times V_{OUT}} \times \eta$$

I_{OUT_fsw2} : 最小オン時間で動作する負荷電流

t_{ON_MIN} : 最小オン時間

I_{OUT_fsw2} よりも負荷が軽くなると、オフ時間が増大し、最大オフ時間 t_{OFF_MAX} となります。

本 IC では最大オフ時間 t_{OFF_MAX} が決まっているため、スイッチング周波数は以下の式で計算される最小スイッチング周波数 f_{SW_MIN} よりも低くなることはありません。

$$f_{SW_MIN} = \frac{1}{t_{ON_MIN} + t_{OFF_MAX}}$$

f_{SW_MIN} : 最小スイッチング周波数

t_{OFF_MAX} : 最大オフ時間

そのため、必ずこの最小スイッチング周波数動作により、ある一定の出力電力が発生します。

無負荷時や軽負荷時に出力電圧が上昇するのはこれが原因となります。

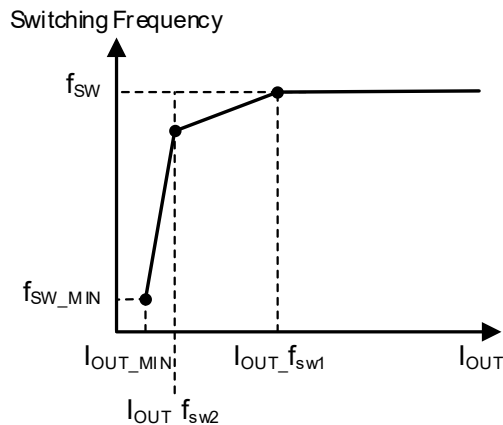


Figure 36. Switching Frequency vs I_{OUT}

応用回路例 — 続き

10 負荷補償機能

出力電圧のロード・レギュレーションを悪化させる要因は、二次側の出力ダイオードの順方向電圧 V_F と二次側の総インピーダンス ESR です。負荷補償機能を使用することで、出力電圧のロード・レギュレーションを改善することが可能になります。

なお、負荷補償機能を無効にするには、L_COMP 端子を GND にショートしてください。

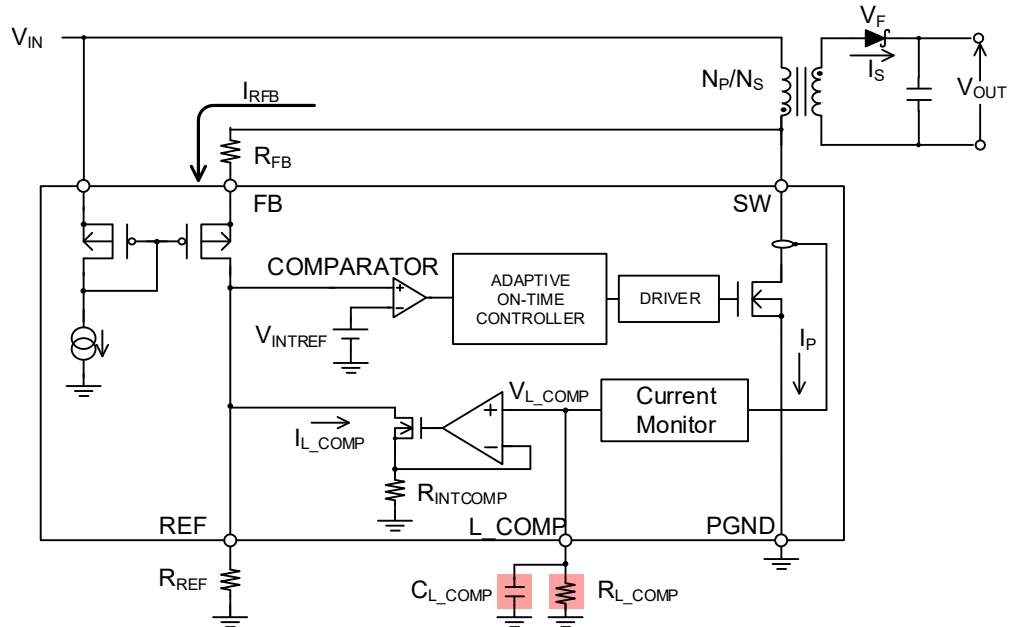


Figure 37. Block Diagram of Load Compensation

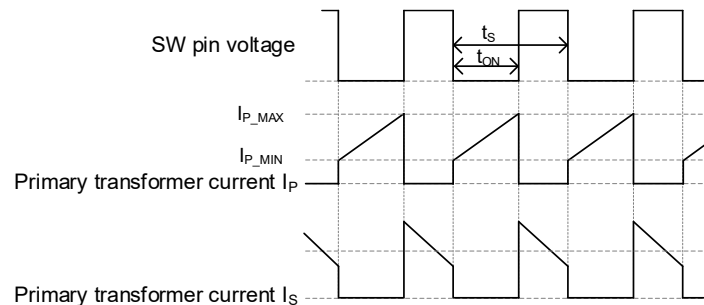


Figure 38. Switching Operation of Continuous Mode

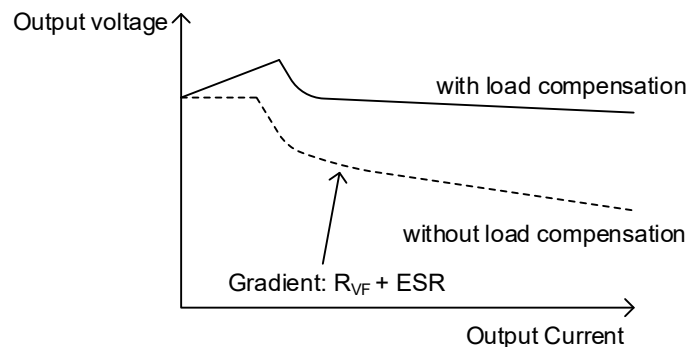


Figure 39. Image of Load Compensation

10 負荷補償機能 — 続き

10.1 負荷補償量の決定

本機能は、一次側トランス電流 I_P の平均電流に応じて出力電圧 V_{OUT} の電圧降下を補正します。
 L_COMP 端子の外付けコンデンサ C_{L_COMP} と外付け抵抗 R_{L_COMP} によって負荷補償量を調整します。
 一次側トランス電流 I_P と二次側トランス電流 I_S の関係式を以下に示します。

$$I_P = \frac{N_P}{N_S} \times I_S \quad [A]$$

I_P : 一次側トランス電流
 N_P : 一次側トランス巻数
 N_S : 二次側トランス巻数
 I_S : 二次側トランス電流

10.1.1 L_COMP 端子外付け抵抗 R_{L_COMP} の決定

L_COMP 端子外付け抵抗 R_{L_COMP} の決定には、以下の式に従って L_COMP 端子電流 I_{L_COMP} の算出を行う必要があります。

$$I_{L_COMP} = \frac{V_{L_COMP}}{R_{INTCOMP}} \quad [A]$$

I_{L_COMP} : L_COMP 端子電流
 V_{L_COMP} : L_COMP 端子電圧
 $R_{INTCOMP}$: L_COMP 端子内蔵抵抗

上記の式の L_COMP 端子電圧 V_{L_COMP} は、電流モニタブロックから L_COMP 端子へ流れる $K \times I_P$ の電流を、 L_COMP 端子の外付け抵抗 R_{L_COMP} によって変換した値です。

L_COMP 端子電圧 V_{L_COMP} は、 L_COMP 端子内蔵抵抗 $R_{INTCOMP}$ によって L_COMP 端子電流 I_{L_COMP} に変換され、REF 端子の電流を補正します。

V_{L_COMP} の動作電圧上限は内部回路で制限されるため、 $V_{L_COMP} \leq 0.5 \text{ V}$ を満たす必要があります。
 また、 I_{L_COMP} の急峻な変化は V_{L_COMP} を不安定にする可能性があるため、 L_COMP 端子の外付けコンデンサ C_{L_COMP} を接続してください。 C_{L_COMP} の参考値は $0.1 \mu\text{F}$ です。

以上により、 V_{L_COMP} は以下の条件式を満たす必要があります。

$$\begin{aligned} V_{L_COMP} &= K \times R_{L_COMP} \times I_{P_AVE} \leq 0.5 \\ &= K \times R_{L_COMP} \times \frac{I_{P_MIN} + I_{P_MAX}}{2} \times \frac{t_{ON}}{t_S} \leq 0.5 \quad [V] \end{aligned}$$

K : 電流モニタブロック圧縮倍率
 R_{L_COMP} : L_COMP 端子外付け抵抗
 I_{P_AVE} : 一次側トランス電流 I_P の平均値
 I_{P_MIN} : 一次側トランス電流 I_P の最小値
 I_{P_MAX} : 一次側トランス電流 I_P の最大値
 t_S : スイッチング周期
 t_{ON} : オン時間

10.1.1 L_COMP 端子外付け抵抗 R_{L_COMP} の決定 — 続き

負荷補償機能により、REF 端子、AGND 端子間の外付け抵抗 R_{REF} に流れる帰還電流が本来の値から I_{L_COMP} 減少します。その結果、一次側フライバック電圧が上昇し、低下した出力電圧 V_{OUT} を補正します。

負荷補償機能が動作した場合の出力電圧 V_{OUT} は、以下の式で計算されます。

$$V_{OUT} = \frac{N_S}{N_P} \times \left(\frac{V_{REF}}{R_{REF}} + I_{L_COMP} \right) \times R_{FB} - V_F - I_{S_AVE} \times ESR \quad [V]$$

V_{OUT} : 出力電圧

N_S : 二次側トランス巻数

N_P : 一次側トランス巻数

V_{REF} : REF 端子電圧

R_{REF} : REF 端子、AGND 端子間の外付け抵抗

I_{L_COMP} : L_COMP 端子電流

R_{FB} : FB、SW 端子間の外付け抵抗

V_F : 二次側の出力ダイオードの順方向電圧

I_{S_AVE} : 二次側トランス電流 I_S の平均値

ESR : 二次側の総インピーダンス (二次側トランス巻線抵抗、基板のインピーダンス)

(参考) 通常動作時の出力電圧 V_{OUT}

$$V_{OUT} = \frac{N_S}{N_P} \times \frac{R_{FB}}{R_{REF}} \times V_{REF} - V_F - I_{S_AVE} \times ESR \quad [V]$$

上記の式より、負荷補償機能によって二次側の出力ダイオードの順方向電圧 V_F と二次側の総インピーダンス ESR の影響を除去するためには、次式の成立が必要です。

$$I_{L_COMP} \times \frac{N_S}{N_P} \times R_{FB} = V_F + I_{S_AVE} \times ESR$$

次に、二次側トランス電流 I_S に対する二次側の出力ダイオードの順方向電圧 V_F の変化を R_{VF} に線形近似し、 R_{L_COMP} を求めます。

$$\frac{K \times R_{L_COMP} \times I_{P_AVE}}{R_{INTCOMP}} \times \frac{N_S}{N_P} \times R_{FB} = I_{S_AVE} \times R_{VF} + I_{S_AVE} \times ESR$$

$$\frac{K \times R_{L_COMP}}{R_{INTCOMP}} \times \left(\frac{N_S}{N_P} \right)^2 \times R_{FB} = (R_{VF} + ESR)$$

以上より、

$$R_{L_COMP} = R_{INTCOMP} \times \frac{R_{VF} + ESR}{K \times R_{FB}} \times \left(\frac{N_P}{N_S} \right)^2 \quad [\Omega]$$

K : 電流モニタブロック圧縮倍率

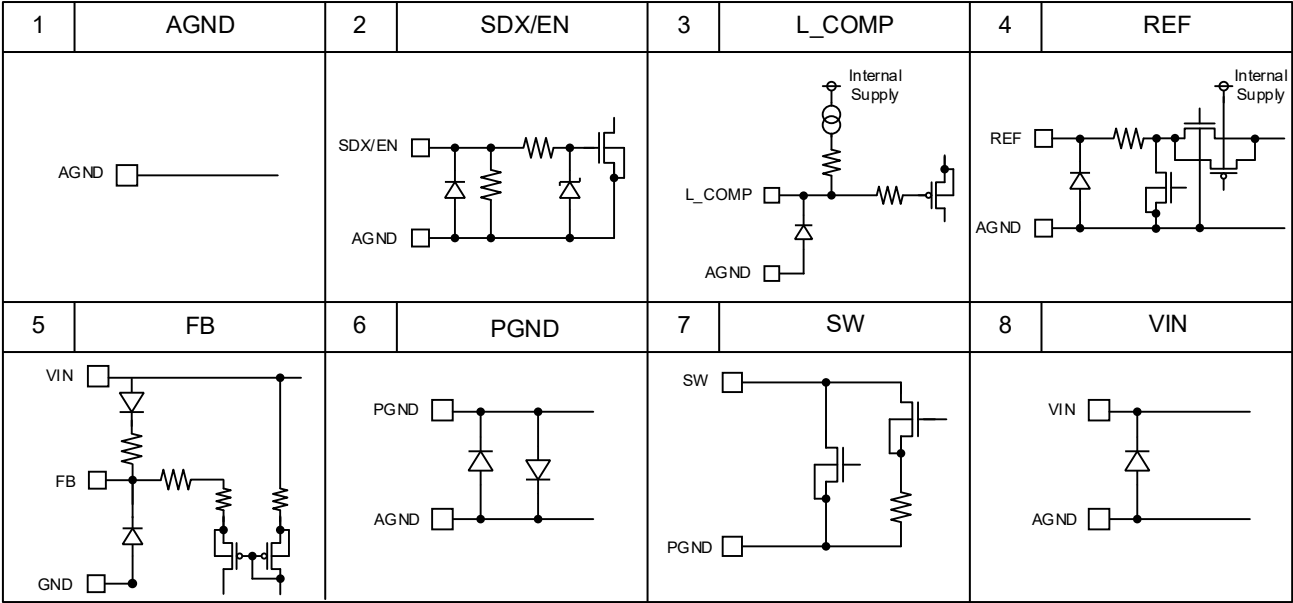
R_{L_COMP} : L_COMP 端子外付け抵抗

I_{P_AVE} : 一次側トランス電流 I_P の平均値

$R_{INTCOMP}$: L_COMP 端子内蔵抵抗

R_{VF} 、 ESR は、使用部品や実装基板などの使用環境に依存します。 R_{L_COMP} の設定時は、必ずご使用の負荷電流範囲にて、出力電圧 V_{OUT} をモニタしながら調整してください。

入出力等価回路図



使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源－グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. セット基板での検査について

セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き

10. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、 $GND > (\text{端子 A})$ の時、トランジスタ(NPN)では $GND > (\text{端子 B})$ の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、 $GND > (\text{端子 B})$ の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

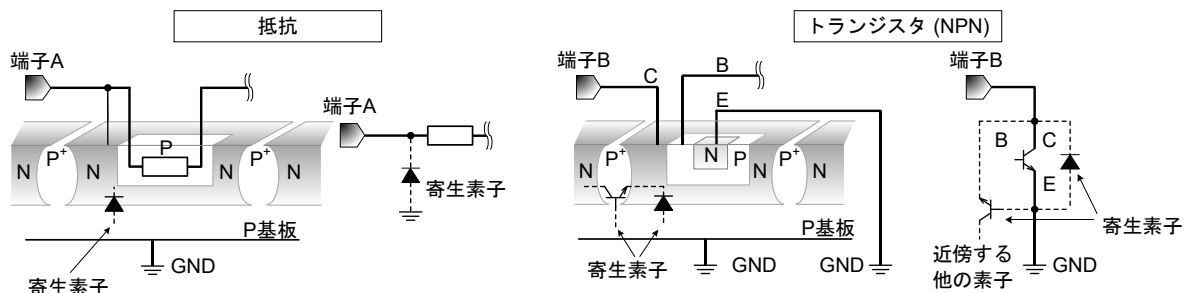


Figure 40. モノリシック IC 構造例

11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ、定数を決定してください。

12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

13. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

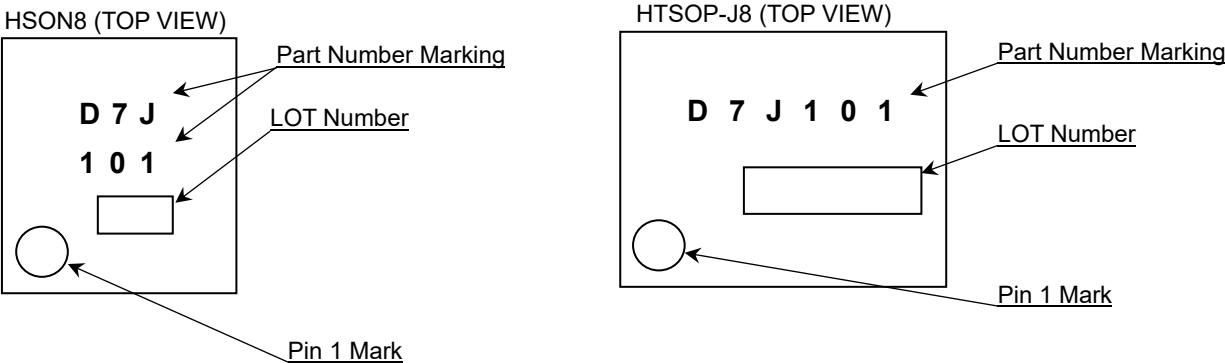
発注形名情報

B	D	7	J	1	0	1	x	x	x	-	L	B	x	x
パッケージ HFN: HSON8 EFJ: HTSOP-J8										製品ランク LB: 産業機器用 包装、フォーミング仕様 TR: リール状エンボステーピング（HSON8） E2: リール状エンボステーピング（HTSOP-J8）				

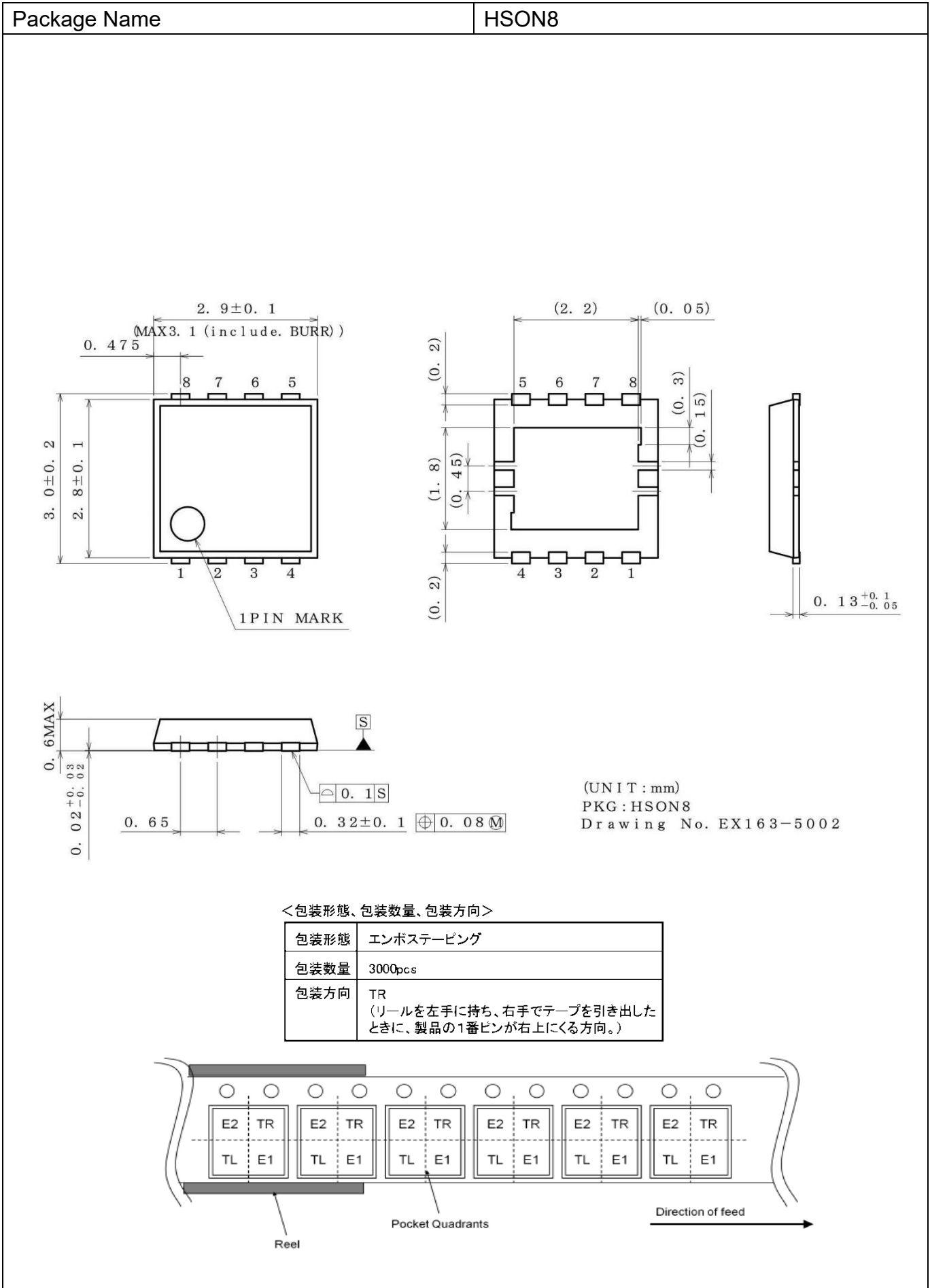
ラインアップ

Product Name	Part Number Marking	Orderable Part Number	Package
BD7J101HFN-LB （開発中）	D7J101	BD7J101HFN-LBTR	HSON8
BD7J101EFJ-LB	D7J101	BD7J101EFJ-LBE2	HTSOP-J8

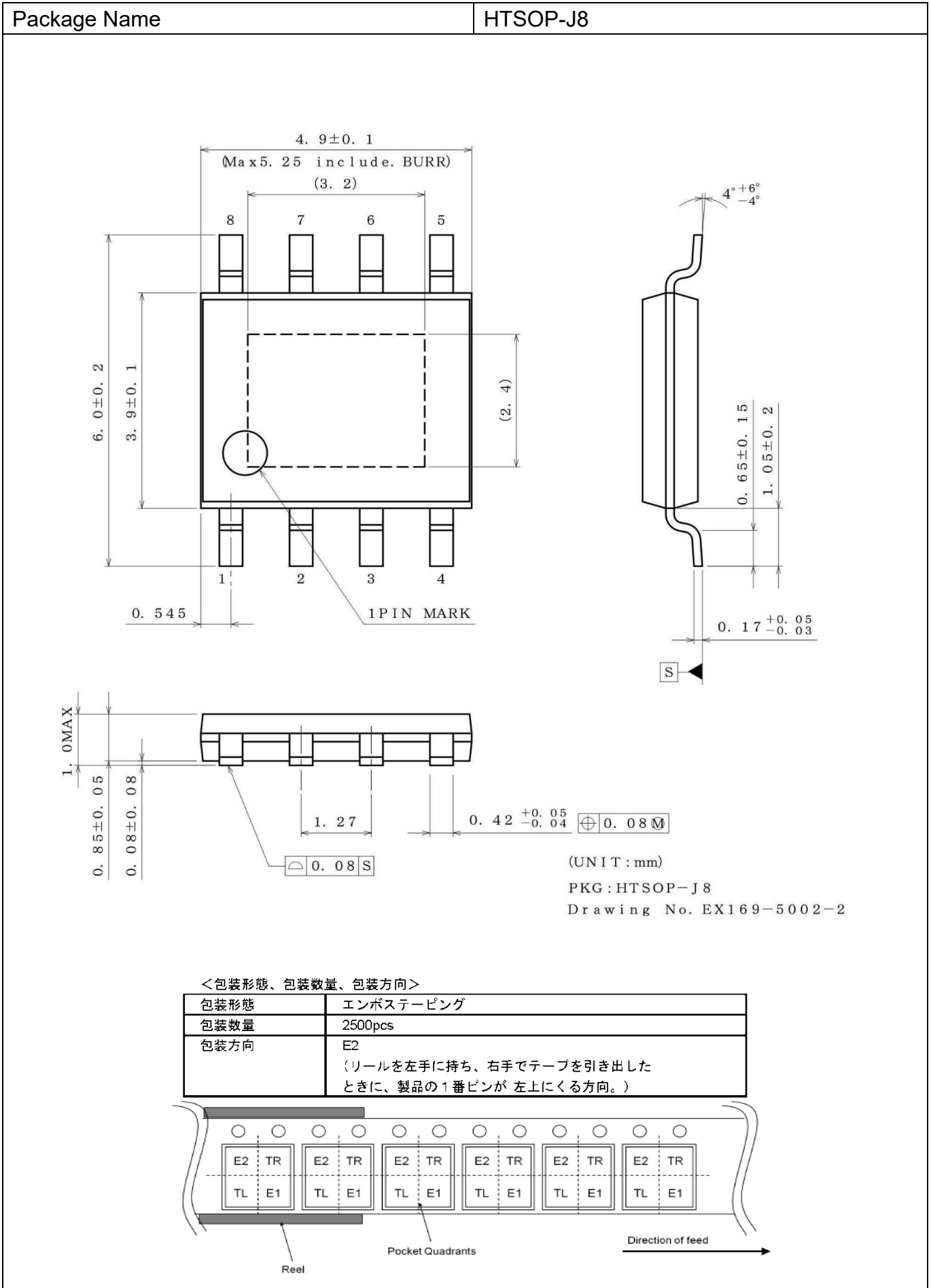
標印図



外形寸法図と包装・フォーミング仕様



外形寸法図と包装・フォーミング仕様 — 続き



改訂履歴

日付	版	変更内容
2021.09.14	001	新規作成

ご注意

ローム製品取扱い上の注意事項

- 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、航空宇宙機器、原子力制御装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

- 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧結露するような場所でのご使用
- 本製品は耐放射線設計はなされておられません。
- 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
- 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

- ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ① 潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ② 推奨温度、湿度以外での保管
 - ③ 直射日光や結露する場所での保管
 - ④ 強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱いください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は、外国為替及び外国貿易法に定めるリスト規制貨物等に該当するおそれがありますので、輸出する場合には、ロームへお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。