

EZ-USB® CX3: MIPI CSI-2 至 超速 USB 的桥接器控制器

特性

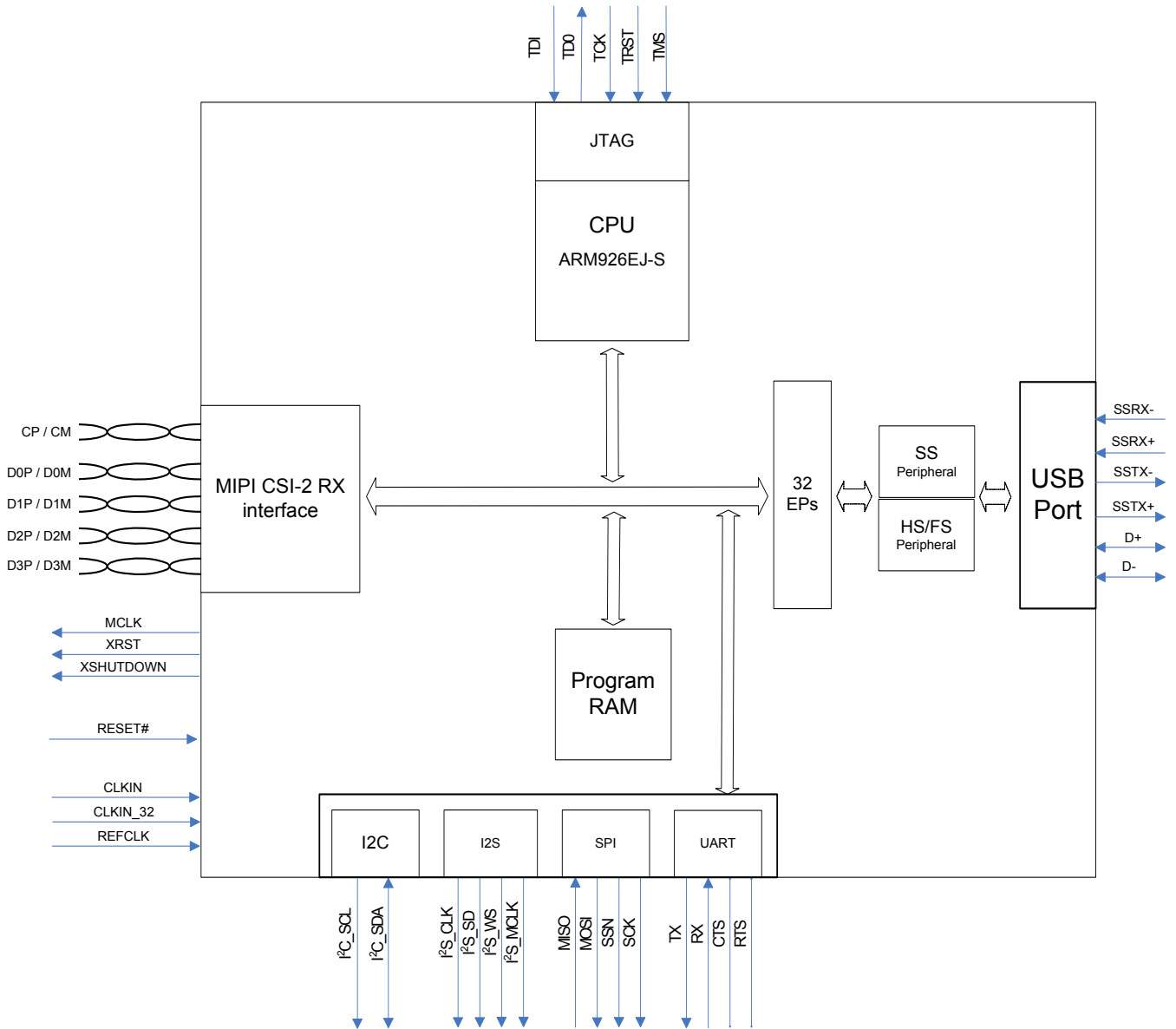
- 通用串行总线 (USB) 集成
 - 符合 USB 3.0 规范 1.0 版的 USB3.0 和 USB 2.0 外设
 - 符合 PIPE 3.0 的 5 Gbps USB 3.0 PHY
 - 32 个物理端点
- MIPI CSI-2 RX 接口
 - MIPI CSI-2 兼容 (版本 1.01 修订版 0.04–2009 年 4 月 2 日)
 - 最多支持 4 个数据通道
 - 每个通道最多支持 1 Gbps
 - 图像传感器配置的 CCI 接口
- 支持下面各格式的视频数据
 - 用户定义的 8 位
 - RAW8/10/12/14
 - YUV422 (CCIR/ITU 8/10 位), YUV444
 - RGB888/666/565
- 无障碍访问 32 位 CPU
 - ARM926EJ-S 内核的运行频率为 200 MHz
 - 大小分别为 512 KB 或 256 KB 的嵌入式 SRAM
- 还可连接下列各外设:
 - 频率为 1 MHz 的 I²C 主控制器
 - 采样频率为 32 kHz、44.1 kHz 和 48 kHz 的 I²S 主器件 (仅用于发送器)
 - 支持高达 4 Mbps 的 UART
 - 频率为 33 MHz 的 SPI 主器件
- 12 通用 I/O
- 内核断电模式下功耗超低

- 内核和 I/O 各有独立供电区域
 - 内核工作电压为 1.2 V
 - I²S、UART 和 SPI 的工作电压为 1.8 至 3.3 V
 - I²C 和 I/O 工作电压为 1.8 至 3.3 V
- 10 × 10 mm, 0.8 mm 间距无铅球栅阵列 (BGA) 封装
- EZ-USB® 软件和开发套件 (DK), 可轻松进行代码开发

应用

- 数字视频摄像头
- 数字照相机
- 摄像头
- 扫描仪
- 视频会议系统
- 基于手势控制
- 监控摄像机
- 医疗成像设备
- 视频 IP 电话
- USB 显微镜
- 工业摄像机

逻辑框图



目录

功能概述	4	引脚配置	10
应用示例	4	引脚说明	11
USB 接口	4	最大绝对额定值	13
ReNumeration	4	工作条件	13
VBUS 过压保护	5	直流规范	13
MIPI CSI-2 RX 接口	5	MIPI D-PHY 电气特性	14
其他输出	5	交流电时序参数	15
CPU	5	MIPI 数据至时钟的时序参考	15
JTAG 接口	5	参考时钟规范	16
其它接口	5	MIPI CSI 信号的低功耗交流电特性	16
UART 接口	6	交流规范	16
I2C 接口	6	串行外设时序	17
I2S 接口	6	复位序列	22
SPI 接口	6	封装图	23
引导选项	6	订购信息	24
复位	6	订购代码定义	24
硬复位	6	缩略语	25
软复位	6	文档规范	25
时钟	6	测量单位	25
32 kHz 看门狗定时器时钟输入	7	文档修订记录页	26
功耗	7	销售、解决方案和法律信息	27
功耗模式	7	全球销售和 design 支持	27
配置选项	9	产品	27
数字 I/O	9	PSoC® 解决方案	27
通用 I/O	9	赛普拉斯开发者社区	27
EMI	9	技术支持	27
系统及 ESD	10		

功能概述

赛普拉斯 EZ-USB CX3 是新一代桥接器控制器，它可将带有移动工业处理器接口（即摄像机串行接口 2（MIPI CSI-2））的设备连接至任何 USB 3.0 主机。

CX3 包含一个 4 通道的 CSI-2 接收器，并且每个通道支持高达 1 Gbps 的传输速度。它还支持多种格式的视频数据，如 RAW8/10/12/14、YUV422 (CCIR/ITU 8/10 位)、RGB888/666/565 和用户定义的 8 位数据。

CX3 集成了 USB 3.0 和 USB 2.0 物理层 (PHY) 以及 32 位 ARM926EJ-S 微处理器，因此具有强大的数据处理能力，并可用于构建自定义应用。

CX3 配有用于存储代码和数据的 512 KB 片上 SRAM（请参见第 24 页上的订购信息）。EZ-USB CX3 还具有连接至 UART、SPI、I²C 和 I²S 等串行外设的接口。

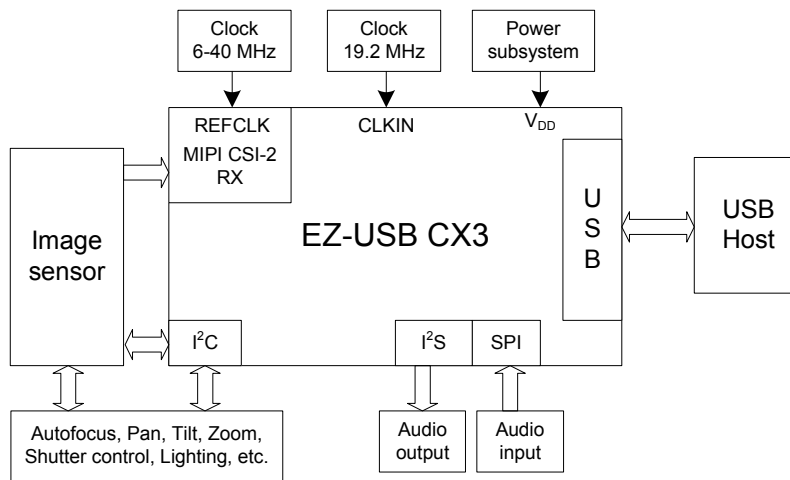
CX3 带有应用开发工具。软件开发工具包中带有应用示例，从而能够加快产品的上市时间。

CX3 符合 USB 3.0 v1.0 规范，并与 USB 2.0 向下兼容。此外，它还符合 MIPI CSI-2 v1.01, 0.04 版本规范（于 2009 年 4 月 2 日）。

应用示例

在典型的应用中（请参见图 1），CX3 被用作一个主处理器，并连接至图像传感器、音频设备、摄像机控制设备。

图 1. EZ-USB CX3 示例应用

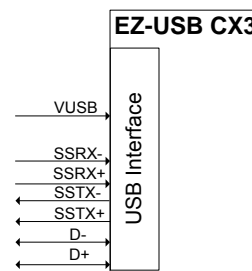


USB 接口

CX3 与下面的规范兼容，同时支持下面各性能：

- 支持 USB 外设功能，符合 USB 3.0 规范，版本 1.0，并可向下兼容 USB 2.0 规范。
- 作为一个外设，CX3 能够执行超高速、高速以及全速的数据传输。
- 可支持多达 16 个输入端点和 16 个输出端点。
- 支持 USB 3.0 的流特性。
- 作为 USB 外设，CX3 支持附加的 USB 储存 (UAS)、USB 视频类别 (UVC) 和媒体传输协议 (MTP) 等 USB 外设类别。当完全由器件外部的宿主处理器进行处理时，本产品作为 USB 外设仅以接通模式支持所有其他类型的器件。

图 2. USB 接口信号



ReNumeration

由于 CX3 为软配置，因此一个芯片具有多个不同的 USB 器件特征。

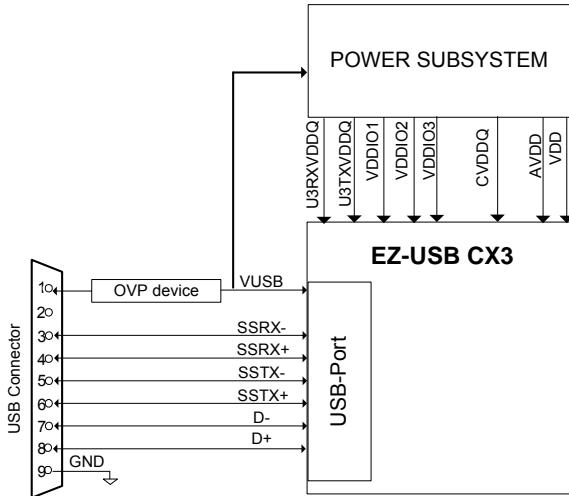
首次插入 USB 时，CX3 将自动枚举赛普拉斯供货商 ID (0x04B4)，并通过 USB 接口下载固件和 USB 描述符。下载的固件可执行电力断开和电力连接操作。之后，CX3 会作为下载信息定义的器件再次进行枚举。该两步流程已获专利，称作 ReNumeration，在此器件插入时即时发生。

VBUS 过电压保护

CX3 的 VUSB 引脚上的最大输入电压为 6 V。在 VUSB 上，充电器可以提供高达 9 V 的电压。在此情况下，要求使用一个外部过电压保护（OVP）器件来防止在 VUSB 上损坏 CX3。图 3 显示了 VUSB 上所用连接好的 OVP 器件的系统应用框图。请参见第 13 页上的直流规范，了解 VUSB 的工作范围。

注意：USB 链接器的 VBUS 引脚需要连接至 CX3 的 VUSB 引脚。

图 3. VBUS 所用 OVP 器件的系统图



MIPI CSI-2 RX 接口

移动工业处理器接口（MIPI）协会定义了摄像机串行接口 2（CSI-2）标准，用于在高带宽串行线上发送图像数据。

CX3 执行带有下面各特性的 MIPI CSI-2 接收器：

1. 它可在 1、2、3 或 4 通道上接收时钟和数据
2. 每个 CSI 通道支持多达 1 Gbps 的数据传输
3. 支持 RAW8/10/12/14、YUV422（CCIR/ITU 8/10 位）、RGB888/666/565 以及用户定义的 8 位格式的视频
4. 提供了 CCI 接口用于配置传感器（与带有 7 位寻址的 400 KHz I²C 接口兼容）
5. GPIO 可用于带有图像传感器的外部闪存 / 照明系统的同步，以便消除因提高信噪比而增强图像质量的现象。
6. 也可以使用 GPIO 来同步外部事件和图像传感器，从而基于外部事件来捕获图像。

7. 串行接口（如 I²C、I²S、SPI、UART）用于执行自动对焦、平滑、倾斜、缩放（PTZ）等摄像机功能。

其他输出

除了标准 MIPI CSI-2 信号外，还提供了下面三个输出：

1. XRST：用于复位图像传感器
2. XSHUTDOWN：该引脚用于使传感器进入待机 / 关闭模式
3. MCLK：为图像传感器提供时钟输出。可在固件中配置该时钟的频率。

CPU

CX3 配有一个片上 32 位 200 MHz ARM926EJ-S 的内核 CPU。该内核能直接访问 16 kB 指令紧密连接存储器（TCM）和 8 kB 数据 TCM。ARM926EJ-S 内核还为固件调试提供了 JTAG 接口。

CX3 具有下面各优点：

- 集成了存储代码和数据的 512 KB 嵌入式 SRAM，以及 8 kB 的指令缓存和数据缓存。
- 能在多种外设（如 USB、CSI-2 Rx、I²S、SPI、和 UART）间实现高效灵活的 DMA 连接。固件只需配置外设间数据访问，这些外设随后由 DMA 结构进行管理。
- 适用于面向 ARM926EJ-S 的行业标准开发工具，可轻松开发应用。

赛普拉斯 CX3 开发工具包中包含 CX3 固件示例。赛普拉斯 CX3 软件开发工具包中还有可移植到外部处理器的软件 API。

JTAG 接口

CX3 的 JTAG 接口包含一个标准的 5 引脚接口，用于连接 JTAG 调试器。该调试器可通过 CPU 内核的片上调试电路来调试固件。

ARM926EJ-S 内核的这些业界标准调试工具，可用于 CX3 应用开发。

其他接口

CX3 支持下列串行外设：

- UART
- I²C
- I²S
- SPI

第 11 页上的 CYUSB3065 引脚列表显示了接口映射方式的详细信息。

UART 接口

CX3 的 UART 接口支持全双工通信。其中包含表 1 中所说明的信号。

表 1. UART 接口信号

信号	说明
TX	输出信号
RX	输入信号
CTS	流量控制
RTS	流量控制

UART 支持各种波特率，从 300 bps 到 4608 Kbps，可通过固件进行选择。如果使能了流控制，那么只有激活 CTS 输入时，CX3 的 UART 才会发送数据。此外，当就绪接收数据时，CX3 的 UART 会设置 RTS 输出信号。

I²C 接口

CX3 的 I²C 接口符合 I²C 总线规范修订版 3。该 I²C 接口只能作为 I²C 主器件使用，因此，会使用它与其他 I²C 从器件进行通信。例如，CX3 可从连接至 I²C 接口的 EEPROM 引导，它是可选的引导选项。

CX3 的 I²C 主控制器也支持多主控模式功能。

I²C 接口采用了 V_{DDIO1} 供电，该电压独立于其他串行外设。这样，I²C 接口可以灵活地在不相同的电压下工作，这个不同于其他串行接口。

I²C 控制器所支持的总线频率为 400 kHz 和 1 MHz。当 V_{DDIO1} 为 1.8 V、2.5 V 或 3.3 V 时，支持的工作频率分别为 400 kHz 和 1 MHz。I²C 控制器支持时钟延长性能，从而允许较慢器件实现流控制。

I²C 接口的 SCL 和 SDA 信号都要求外部上拉电阻。必须将上拉电阻连接至 V_{DDIO1}。

注意：带 0x0000111x 格式的 I²C 地址被内部使用，且不将包含这些地址的从器件连接至总线。

I²S 接口

CX3 具有 I²S 端口，用于支持外部音频解码器件。CX3 可作为 I²S 主器件（仅作为发送器）。I²S 接口包括四种信号：时钟行 (I2S_CLK)、串行数据行 (I2S_SD)、单字选择行 (I2S_WS) 和主控系统时钟 (I2S_MCLK)。CX3 可在 I2S_MCLK 上生成系统时钟输出，或在 I2S_MCLK 上接受外部系统时钟输入。

I²S 接口支持的采样频率为 32 kHz、44.1 kHz 和 48 kHz。

SPI 接口

CX3 支持串行外设端口上的 SPI 主器件接口。最高工作频率为 133 MHz。

SPI 控制器支持四种 SPI 通信模式（请参见第 20 页上的 SPI 时序规范，了解有关各模式的详细信息），并有起止时钟。该控制器是单一主控制器，并有单一自动 SSN 控制。本产品还支持从 4 位到 32 位大小的数据操作。

启动选项

CX3 可从多个源加载启动镜像文件，源可通过 PMODE 引脚配置来选择。CX3 启动选项如下：

- 从 USB 启动
- 从 I²C 启动
- 从 SPI（支持的 SPI 器件为 M25P16(16 Mbit)、M25P80(8 Mbit)、和 M25P40 (4 Mbit) 或同类器件启动

表 2. CX3 启动选项

PMODE[2:0] ^[1]	启动自
F11	从 USB 启动
F1F	I ² C，如失败，则使能 USB 启动
1FF	仅使用 I ² C
0F1	SPI，如失败，则启用 USB 启动

复位

硬复位

通过激活 CX3 上的 RESET# 引脚来初始化硬复位。复位序列和时序的具体要求详见第 22 页上的图 11 和第 22 页上的表 14。硬复位器件，所有的 I/O 都是三态的。

此外，还提供了一个额外的复位引脚，即 MIPI_RESET，用于复位 MIPI CSI-2 内核。在正常操作情况下，需要使用一个电阻下拉该引脚。

软复位

软复位有两种类型：

- CPU 复位 — 复位 CPU 程序计数器。CPU 复位后无需重新加载固件。
- 全器件复位 — 该复位与硬复位相同。全器件复位后必须重新加载固件。

时钟

在正常运行情况下，CX3 要求两个时钟：

1. 连接至 CLKIN 引脚的 19.2 MHz 时钟
2. 连接至 REFCLK 引脚的 6 MHz-40 MHz 时钟

向 CX3 进行的时钟输入必须符合第 7 页上的表 3 中规定的具体的相位噪声和时序抖动要求。

输入时钟频率同 CX3 内核或任何器件接口（包括 CSI-2 Rx 端口）的时钟和数据速率相独立。内部 PLL 按照输入频率使用相应的时钟倍频选项。

注意：REFCLK 和 CLKIN 要么分别使用独立的时钟输入，要么使用相同的时钟源。当使用相同的时钟源时，该时钟源必须通过带有两个输出端的缓冲器，这两个输出端要分别连接至相应的时钟引脚。

表 3. CX3 输入时钟规范

参数	说明	规格		单位
		最小值	最大值	
相位噪声	100 Hz 偏移	-	-75	dB
	1 kHz 偏移	-	-104	dB
	100 Hz 偏移	-	-120	dB
	100 kHz 偏移	-	-128	dB
	1 MHz 偏移	-	-130	dB
最大频率偏差		-	150	ppm
占空比		30	70	%
过冲		-	3	%
下冲		-	-3	%
上升时间 / 下降时间		-	3	ns

32 kHz 看门狗定时器时钟输入

CX3 包含一个看门狗定时器。看门狗定时器可以用于中断 ARM926EJ-S 内核，自动唤醒待机模式下的 CX3 和复位 ARM926EJ-S 内核。看门狗定时器运行一个 32 kHz 的时钟，该时钟可由专用 CX3 引脚上的一个外部源选择性地提供。

可通过固件禁用看门狗定时器。

可选的 32 kHz 时钟的输入要求在表 4 中列出。

表 4. 32-kHz 时钟输入要求

参数	最小值	最大值	单位
占空比	40	60	%
频率偏差	-	±200	ppm
上升时间 / 下降时间	-	200	ns

电源

CX3 具有下列供电区域。

- **IO_VDDQ**: 用于数字 I/O 的一组独立供电区域。
 - V_{DDIO1}: GPIO、I²C 和 JTAG
 - V_{DDIO2}: I/O
 - V_{DDIO3}: UART、SPI 和 I²S
 - C_{VDDQ}: 时钟

- **V_{DD}**: 逻辑内核的供电电压。额定供电电压为 1.2 V。该供电区域为内核逻辑电路供电。下列各项也必须使用同样的供电:

- **A_{VDD}**: 用于 PLL、晶体振荡器和其他内核模拟电路的 1.2 V 供电。
- **U3TXVDDQ/U3RXVDDQ** 用于 USB 3.0 接口的 1.2 V 供电电压。

- **VUSB**: 用于 USB I/O 和模拟电路的 3.2V 至 6V 电池供电。该供电区域通过 CX3 的内部电压调节器向 USB 收发器供电。VUSB 被内部调节为 3.3 V。

注意: 必须根据特定的顺序打开或关闭不同的供电电源，如图 4 所示。

功耗模式

CX3 支持下列各功耗模式:

- **正常模式**: 全功能工作模式。在此模式下，内部 CPU 时钟和内部 PLL 都被使能。
 - 正常工作功耗不会超过 I_{CC} 内核最高值和 I_{CC} USB 最高值的总和（请参见第 13 页上的直流规范，以查看当前功耗规范）。
 - 当相应接口未被使用时，可关闭 I/O 电源 V_{DDIO2} 和 V_{DDIO3}。正常运行状态下，请勿关闭 V_{DDIO1}。
- **低功耗模式**（请参见第 8 页上的表 5):
 - 使能 USB 3.0 PHY 的暂停模式
 - 待机模式
 - 内核断电模式

注意:

1. F 表示悬空。

图 4. 加电顺序

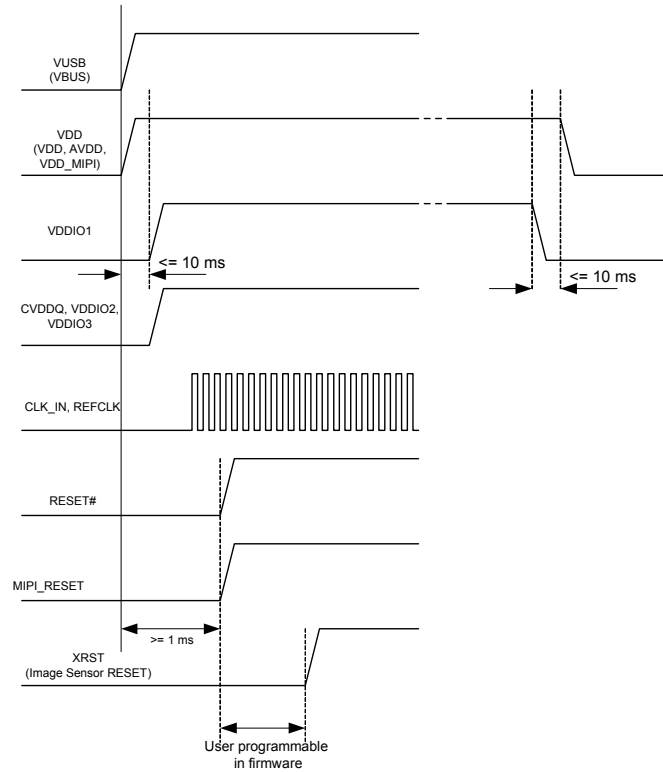


表 5. 低功耗模式的进入和退出方法

低功耗模式	特性	进入方法	退出方法
使能了 USB 3.0 PHY 的暂停模式	<ul style="list-style-type: none"> 此模式下的功耗不会超过 I_{SB1} USB 3.0 PHY 被使能，并处于 U3 模式（为 USB 3.0 规范中所定义的暂停模式之一）。其他时钟均被关闭时，该模块可单独通过其内部时钟工作 所有 I/O 均维持先前的状态 必须保留源和内核的供电用于进行唤醒。所有其他供电区域均可独立开启或关闭 必须维持配置寄存器、缓冲存储器以及所有内部 RAM 的状态 全部数据操作必须在 CX3 进入暂停模式前完成（未完成的数据操作的状态将不会得到保存） 由于程序计数器并不会复位，因此固件将恢复暂停前的操作（除非通过 RESET# 激活唤醒） 	<ul style="list-style-type: none"> ARM926EJ-S 内核上执行的固件可将 CX3 置于暂停模式。例如，在 USB 暂停时，固件可使 CX3 进入暂停模式 	<ul style="list-style-type: none"> D+ 切换至低或高 D- 切换至低或高 恢复 SSRX± 上的状态 检测 VBUS UART_CTS 电平检测（可编程极性） 激活 RESET#

表 5. 低功耗模式的进入和退出方法（续表）

低功耗模式	特性	进入方法	退出方法
待机模式	<ul style="list-style-type: none"> ■ 此模式下的功耗不会超过 ISB₃ ■ 所有配置寄存器设置和程序 / 数据 RAM 内容将会保留。但是，无法保证缓冲区和数据路径其他部分中的数据（如存在）。因此，应保证在使 CX3 进入该待机模式前，由外部处理器负责读取所需的数据 ■ 从待机状态唤醒后，程序计数器将被复位 ■ 通用 I/O 引脚维持其配置情况 ■ 内部 PLL 关闭 ■ USB 收发器关闭 ■ ARM926EJ-S 内核断电。唤醒时，内核重新启动并运行存储在程序 / 数据 RAM 中的程序 ■ 必须保留唤醒源的电源供给以及内核电源。所有其他供电区域均可独立开启或关闭 	<ul style="list-style-type: none"> ■ ARM926EJ-S 内核或外部处理器上所执行的固件将配置相应的寄存器 	<ul style="list-style-type: none"> ■ 检测 VBUS ■ UART_CTS 电平检测（可编程极性） ■ 激活 RESET#
内核断点模式	<ul style="list-style-type: none"> ■ 此模式下的功耗不会超过 ISB₄ ■ 内核电源关闭 ■ 所有缓冲存储器、配置寄存器和程序 RAM 的状态将不会维持。在退出该模式后，请重载固件 ■ 在该模式下，所有其他供电区域都能够独立开启或关闭 	<ul style="list-style-type: none"> ■ 关闭 V_{DD} 	<ul style="list-style-type: none"> ■ 再次实施 V_{DD} ■ 激活 RESET#

配置选项

不同的配置选项用于特定的使用模型。有关详情信息，请联系赛普拉斯销售（usb3@cypress.com）。

数字 I/O

CX3 在所有数字 I/O 引脚上提供由固件控制的内部上拉或下拉电阻。内部有一个 50 kΩ 的电阻用于将引脚上拉，还有一个 10 kΩ 的电阻用于将引脚下拉，以阻止引脚处于浮动状态。I/O 引脚可以有以下状态：

- 三态 (High-Z)
- 弱上拉（通过 50 kΩ）
- 下拉（通过 10 kΩ）
- 低功耗模式下保持（I/O 值不变）
- JTAG TDI、TMC 和 TRST# 信号有固定的 50 kΩ 内部上拉电阻，而 TCK 信号有固定的 10 kΩ 下拉电阻。

应通过内部上拉电阻上拉所有的未使用 I/O。但应保持所有的未使用输出浮动。所有 I/O 的驱动强度可为全强度、四分之三的程度、半强度或四分之一的强度。为每个接口独立配置这些驱动强度。

通用 I/O

CX3 为通用的 I/O 提供 12 引脚（例如，可用于照明、同步输入、同步输出、等等）更多有关引脚的分布信息，请参考第 10 页上的引脚配置。

所有 GPIO 引脚都支持每个引脚 16 pF 的外部负载。

EMI

在系统级别上，CX3 符合 FCC 15B（美国）和 EN55022（欧洲）电子消费品规定中的 EMI 要求。按照上列规定，CX3 可承受由干扰源造成的合理 EMI，并继续按预期工作。

系统电平 ESD

CX3 在 USB 接口的 D+、D- 和 GND 引脚上具有内置 ESD 保护。这些端口上的 ESD 保护电平分别为：

- 基于 JESD22-A114 规范的 ±2.2 kV 人体模型 (HBM)
- 保护级别为基于 IEC61000-4-2 的 3A 级标准的 ±6 kV 接触放电和 ±8 kV 气隙放电，并使用外部系统级别保护器件
- 保护级别为基于 IEC61000-4-2 的 4C 级标准的 ±8 kV 接触放电和 ±15 kV 气隙放电，并使用外部系统级别保护器件。

这种保护能确保器件在出现最高达到上述电平的 ESD 事件后继续工作。



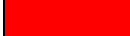
SSRX+、SSRX-、SSTX+ 和 SSTX- 引脚只有最高为 ±2.2 kV 的人体模型 (HBM) 内部 ESD 保护。

引脚配置

图 5. CX3 脚映射图（顶视图）

A1	A2	A3	A4	A5	A6	A7	A8	A9	A10	A11
U3VSSQ	U3RXVDDQ	SSRXM	SSRXP	SSTXP	SSTXM	AVDD	VSS	DP	DM	GPIO[24]
B1	B2	B3	B4	B5	B6	B7	B8	B9	B10	B11
VDDIO3	VSS	GPIO[23]	GPIO[21]	U3TXVDDQ	CVDDQ	AVSS	VSS	VSS	VDD	TRST#
C1	C2	C3	C4	C5	C6	C7	C8	C9	C10	C11
SPI_SSN / GPIO[54]	SPI_MISO / GPIO[55]	VDD	GPIO[26]	RESET#	GPIO[18]	GPIO[19]	GPIO[22]	GPIO[45]	TDO	I2S_MCLK / GPIO[57]
D1	D2	D3	D4	D5	D6	D7	D8	D9	D10	D11
I2S_CLK / GPIO[50]	I2S_SD / GPIO[51]	I2S_WS / GPIO[52]	SPI_SCK / GPIO[53]	SPI_MOSI / GPIO[56]	CLKIN_32	CLKIN	VSS	I2C_SCL	I2C_SDA	GPIO[17]
E1	E2	E3	E4	E5	E6	E7	E8	E9	E10	E11
UART_CTS / GPIO[47]	VSS	VDDIO2	UART_RX / GPIO[49]	UART_TX / GPIO[48]	GPIO[20]	TDI	TMS	VDD	VUSB	VSS
F1	F2	F3	F4	F5	F6	F7	F8	F9	F10	F11
DNU	REFCLK	GPIO[44]	XRST	UART_RTS / GPIO[46]	TCK	DNU	DNU	DNU	DNU	VDD
G1	G2	G3	G4	G5	G6	G7	G8	G9	G10	G11
VSS	XSHUTDOWN	MCLK	PMODE[0] / GPIO[30]	GPIO[25]	DNU	DNU	DNU	DNU	DNU	VSS
H1	H2	H3	H4	H5	H6	H7	H8	H9	H10	H11
VDD	DNU	DNU	PMODE[1] / GPIO[31]	DNU	MIPI RESET	DNU	DNU	DNU	DNU	VDDIO1
J1	J2	J3	J4	J5	J6	J7	J8	J9	J10	J11
DNU	DNU	DNU	DNU	MIPI_D0P	MIPI_D1P	MIPI_CP	MIPI_D2P	MIPI_D2N	DNU	VDD
K1	K2	K3	K4	K5	K6	K7	K8	K9	K10	K11
DNU	DNU	VSS	VSS	MIPI_D0N	MIPI_D1N	MIPI_CN	MIPI_D3N	DNU	DNU	DNU
L1	L2	L3	L4	L5	L6	L7	L8	L9	L10	L11
VSS	VSS	VSS	PMODE[2] / GPIO[32]	VDD_MIPI	VSS	VDD	MIPI_D3P	VDDIO1	DNU	VSS

图标

	接地
	USB PHY 电源；时钟电源
	电源

引脚说明

表 6. CYUSB3065 引脚列表

CX3		
引脚编号	引脚名称	I/O
F10	DNU	I/O
F9	DNU	I/O
F7	DNU	I/O
G10	DNU	I/O
G9	DNU	I/O
F8	DNU	I/O
H10	DNU	I/O
H9	DNU	I/O
J10	DNU	I/O
H7	DNU	I/O
K11	DNU	I/O
L10	DNU	I/O
K10	DNU	I/O
K9	DNU	I/O
G7	DNU	I/O
G8	DNU	I/O
K2	DNU	I/O
J4	DNU	I/O
K1	DNU	I/O
J2	DNU	I/O
J3	DNU	I/O
J1	DNU	I/O
H2	DNU	I/O
H3	DNU	I/O
G6	DNU	I/O
H5	DNU	I/O
H8	DNU	I/O
VDDIO1 供电范围		
D11	GPIO[17]	I/O
C6	GPIO[18]	I/O
C7	GPIO[19]	I/O
E6	GPIO[20]	I/O
B4	GPIO[21]	I/O
C8	GPIO[22]	I/O
B3	GPIO[23]	I/O
A11	GPIO[24]	I/O
G5	GPIO[25]	I/O

表 6. CYUSB3065 引脚列表 (续表)

CX3		
引脚编号	引脚名称	I/O
C4	GPIO[26]	I/O
F3	GPIO[44]	I/O
C9	GPIO[45]	I/O
G4	PMODE[0] / GPIO[30]	I/O
H4	PMODE[1] / GPIO[31]	I/O
L4	PMODE[2] / GPIO[32]	I/O
F1	DNU	I/O
H6	MIPI RESET	I/O
C5	RESET#	I
F4	XRST	O
G2	XSHUTDOWN	O
G3	MCLK	O
VDDIO2 供电范围		
F5	UART_RTS / GPIO[46]	I/O
E1	UART_CTS / GPIO[47]	I/O
E5	UART_TX / GPIO[48]	I/O
E4	UART_RX / GPIO[49]	I/O
D1	I2S_CLK / GPIO[50]	I/O
D2	I2S_SD / GPIO[51]	I/O
D3	I2S_WS / GPIO[52]	I/O
VDDIO3 供电范围		
D4	SPI_SCK / GPIO[53]	I/O
C1	SPI_SSN / GPIO[54]	I/O
C2	SPI_MISO / GPIO[55]	I/O
D5	SPI_MOSI / GPIO[56]	I/O
C11	I2S_MCLK / GPIO[57]	I/O
USB 端口 (U3TXVDDQ/U3RXVDDQ 供电范围)		
A3	SSRXM	I
A4	SSRXP	I
A6	SSTXM	O
A5	SSTXP	O
USB 端口 (VUSB 供电范围)		
A9	DP	I/O
A10	DM	I/O
VDDIO1 供电范围		
F2	REFCLK	I
VDD_MIPI 供电范围		
J7	MIPI_CP	I

表 6. CYUSB3065 引脚列表 (续表)

CX3		
引脚编号	引脚名称	I/O
K7	MIPI_CN	I
J5	MIPI_D0P	I
K5	MIPI_D0N	I
J6	MIPI_D1P	I
K6	MIPI_D1N	I
J9	MIPI_D2N	I
J8	MIPI_D2P	I
L8	MIPI_D3P	I
K8	MIPI_D3N	I
CVDDQ 供电范围		
D7	CLKIN	I
D6	CLKIN_32	I
VDDIO1 供电范围		
D9	I2C_SCL	I/O
D10	I2C_SDA	I/O
E7	TDI	I
C10	TDO	O
B11	TRST#	I
E8	TMS	I
F6	TCK	I
供电引脚		
E10	VUSB	电源
A1	U3VSSQ	电源
H11	VDDIO1	电源
L9	VDDIO1	电源
E3	VDDIO2	电源
B1	VDDIO3	电源
B6	CVDDQ	电源
B5	U3TXVDDQ	电源

表 6. CYUSB3065 引脚列表 (续表)

CX3		
引脚编号	引脚名称	I/O
A2	U3RXVDDQ	电源
A7	AVDD	电源
B7	AVSS	电源
L5	VDD_MIPI	电源
B10	VDD	电源
J11	VDD	电源
C3	VDD	电源
E9	VDD	电源
F11	VDD	电源
H1	VDD	电源
L7	VDD	电源
D8	VSS	电源
E2	VSS	电源
E11	VSS	电源
G1	VSS	电源
A8	VSS	电源
G11	VSS	电源
L1	VSS	电源
B8	VSS	电源
L6	VSS	电源
B2	VSS	电源
L11	VSS	电源
B9	VSS	电源
K4	VSS	电源
L3	VSS	电源
K3	VSS	电源
L2	VSS	电源

最大绝对额定值

超过最大额定值可能会缩短器件的使用寿命。

存放温度	-65 °C 至 +150 °C
接地电位的供电电压	
V _{DD} 、A _{VDDQ}	1.25 V
V _{DDIO1} 、V _{DDIO2} 、V _{DDIO3}	3.6 V
U3TX _{VDDQ} 、U3RX _{VDDQ}	1.25 V
任何输入引脚的直流输入电压	V _{CC} + 0.3
High Z 状态中适用于输出的直流电压 (V _{CC} 是相应的 I/O 电压)	V _{CC} + 0.3
最大栓锁电流	140 mA

所有 I/O 配置的最大输出短路电流 (V_{OUT} = 0 V)

..... -100 mA

运行条件

T_A (带电工作环境温度)

工业级..... -40 °C 至 +85 °C

V_{DD}、A_{VDDQ}、U3TX_{VDDQ}、U3RX_{VDDQ}

供电电压

V_{USB} 供电电压

V_{DDIO1}、V_{DDIO2}、V_{DDIO3}、C_{VDDQ}

供电电压

直流规范

参数	说明	最小值	最大值	单位	注释
V _{DD}	内核供电电压	1.15	1.25	V	典型值 1.2 V
A _{VDD}	模拟供电电压	1.15	1.25	V	典型值 1.2 V
V _{DD_MIPI}	MIPI 桥接器 D-PHY 供电电压	1.15	1.25	V	典型值 1.2 V
V _{DDIO1}	I ² C, JTAG 以及 GPIO 电压范围	1.7	3.6	V	典型值为 1.8、2.5 和 3.3 V
V _{DDIO2}	UART/I ² S 供电电压范围	1.7	3.6	V	典型值为 1.8、2.5 和 3.3 V
V _{DDIO3}	SPI/I ² S 供电电压范围	1.7	3.6	V	典型值为 1.8、2.5 和 3.3 V
V _{USB}	USB 供电电压	3.2	6	V	典型值为 5 V
U3TX _{VDDQ}	USB 3.0 1.2 V 供电	1.15	1.25	V	典型值为 1.2 V。此电源需要安装一个大小为 22 μF 的旁路电容。
U3RX _{VDDQ}	USB 3.0 1.2 V 供电	1.15	1.25	V	典型值为 1.2 V。此电源需要安装一个大小为 22 μF 的旁路电容。
C _{VDDQ}	时钟供电电压	1.7	3.6	V	典型值为 1.8 V 和 3.3 V
V _{IH1}	输入高电平电压 1	0.625 × V _{CC}	V _{CC} + 0.3	V	针对 2.0 V ≤ V _{CC} ≤ 3.6。V (USB 和 MIPI CSI-2 引脚除外) V _{CC} 是相应的 I/O 供电电压。
V _{IH2}	输入高电平电压 2	V _{CC} - 0.4	V _{CC} + 0.3	V	针对 For 1.7 V ≤ V _{CC} ≤ 2.0 V (USB USB 和 MIPI CSI-2 引脚)。V _{CC} 是相应的 I/O 供电电压。
V _{IL}	输入低电平电压	-0.3	0.25 × V _{CC}	V	V _{CC} 是相应的 I/O 供电电压。
V _{OH}	输出高电平电压	0.9 × V _{CC}	-	V	以四分之一的驱动强度测试 I _{OH} (最大值) = -100 μA。V _{CC} 是相应的 I/O 供电电压。
V _{OL}	输出低电平电压	-	0.1 × V _{CC}	V	以四分之一的驱动强度测试 I _{OL} (最小值) = +100 μA。V _{CC} 是相应的 I/O 供电电压。
I _{IX}	SSTXP/SSXM/SSRXP/SSRXM 除外的所有引脚输入漏电流	-1	1	μA	V _{DDQ} 上保持的所有 I/O 信号 (用于已连接上拉 / 下拉电阻的 I/O, 漏电流以 V _{DDQ} /R _{PU} 或 V _{DDQ} /R _{PD} 增加)
I _{OZ}	SSTXP/SSXM/SSRXP/SSRXM 和 MIPI CSI-2 信号的所有引脚输出 High-Z 漏电流	-1	1	μA	V _{DDQ} 上保持的所有 I/O 信号
I _{CC} 内核	内核和模拟电压工作电流	-	380	mA	通过 A _{VDD} 和 V _{DD} 的总电流
I _{CC} USB	USB 供电电压工作电流	-	60	mA	

直流规范（续表）

参数	说明	最小值	最大值	单位	注释
I _{SB1}	使能 USB 3.0 PHY 的暂停模式期间的总暂停电流	内核: 558.35 μ A	–	μ A	通过 V _{DD} 、A _{VDD} 和 V _{DD_MIP1} 测量内核电流。 通过 V _{DDIO1} 到 V _{DDIO3} 测量 I/O 电流。
		I/O: 4.58 μ A	–	μ A	
		USB: 4672 μ A	–	μ A	
I _{SB3}	内核断电模式期间的总待机电流	内核: 148.31 μ A	–	μ A	通过 V _{USB} 、U3TX _{VDDQ} 和 U3RX _{VDDQ} 测量 USB 电流。
		I/O: 3.16 μ A	–	μ A	
		USB: 15.8 μ A	–	μ A	
V _{RAMP}	内核和 I/O 供电中的电压斜坡率	0.2	12	V/ms	电压斜坡必须是单调的
V _N	V _{DD} 和 I/O 供电中允许的噪声级别	–	100	mV	A _{VDD} 以外的所有供电中允许的最大峰 - 峰噪声级别
V _{N_AVDD}	A _{VDD} 供电中允许的噪声级别	–	20	mV	A _{VDD} 中允许的最大峰 - 峰噪声级别

MIPI D-PHY 电气特性

参数	说明	规格			单位
		最小值	额定值	最大值	
MIPI D-PHY RX DC 特性					
V _{PIN}	引脚信号电压范围	–50	–	1350	mV
V _{IH}	逻辑 1 输入电压	880	–	–	mV
V _{IL}	逻辑 0 输入电压	–	–	550	mV
V _{CMRX (DC)}	共模电压 HS 接收器模式	70	–	330	mV
V _{IDTH}	差分输入的上限阈值		–	70	mV
V _{IDTL}	差分输入下限阈值	–70	–	–	mV
V _{IHHS}	单端输入高电压		–	460	mV
V _{ILHS}	单端输入低电压	–40	–	–	mV

交流电时序参数

MIPI 数据到时钟的时序参考

图 6. MIPI CSI 信号数据到时钟的时序参考

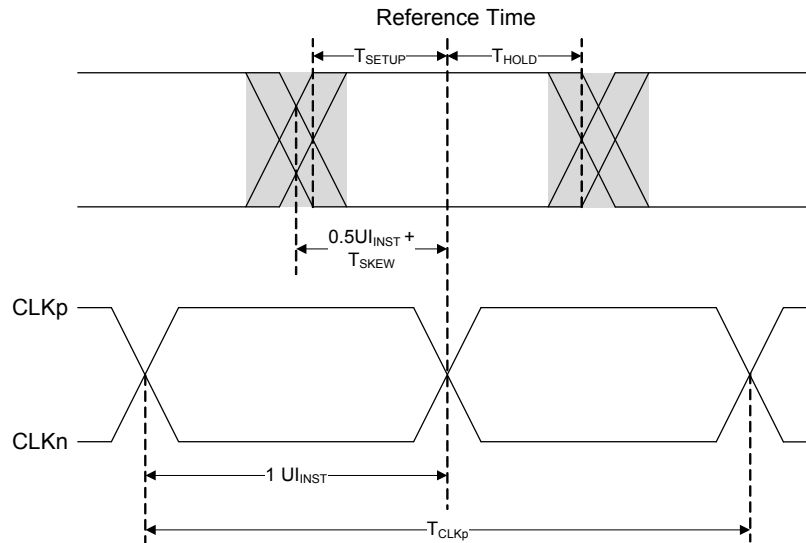


表 7. MIPI 数据到时钟的时序参考

参数	说明	最小值	最大值	单位
T_{SKEW}	发送器中测量得到的数据到时钟时滞	-0.15	0.15	U_{INST}
T_{SETUP}	接收器中数据到时钟的设置时间	0.15	-	U_{INST}
T_{HOLD}	接收器从接收时钟到接收数据的保持时间	0.15	-	U_{INST}
U_{INST}	1 数据位时间 (瞬间)	1	12.5	ns
T_{CLKp}	双数据速率时钟的周期	2	25	ns

参考时钟规范

表 8. 参考时钟规范

参数	说明	最小值	最大值	单位	注释
RefClk	参考时钟频率	6	40	MHz	
RefclkDutyCyl	占空比	40%	60%		
RefClkJ	参考时钟输入周期抖动	-100	100	ps	

MIPI CSI 信号的低功耗交流电特性

图 7. MIPI CSI 总线输入短时脉冲抑制

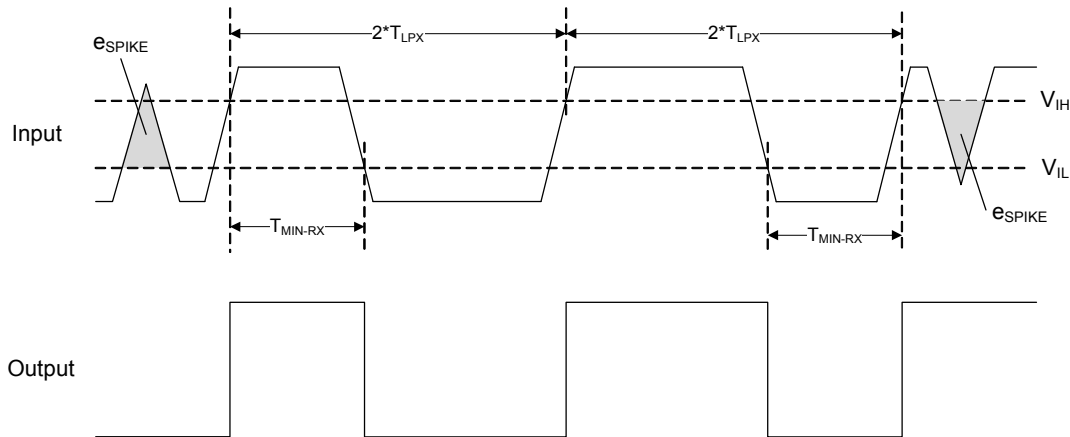


表 9. MIPI CSI 信号的低功耗交流电特性

参数	说明	最小值	最大值	单位	注释
e_{SPIKE}	输入噪声抑制	-	300	V.ps	毛刺时间与电压的积分，在 LP-0 状态中，该积分超过 V_{IL} 的值；在 LP-1 状态中，该积分小于 V_{IH} 的值。如果脉冲小于该值，则它不会改变接收器的状态。
T_{MIN-RX}	最小脉冲宽度响应	20	-	ns	超过该值的输入脉冲会使输出切换。
V_{INT}	峰值干扰幅度	-	200	mV	
F_{INT}	干扰频率	450	-	MHz	
T_{LPX}	低功耗状态周期的长度	50	-	ns	

交流电规范

表 10. 交流电规范

参数	说明	最小值	最大值	单位	详情 / 条件
$\Delta V_{CMRX(HF)}$	超过 450 MHz 的共模干扰	-	100	mV	$\Delta V_{CMRX(HF)}$ 是叠加在接收器输入上的正弦波的峰值幅度。
$\Delta V_{CMRX(LF)}$	超过 50 - 450 MHz 范围的共模干扰	-50	50	mV	不包括 50 mV 的静态接地变化。与直流平均共模电位对比得到的电压差分值

串行外设时序

I²C 时序

图 8. I²C 时序定义

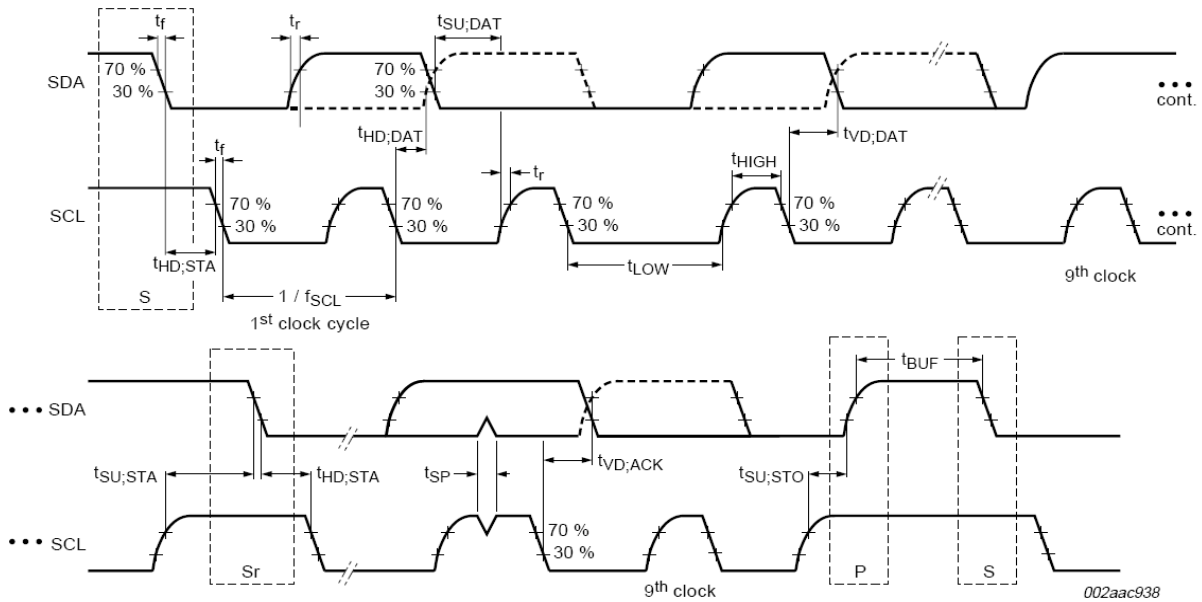


表 11. I²C 时序参数 [2]

参数	说明	最小值	最大值	单位
I²C 标准模式参数				
f_{SCL}	SCL 时钟频率	0	100	kHz
$t_{HD,STA}$	保持时间 START 条件	4	–	μs
t_{LOW}	SCL 的低周期	4.7	–	μs
t_{HIGH}	SCL 的高周期	4	–	μs
$t_{SU,STA}$	重复 START 条件的建立时间	4.7	–	μs
$t_{HD,DAT}$	数据保持时间	0	–	μs
$t_{SU,DAT}$	数据建立时间	250	–	ns
t_r	SDA 和 SCL 信号的上升时间	–	1000	ns
t_f	SDA 和 SCL 信号的下降时间	–	300	ns
$t_{SU,STO}$	STOP 条件的建立时间	4	–	μs
t_{BUF}	STOP 和 START 条件之间的总线空闲时间	4.7	–	μs
$t_{VD,DAT}$	数据有效时间	–	3.45	μs
$t_{VD,ACK}$	数据有效 ACK	–	3.45	μs
t_{SP}	输入滤波器抑制的尖峰脉冲的宽度	n/a (不适用)	n/a (不适用)	

注意:

2. 所有参数均由设计保证并通过特性化进行验证。

表 11. I²C 时序参数 [2] (续表)

参数	说明	最小值	最大值	单位
I²C 快速模式参数				
f _{SCL}	SCL 时钟频率	0	400	kHz
t _{HD:STA}	保持时间 START 条件	0.6	–	μs
t _{LOW}	SCL 的低周期	1.3	–	μs
t _{HIGH}	SCL 的高周期	0.6	–	μs
t _{SU:STA}	重复 START 条件的建立时间	0.6	–	μs
t _{HD:DAT}	数据保持时间	0	–	μs
t _{SU:DAT}	数据建立时间	100	–	ns
t _r	SDA 和 SCL 信号的上升时间	–	300	ns
t _f	SDA 和 SCL 信号的下降时间	–	300	ns
t _{SU:STO}	STOP 条件的建立时间	0.6	–	μs
t _{BUF}	STOP 和 START 条件之间的总线空闲时间	1.3	–	μs
t _{VD:DAT}	数据有效时间	–	0.9	μs
t _{VD:ACK}	数据有效 ACK	–	0.9	μs
t _{SP}	输入滤波器抑制的尖峰脉冲的宽度	0	50	ns
I²C 增强型快速模式参数				
f _{SCL}	SCL 时钟频率	0	1000	kHz
t _{HD:STA}	保持时间 START 条件	0.26	–	μs
t _{LOW}	SCL 的低周期	0.5	–	μs
t _{HIGH}	SCL 的高周期	0.26	–	μs
t _{SU:STA}	重复 START 条件的建立时间	0.26	–	μs
t _{HD:DAT}	数据保持时间	0	–	μs
t _{SU:DAT}	数据建立时间	50	–	ns
t _r	SDA 和 SCL 信号的上升时间	–	120	ns
t _f	SDA 和 SCL 信号的下降时间	–	120	ns
t _{SU:STO}	STOP 条件的建立时间	0.26	–	μs
t _{BUF}	STOP 和 START 条件之间的总线空闲时间	0.5	–	μs
t _{VD:DAT}	数据有效时间	–	0.45	μs
t _{VD:ACK}	数据有效 ACK	–	0.55	μs
t _{SP}	输入滤波器抑制的尖峰脉冲的宽度	0	50	ns

I²S 时序图

图 9. I²S 发送周期

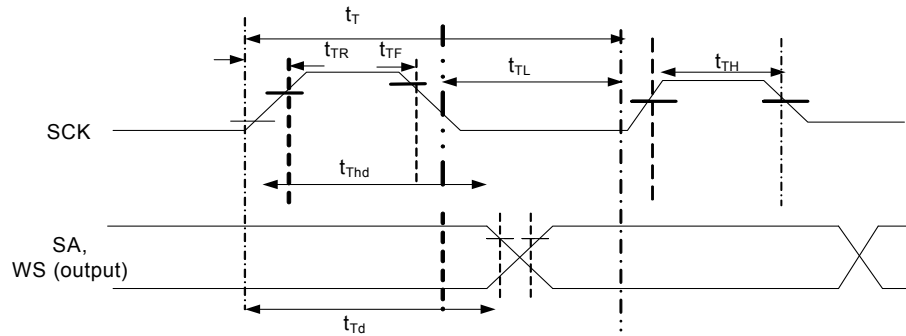


表 12. I²S 时序参数 [3]

参数	说明	最小值	最大值	单位
t_T	I ² S 发送器时钟周期	t_{TR}	-	ns
t_{TL}	I ² S 发送器低周期	$0.35 t_{TR}$	-	ns
t_{TH}	I ² S 发送器高周期	$0.35 t_{TR}$	-	ns
t_{TR}	I ² S 发送器上升时间	-	$0.15 t_{TR}$	ns
t_{TF}	I ² S 发送器下降时间	-	$0.15 t_{TR}$	ns
t_{Thd}	I ² S 发送器数据保留时间	0	-	ns
t_{Td}	I ² S 发送器延迟时间	-	$0.8 t_T$	ns

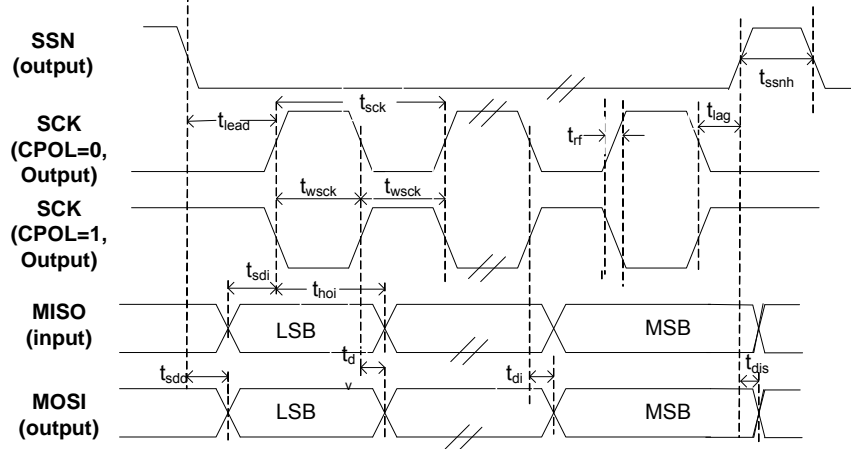
注：通过时钟齿轮可以选择 t_T t_{TR} 的最大值是 326 ns（3.072 MHz），此值用于 32 位的 96 kHz 编解码器。

注意：

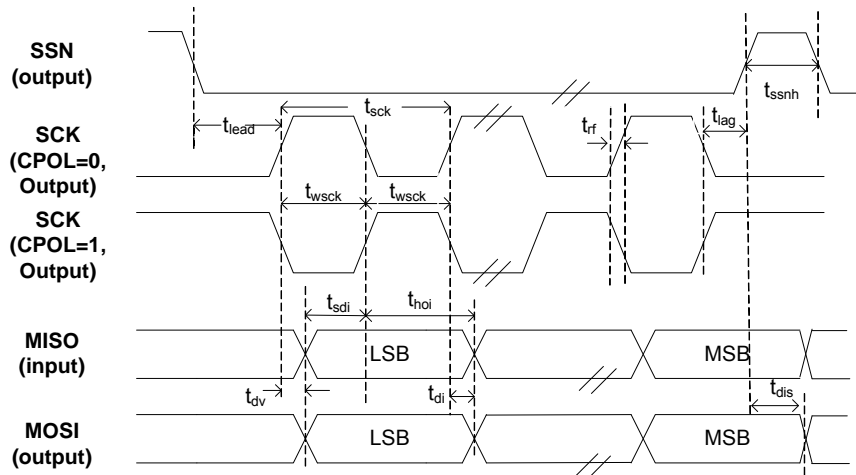
3. 所有参数均由设计保证并通过特性化进行验证。

SPI 时序规范

图 10. SPI 时序



SPI Master Timing for CPHA = 0



SPI Master Timing for CPHA = 1

表 13. SPI 时序参数 [4]

参数	说明	最小值	最大值	单位
f_{op}	工作频率	0	33	MHz
t_{sck}	周期时间	30	–	ns
t_{wsck}	SPI 时钟高 / 低时间	13.5	–	ns
t_{lead}	SSN-SCK 前置时间	$1/2 t_{sck}^{[5]} - 5$	$1.5 t_{sck}^{[5]} + 5$	ns
t_{lag}	允许的滞后时间	0.5	$1.5 t_{sck}^{[5]} + 5$	ns
t_{rf}	上升 / 下降时间	–	8	ns
t_{sdd}	输出 SSN 至有效的数据延迟时间	–	5	ns
t_{dv}	输出数据有效时间	–	5	ns
t_{di}	输出数据无效时间	0	–	ns
t_{ssnh}	SSN 为高电平的最小时间值	10	–	ns
t_{sdi}	数据建立时间输入	8	–	ns
t_{hoi}	数据保持时间输入	0	–	ns
t_{dis}	SSN 高电平时禁用数据输出的时间	0	–	ns

注释

4. 所有参数均由设计保证并通过特性化进行验证。
5. 取决于 SPI_CONFIG 寄存器中的 LAG 和 LEAD 设置。

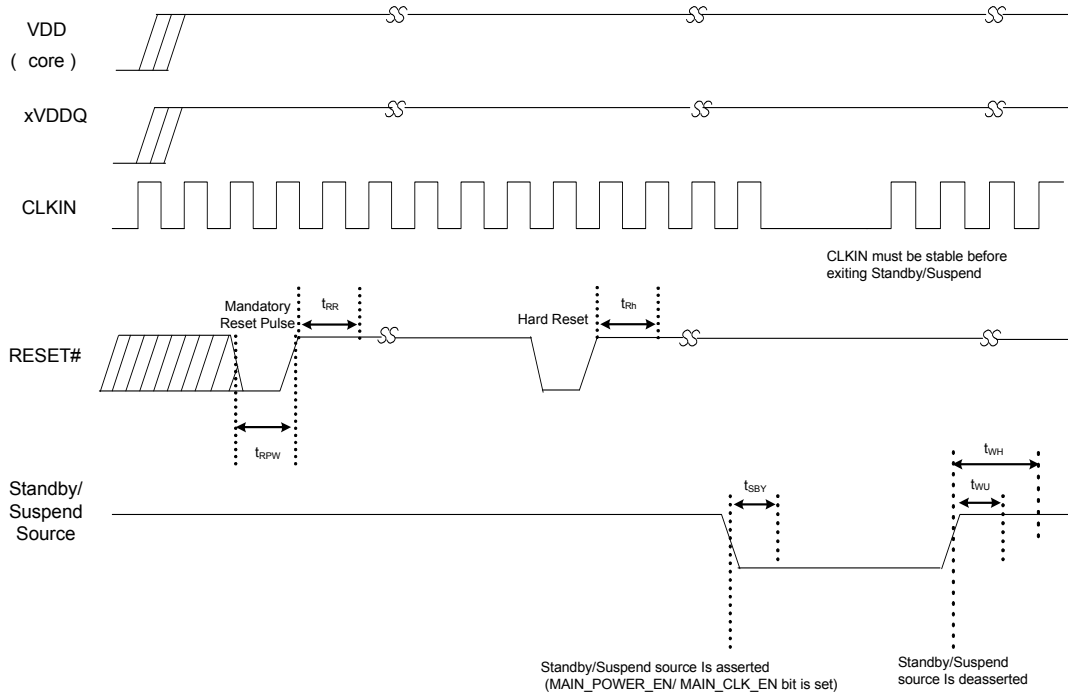
复位序列

本节中详细介绍了 CX3 的硬复位序列的要求。

表 14. 复位和待机时序参数

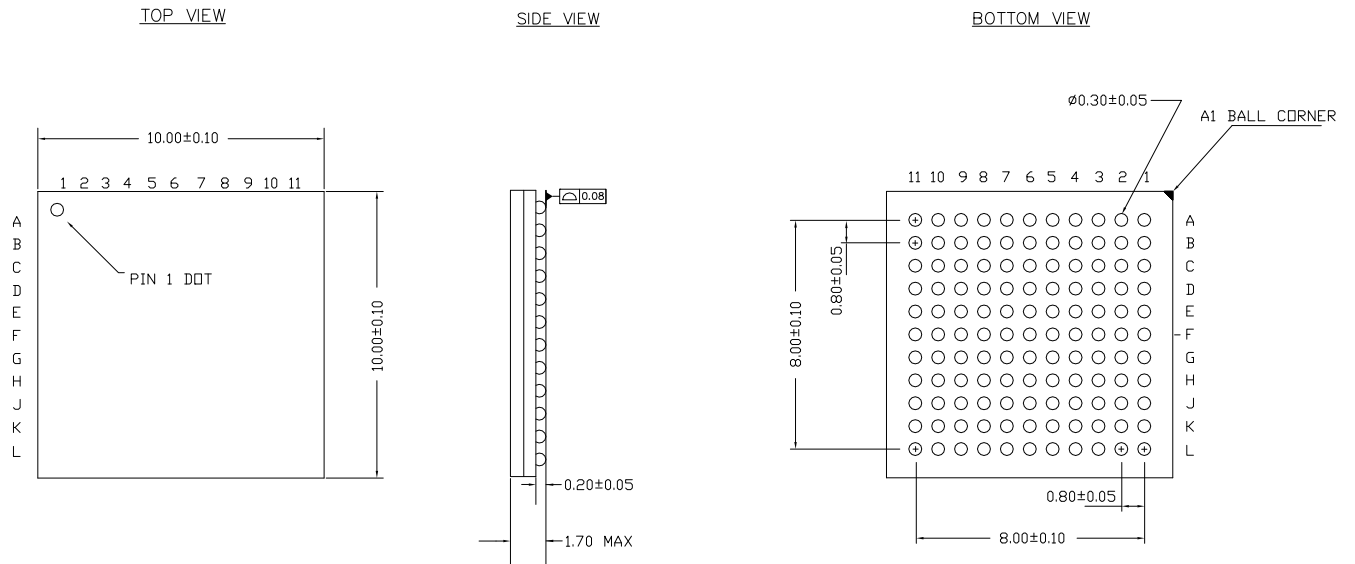
参数	定义	条件	最小值 (ms)	最大值 (ms)
t_{RPW}	最小 RESET# 脉冲宽度	时钟输入	1	–
t_{RH}	RESET# 高位的最小时长	–	5	–
t_{RR}	复位恢复时间（在此之后 Boot loader 开始固件下载）	时钟输入	1	–
t_{SBY}	进入待机 / 暂停模式的时间（起始时间为 MAIN_-CLOCK_EN/MAIN_POWER_EN 位的建立时间）	–	–	1
t_{WU}	待机到唤醒的时间	时钟输入	1	–
t_{WH}	重新激活待机 / 暂停资源经历的最短时间	–	5	–

图 11. 复位序列



封装图

图 12. 121 脚的 BGA (10 × 10 × 1.7 mm) 封装外形, 001-87293



NOTES:

1. ALL DIMENSIONS ARE IN MILLIMETERS
2. REFERENCE JEDEC : PUB 95, DESIGN GUIDE 4.5

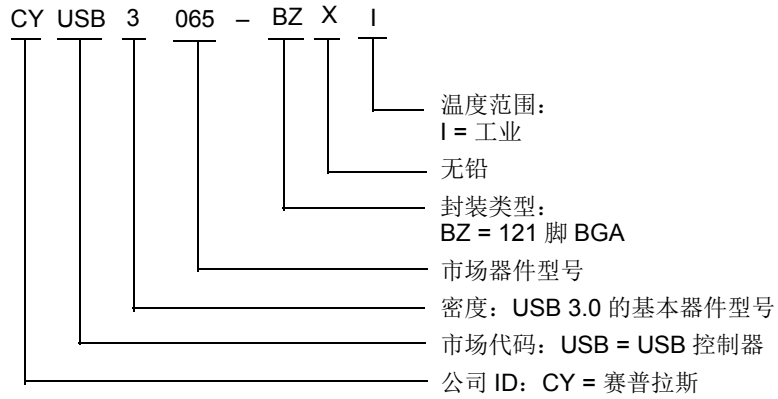
001-87293 版本 **

订购信息

表 15. 订购信息

订购代码	MIPI CSI-2 通道	封装类型
CYUSB3065-BZXI	4	121 脚 BGA

订购代码定义



缩略语

缩略语	说明
CSI - 2	摄像头串行接口 - 2
DMA	直接存储器访问
DNU	请勿使用
HNP	主机协商协议
MIPI	移动工业处理器接口 (MIPI)
MMC	多媒体卡 (MMC)
MTP	媒体传输协议
PLL	锁相环
PMIC	电源管理 IC
SD	安全数字
SDIO	安全数字输入 / 输出
SLC	单层单元
SPI	串行外设接口
SRP	会话请求协议 (SRP)
USB	通用串行总线 (USB)
WLCSP	晶圆级芯片尺寸封装 (WLCSP)

文档规范

测量单位

符号	测量单位
°C	摄氏度
Mbps	每秒兆位数
MBps	每秒兆字节
MHz	兆赫兹
μA	微安
μs	微秒
mA	毫安
ms	毫秒
ns	纳秒
Ω	欧姆
pF	皮法
V	伏特

文档修订记录页

文档标题: CYUSB306X, EZ-USB® CX3: MIPI CSI-2 至超速 USB 的桥接器控制器 文档编号: 001-90719				
修订版	ECN	原始变更	提交日期	变更说明
**	4249122	LYAO	01/16/2014	本档版本号为 Rev**, 译自英文版 001-87516 Rev*E。
*A	4377177	YLIU	05/14/2014	本档版本号为 Rev*A, 译自英文版 001-87516 Rev*F。
*B	5639212	VGT	02/22/2017	已更新为新模板。 日落复审中进行。

销售、解决方案和法律信息

全球销售和 design 支持

赛普拉斯公司拥有一个由办事处、解决方案中心、工厂代表和经销商组成的全球性网络。要找到离您最近的办事处，请访问[赛普拉斯所在地](#)。

产品

ARM® Cortex® 微控制器	cypress.com/arm
汽车级产品	cypress.com/automotive
时钟与缓冲区	cypress.com/clocks
接口	cypress.com/interface
物联网	cypress.com/iot
存储器	cypress.com/memory
微控制器	cypress.com/mcu
PSoC	cypress.com/psoc
Power Management ICs	cypress.com/pmic
触摸感应	cypress.com/touch
USB控制器	cypress.com/usb
无线/射频	cypress.com/wireless

PSoC® 解决方案

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#)

赛普拉斯开发者社区

[论坛](#) | [WICED IOT论坛](#) | [项目](#) | [视频](#) | [博客](#) | [培训](#) | [组件](#)

技术支持

cypress.com/support

赛普拉斯半导体公司，2013-2017年。本文件是赛普拉斯半导体公司及其子公司，包括 Spansion LLC (“赛普拉斯”) 的财产。本文件，包括其包含或引用的任何软件或固件 (“软件”)，根据全球范围内的知识产权法律以及美国与其他国家签署条约由赛普拉斯所有。除非在本款中另有明确规定，赛普拉斯保留在该等法律和条约下的所有权利，且未就其专利、版权、商标或其他知识产权授予任何许可。如果软件并不附随有一份许可协议且贵方未以其他方式与赛普拉斯签署关于使用软件的书面协议，赛普拉斯特此授予贵方属人性质的、非独家且不可转让的如下许可 (无再许可) (1) 在赛普拉斯特软件著作权项下的下列许可 (一) 对以源代码形式提供的软件，仅出于在赛普拉斯硬件产品上使用之目的且仅在贵方集团内部修改和复制软件，和 (二) 仅限于在有关赛普拉斯硬件产品上使用之目的将软件以二进制代码形式的向外部最终用户提供 (无论直接提供或通过经销商和分销商间接提供)，和 (2) 在被软件 (由赛普拉斯公司提供，且未经修改) 侵犯的赛普拉斯专利的权利主张项下，仅出于在赛普拉斯硬件产品上使用之目的制造、使用、提供和进口软件的许可。禁止对软件的任何其他使用、复制、修改、翻译或汇编。

在适用法律允许的限度内，赛普拉斯未对本文件或任何软件作出任何明示或暗示的担保，包括但不限于关于适用性和特定用途的默认保证。赛普拉斯保留更改本文件的权利，届时将不另行通知。在适用法律允许的限度内，赛普拉斯不对因应用或使用本文件所述任何产品或电路引起的任何后果负责。本文件，包括任何样本设计信息或程序代码信息，仅为供参考之目的提供。文件使用者应负责正确设计、计划和测试信息应用和由此生产的任何产品的功能和安全性。赛普拉斯产品不应被设计为、设定为或授权用作武器操作、武器系统、核设施、生命支持设备或系统、其他医疗设备或系统 (包括急救设备和手术植入物)、污染控制或有害物质管理系统中的关键部件，或产品植入之设备或系统故障可能导致人身伤害、死亡或财产损失其他用途 (“非预期用途”)。关键部件指，若该部件发生故障，经合理预期会导致设备或系统故障或会影响设备或系统安全性和有效性的部件。针对由赛普拉斯产品非预期用途产生或相关的任何主张、费用、损失和其他责任，赛普拉斯不承担全部或部分责任且贵方不应追究赛普拉斯之责任。贵方应赔偿赛普拉斯因赛普拉斯产品任何非预期用途产生或相关的所有索赔、费用、损失和其他责任，包括因人身伤害或死亡引起的主张，并使之免受损失。

赛普拉斯、赛普拉斯徽标、Spansion、Spansion 徽标，及上述项目的组合，WICED，及 PSoC、CapSense、EZ-USB、F-RAM 和 Traveo 应视为赛普拉斯在美国和其他国家的商标或注册商标。请访问 cypress.com 获取赛普拉斯商标的完整列表。其他名称和品牌可能由其各自所有者主张为该方财产。