

概要説明

HX3 は、USB3.0 仕様 Rev. 1.0 に準拠した USB3.0 ハブ コントローラー ファミリです。HX3 は全てのポートでスーパースピード (SS)、ハイスピード (HS)、フルスピード (FS)、およびロースピード (LS) に対応しています。終端抵抗、プルアップおよびプルダウン抵抗を内蔵し、ピンストラップを介してコンフィギュレーション オプションをサポートしてハブ システムの全体的な BOM を低減します。

HX3 には以下のサイプレス独自の機能が含まれています。

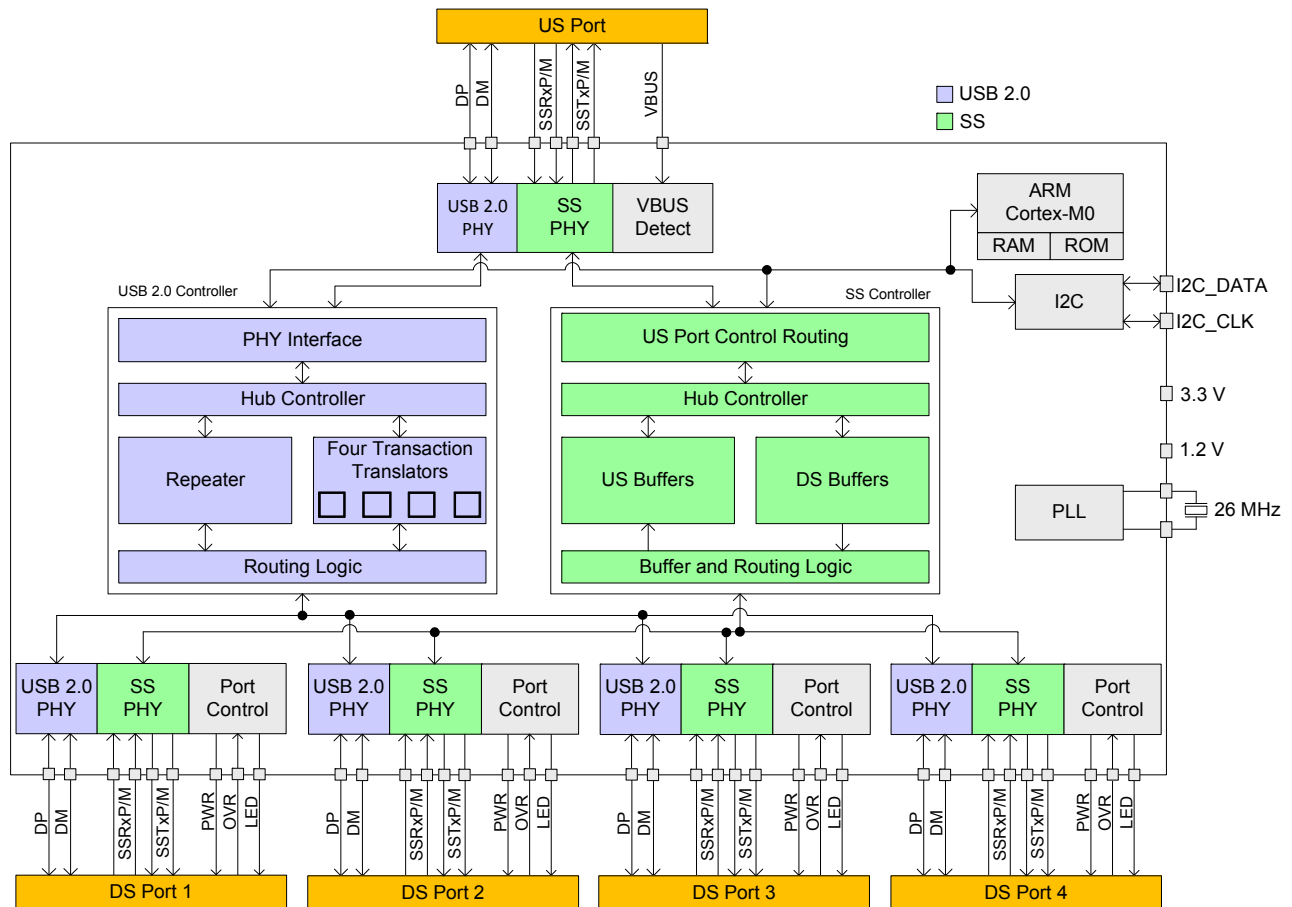
Shared Link™: 組み込みアプリケーションのオンボード接続用に追加のダウンストリーム (DS) ポートを有効にします。

Ghost Charge™: アップストリーム (US) ポートにホストが接続されていない場合でも、DS ポートに接続されたデバイスの充電を可能にします。

特長

- USB 認証された USB3.0 ハブ, TID# 330000060, 30000074
- 最大 4 つの USB3.0 準拠 DS ポートをサポート
 - すべてのポートは SS (5Gbps) をサポートしており、HS (480Mbps)、FS (12Mbps) および LS (1.5Mbps) との下位互換性がある
 - SS と USB2.0 リンク パワーマネジメント (LPM)
 - 専用の高速トランザクション トランスレータ (マルチ TT)
 - LED 状態インジケータ—時停止, SS および USB2.0 の動作
- 組み込みアプリケーション用の Shared Link™
 - 各 DS ポートは組み込み SS デバイスと着脱可能な USB2.0 デバイスに同時に接続可能
 - 最大 8 つのデバイス接続を可能にする
- 強化されたバッテリー充電
 - 各 DS ポートは USB バッテリー充電 v1.2 (BC v1.2) 仕様に準拠
 - Ghost Charge™: ホストが US ポートに接続されていない場合、各 DS ポートは専用の充電ポート (DCP) をエミュレートする
 - 付属の充電器アダプタ ドック (ACA-Dock): BC v1.2 準拠のホストとして動作するスマートフォンやタブレットの充電と同時にデータ送信を可能にする
 - すべての DS ポートに対応しているアップル充電
- 統合した ARM® Cortex™-M0 CPU
 - 16 KB RAM, 32 KB ROM
 - 過電流保護, 電源イネーブルおよび LED のために GPIO を設定
 - (a) I²C EEPROM または (b) 外部 I²C マスターを使用してファームウェアをアップグレード
- USB-I²C ブリッジを実装するためにベンダーコマンドをサポート
 - USB を介して HX3 に接続する外部 ASSP のファームウェアアップグレード
- USB を介して HX3 に接続する EEPROM のインシステム プログラミング (ISP)
- 広範囲なコンフィギュレーションをサポート
 - 以下の機能用のピンストラップ コンフィギュレーション:
 - ベンダー ID (VID)
 - 各 DS ポートの充電をサポート
 - アクティブ ポートの数
 - 取り外しできないデバイスの数
 - DS ポートに対応したギャングモード / 個別モードでの電源切替えが有効
 - 電源切り替え極性の選択
 - eFuse, I²C EEPROM, または I²C スレーブでカスタム コンフィギュレーション モードをサポート
 - SS と USB2.0 PHY パラメーター
 - 製品 ID (PID) / VID, メーカーと製品名の文字列ディスプレイ
 - フレキシブルな PCB 配線に対応したスワップ DP/DM 信号
- ソフトウェア機能
 - Microsoft WHQL 認定の Windows XP/Vista/7/8/8.1
 - Mac OS 10.9 および Linux kernel バージョン 3.11 準拠
 - サイプレスの使いやすい「Blaster Plus」ソフトウェアツールを使用してコンフィギュレーション パラメータをカスタマイズ
- 柔軟なパッケージオプション
 - 68 ピン QFN (8×8×1.0mm)
 - 88 ピン QFN (10×10×1.0mm)
 - 100 ボール BGA (6×6×1.0mm)
 - 工業用途向け温度範囲 (-40°C ~ +85°C)

ブロック図



目次

概要説明	1	コンフィギュレーション モードの選択	24
特長	1	コンフィギュレーション オプション	24
ブロック図	2	EMI	31
アーキテクチャ概要	4	ESD	31
SSハブコントローラー	4	絶対最大定格	32
USB2.0ハブコントローラー	4	電氣的仕様	32
CPU	4	DC電氣的特性	32
I2Cインターフェース	4	消費電力	33
ポート コントローラー	4	注文情報	34
アプリケーション	4	注文コードの定義	35
HX3製品オプション	5	パッケージ	36
製品の特長	6	パッケージ図	37
シェアド リンク	6	略語	39
Ghost Charge	6	参考資料	39
ベンダーコマンドのサポート	7	本書の表記法	39
アクセサリ充電器アダプタドック(ACA-Dock)のサポート	7	測定単位	39
ピン情報	8	シリコン改訂履歴	40
システム インターフェース	24	識別方法	40
アップストリーム ポート (US)	24	改訂履歴	41
ダウンストリーム ポート (DS1, 2, 3, 4)	24	セールス、ソリューションおよびリーガル情報	42
コミュニケーション インターフェース (I2C)	24	ワールドワイドな販売と設計サポート	42
発振器	24	製品	42
GPIO	24	PSoC®ソリューション	42
電源制御	24	サイプレス開発者コミュニティ	42
リセット	24	テクニカル サポート	42

アーキテクチャ概要

2 ページのブロック図 HX3 アーキテクチャを示します。HX3 は 2 つの異なるハブコントローラー (SS と USB2.0), Cortex-M0 CPU サブシステム, I²C インターフェースおよびポートコントローラー ブロックを含みます。

SS ハブコントローラー

このブロックは、USB3.0 仕様書に基づく SS ハブ機能をサポートしています。SS ハブコントローラーは以下のものをサポートしています：

- SS リンク パワーマネジメント (U0, U1, U2, U3 状態)
- 全二重データ送信

USB2.0 ハブコントローラー

このブロックは LS, FS と HS ハブ機能をサポートしています。それはリピーター、フレーム タイマと 4 つのトランザクション ランスレータを含みます。

USB2.0 ハブコントローラー ブロックは以下のものをサポートしています：

- USB2.0 リンク パワーマネジメント (L0, L1, L2, L3 状態)
- サスペンド、再開およびリモート ウェイクアップの信号方式
- マルチ TT (各 DS ポートあたりに 1 個の TT)

CPU

ARM Cortex-M0 CPU サブシステムは以下の機能に使用されません。

- システムのコンフィギュレーションと初期化
- バッテリー充電の制御
- USB-I²C ブリッジ用のベンダー固有のコマンド
- 文字列ディスクリプタのサポート
- サスペンド ステータス インジケータ
- 組み込みシステムでのシェアード リンクのサポート

I²C インターフェース

HX3 の I²C インターフェースは以下のものをサポートしています：

- I²C スレーブ、マスターおよびマルチ マスターの設定
 - I²C スレーブモードで外部 I²C マスターを使用して HX3 を設定
 - I²C EEPROM から HX3 を設定
 - EEPROM を他の I²C マスターと共有するためのマルチ マスターモード
- HX3 の US ポートから I²C EEPROM のインシステムプログラミング

ポート コントローラー

ポート コントローラー ブロックは、BC v1.2 と USB3.0 仕様に準拠するために、DS ポート電源を制御します。このブロックは ACA-Dock モードの US ポート電源も制御します。外部電源切り替え用の制御信号はチップに内蔵されています。HX3 は突入電流を低減するために、電源投入時の外部電源切り替えを制御します。

ポート コントローラー ブロックは以下のものをサポートしています。

- 過電流検出
- 各 DS ポート用の USB2.0 と SS ポート インジケータ
- ギャングと個別の電源制御モード
- アクティブなポートに基づいて、ポート自動ナンバリング

アプリケーション

- スタンドアロン ハブ
- PC とタブレット マザーボード
- ドッキングステーション
- 携帯クレードル
- モニタ
- デジタルテレビ
- セットトップボックス
- プリンタ

HX3 製品オプション

表 1. HX3 製品オプション

機能	CYUSB3302	CYUSB3304	CYUSB3312	CYUSB3314	CYUSB3324	CYUSB3326	CYUSB3328	CYUSB2302-68LTXI	CYUSB2304-68LTXI
DS ポート数	2 (USB 3.0)	4 (USB 3.0)	2 (USB 3.0)	4 (USB 3.0)	4 (USB 3.0)	6 (2 個は USB3.0, 2 個は SS 専用, 2 個は USB2.0)	8 (4 個は SS 専用, 4 個は USB2.0)	2 (USB2.0)	4 (USB2.0)
共有リンクのポート数	0	0	0	0	0	2 ^[1]	4	0	0
BC v1.2	有り	有	有	有	有	有	有	有	有
ACA-Dock	無し	無	無	無	有	無し	有	無	無
外部電源切り替え制御	ギヤングモード	ギヤングモード	個別モードとギヤングモード	個別とギヤングモード	個別とギヤングモード	個別モード	個別モード	ギヤングモード	ギヤングモード
ピンストラップ対応	無	無	有	有	有	有	有	無	無
I ² C	有	有	有	有	有	有	有	有	有
ベンダーコマンド	有	有	有	有	有	有	有	有	有
ポートインジケータ	無	無	有	有	有	無	無	無	無
パッケージ	68-QFN, 100 ボール BGA	68-QFN, 100 ボール BGA	88-QFN, 100 ボール BGA	88-QFN, 100 ボール BGA	88-QFN, 100 ボール BGA	88-QFN, 100 ボール BGA	88-QFN, 100 ボール BGA	68-QFN, 100 ボール BGA	68-QFN, 100 ボール BGA
温度範囲	産業用と商用	産業用と商用	産業用と商用	産業用と商用	産業用と商用	産業用と商用	産業機器 (88-QFN のみ) と商用	産業用と商用	産業用と商用

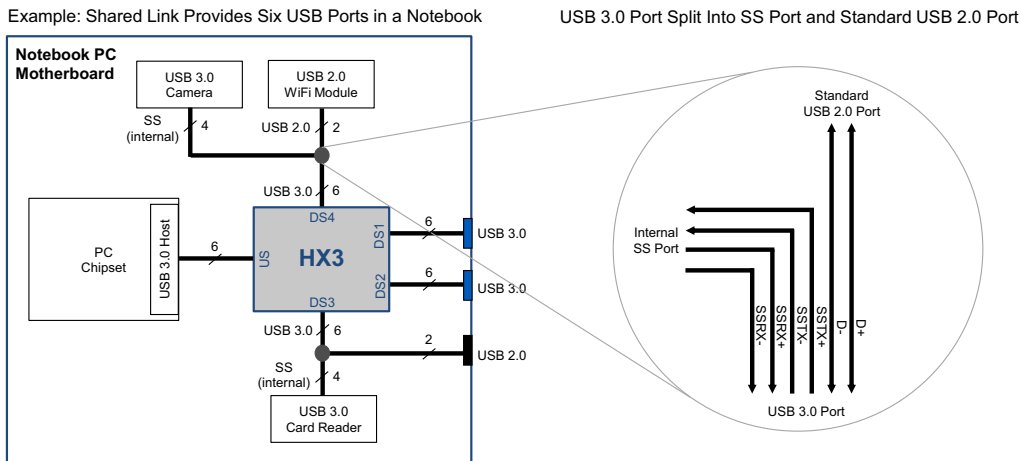
注

- DS1 と DS2 は、シェアドリンクポートです。
- BGA インダストリアルグレードパッケージのアクティブ電力が 1W に制限されます。消費電力の計算については、33 ページの表 10 を参照してください。

製品の特長

シェアド リンク

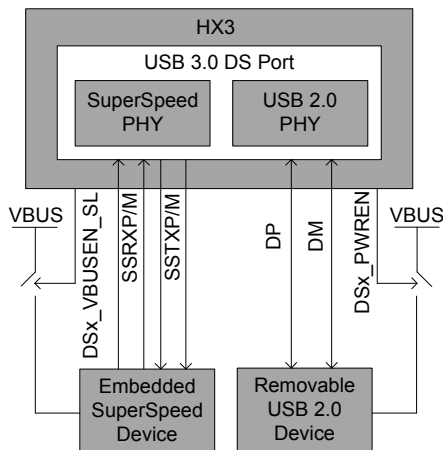
図 1. ノート PC におけるシェアド リンクのアプリケーション



シェアド リンクは、USB3.0 ポートが組み込み SS ポートと標準 USB2.0 ポートに分割させるサイプレス独自の機能です。Shared Link は 4 ポートの USB3.0 ハブから最大 8 つの DS ポートを有効にします。

例えば、DS ポートのいずれかが USB3.0 カメラなどの組み込み SS デバイスに接続された場合、HX3 を使うと、システム設計者はその特定のポートの USB2.0 信号を再利用して標準 USB ポートに接続することができます。図 1 はアプリケーションでシェアド リンクを使用する方法を示します。

図 2. シェアド リンクでの DS ポートの VBUS 制御



シェアド リンク モードは着脱可能な USB2.0 デバイスと組み込み SS デバイスに対して別々の VBUS 制御を必要とします。図 2 は VBUS 制御の実装を示します。

組み込み SS デバイスが USB 2.0 動作に逆戻りしないように、外部電源スイッチが必要です。このスイッチは、DSx_VBUSEN_SL と呼ばれる出力信号をとおして HX3 により制御されます。この信号は組み込みデバイス用の VBUS を制御します。

DSx_PWREN は HX3 によって生成された別の出力信号であり、着脱可能な USB2.0 デバイス用に VBUS を制御します。例えば、過電流状態が発生すると、DSx_PWREN はポートの電源をオフにします。

Ghost Charge

Ghost Charge は、US ポートがホストに接続していない時に DS ポートに USB デバイスを充電するサイプレス独自の機能です。例えば、図 3 に示すように HX3 を備えたドッキングステーションに、ラップトップ PC が切り離されている場合、HX3 は専用の充電ポート (DCP) をエミュレートし、DS ポートに接続しているスマートフォンを充電します。

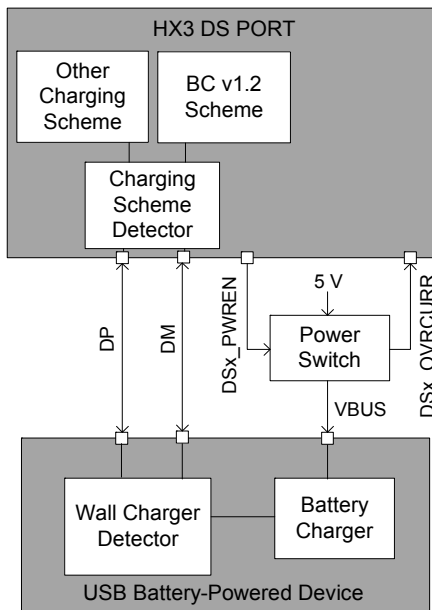
図 3. Ghost Charge



Charge a smartphone without docking the notebook

US ポートがホストから切り離されると、HX3 は DS ポートのいずれかが充電を必要とするデバイスに接続していないかを検出します。図 4 に示すように、充電方法を決定し、次いで検出された充電仕様に基づいて適切な信号方式に切り替えます。ハブは、DP と DM を接続することにより (BC v1.2 の仕様を参照) USB 準拠の専用充電ポート、または他のサポートされている独自の充電方式のいずれかをエミュレートします。

図 4. HX3 での Ghost Charge 実装



Ghost Charge は初期設定で有効にされ、コンフィギュレーションを通じて無効にすることができます。24 ページのコンフィギュレーション オプションを参照してください。

ベンダーコマンドのサポート

HX3 はベンダー固有の要求をサポートしており、ベンダー固有のデバイスとしてもエミュレートすることができます。ベンダー固有の要求は (a) USB と I²C を橋渡しして、(b) HX3 を設定するために使用されます。この機能は以下のアプリケーション用に使用されます：

- USB を介して HX3 に接続する外部 ASSP のファームウェア アップグレード
- USB を介して HX3 に接続する EEPROM のインシステムプログラミング (ISP)

注

3. BC v1.2 仕様によると 124kΩ は、推奨される RID_A 値ですが、ポータブル デバイスでは、カスタム RID_A 値が使用されています。

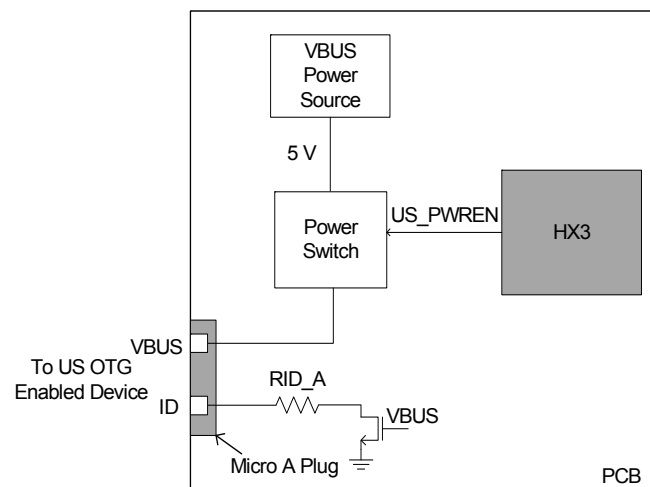
アクセサリ充電器アダプタ ドック (ACA-Dock) のサポート

従来の USB トポロジでは、ホストは VBUS を提供して、接続されているデバイスを有効にし充電します。しかし、OTG ホストに対しては、ACA-Dock が VBUS や、ホストを充電する方法を提供します。HX3 はアダプタ コントローラーの機能を統合することで、ACA-Dock 仕様 (BC v1.2 仕様書を参照) に対応します。

図 5 は ACA-Dock システムを示します。ACA-Dock 機能が有効になった場合、HX3 は外部電源スイッチをオンにして US ポートで VBUS を駆動します。図 5 に示すように、OTG ホストが ACA-Dock に接続されていることを通知するために、ID ピンは抵抗 RID_A³ を使用してグラウンドに接続されます。ACA-Dock 機能は 24 ページのコンフィギュレーション オプションを使って無効にできます。

例えば、Sony Xperia (neo V) のような BC v1.2 準拠の携帯電話は HX3 ベースの ACA-Dock システムに結合することができます。携帯電話は OTG ホストとして動作し、ACA-Dock は 4 個の DS ポートに電源を供給すると同時に US ポートに接続している携帯電話を充電します。

図 5. ACA-Dock のサポート



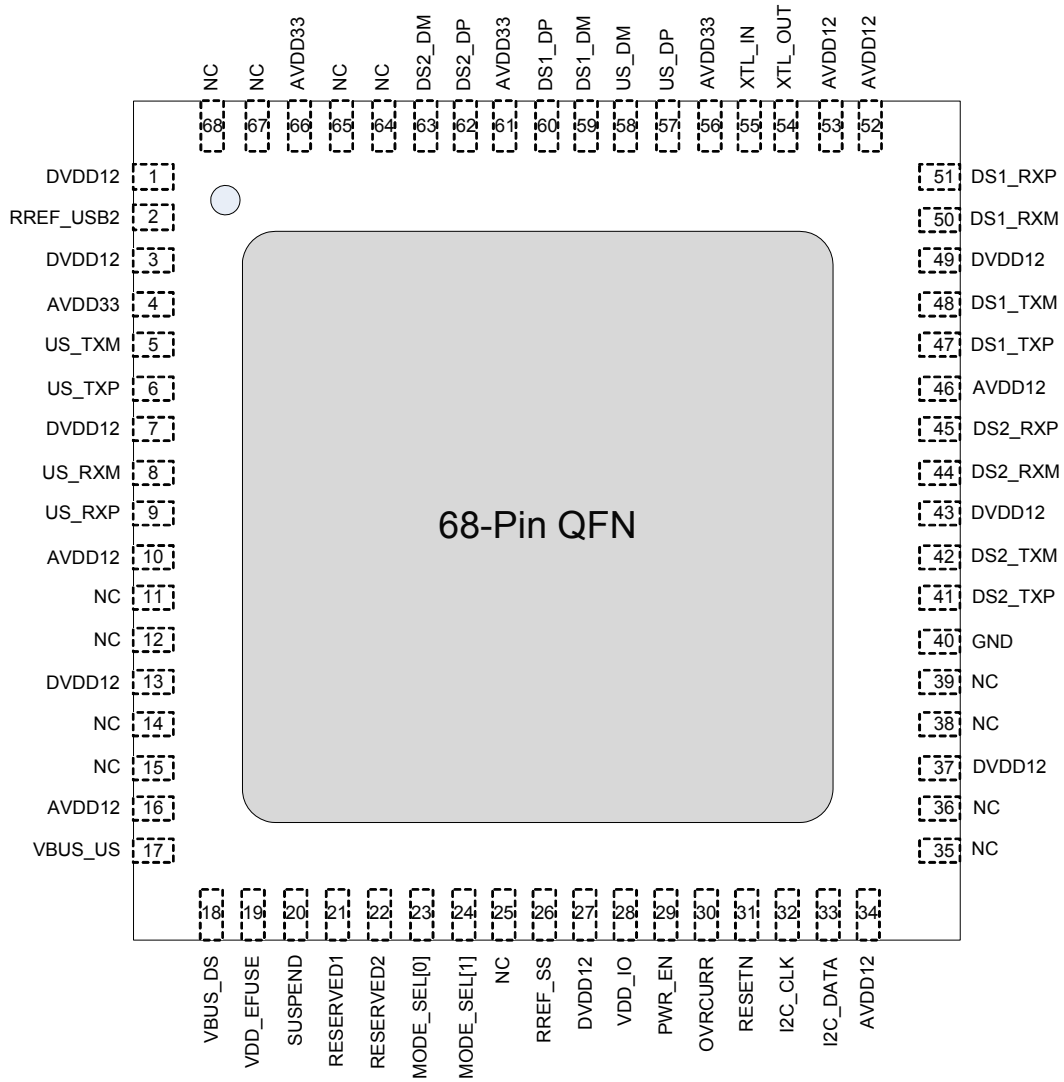
ピン情報
図 6. HX3 68 ピン QFN 2 ポートのピン配置


図 7. HX3 68 ピン QFN 4 ポートのピン配置

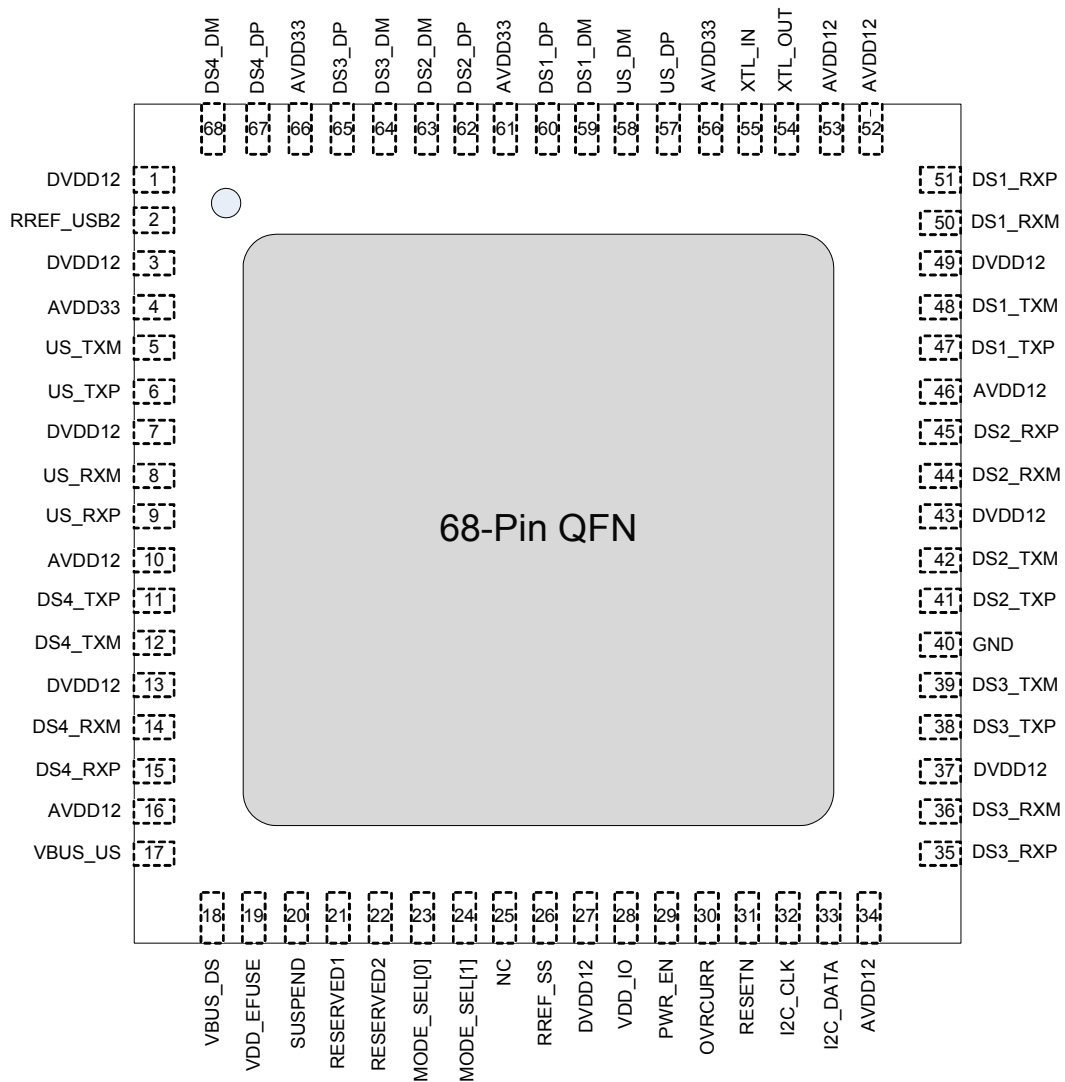


図 8. CYUSB3302 の HX3 100 ボール BGA パッケージのピン配置

A1	A2	A3	A4	A5	A6	A7	A8	A9	A10
NC	NC	NC	AVDD33	DS2_DM	DS2_DP	AVDD33	US_DM	US_DP	AVDD12
B1	B2	B3	B4	B5	B6	B7	B8	B9	B10
NC	NC	NC	VDD_IO	VSS	AVDD33	NC	NC	NC	DVDD12
C1	C2	C3	C4	C5	C6	C7	C8	C9	C10
US_TXM	NC	NC	NC	NC	VSS	DS1_DP	DS1_DM	AVDD12	DS1_RXM
D1	D2	D3	D4	D5	D6	D7	D8	D9	D10
US_TXP	NC	NC	DVDD12	VSS	DVDD12	VSS	DVDD12	VSS	DS1_RXP
E1	E2	E3	E4	E5	E6	E7	E8	E9	E10
DVDD12	RREF_US B2	NC	NC	XTL_IN	XTL_OUT	VDD_IO	DS1_TXM	VSS	DVDD12
F1	F2	F3	F4	F5	F6	F7	F8	F9	F10
US_RXM	VSS	AVDD33	MODE_SE L[1]	DVDD12	OVRCUR R	RESETN	DS1_TXP	AVDD12	DS2_RXP
G1	G2	G3	G4	G5	G6	G7	G8	G9	G10
US_RXP	VBUS_DS	SUSPEND	RESERVE D1	MODE_SE L[0]	VDD_IO	PWR_EN	I2C_DATA	VSS	DS2_RXM
H1	H2	H3	H4	H5	H6	H7	H8	H9	H10
AVDD12	VBUS_US	VDD_EFU SE	RESERVE D2	RREF_SS	VSS	DS2_TXM	DS2_TXP	NC	AVDD12
J1	J2	J3	J4	J5	J6	J7	J8	J9	J10
VSS	AVDD12	VSS	GPIO	NC	I2C_CLK	NC	NC	VSS	NC
K1	K2	K3	K4	K5	K6	K7	K8	K9	K10
NC	NC	DVDD12	NC	NC	NC	NC	NC	DVDD12	NC

図 9. CYUSB3304 の HX3 100 ボール BGA パッケージのピン配置

A1	A2	A3	A4	A5	A6	A7	A8	A9	A10
NC	DS4_DM	DS4_DP	AVDD33	DS2_DM	DS2_DP	AVDD33	US_DM	US_DP	AVDD12
B1	B2	B3	B4	B5	B6	B7	B8	B9	B10
NC	NC	NC	VDD_IO	VSS	AVDD33	NC	NC	NC	DVDD12
C1	C2	C3	C4	C5	C6	C7	C8	C9	10
US_TXM	NC	NC	DS3_DP	DS3_DM	VSS	DS1_DP	DS1_DM	AVDD12	DS1_RXM
D1	D2	D3	D4	D5	D6	D7	D8	D9	D10
US_TXP	NC	NC	DVDD12	VSS	DVDD12	VSS	DVDD12	VSS	DS1_RXP
E1	E2	E3	E4	E5	E6	E7	E8	E9	E10
DVDD12	RREF_US B2	NC	NC	XTL_IN	XTL_OUT	VDD_IO	DS1_TXM	VSS	DVDD12
F1	F2	F3	F4	F5	F6	F7	F8	F9	F10
US_RXM	VSS	AVDD33	MODE_SE L[1]	DVDD12	OVRCUR R	RESETN	DS1_TXP	AVDD12	DS2_RXP
G1	G2	G3	G4	G5	G6	G7	G8	G9	G10
US_RXP	VBUS_DS	SUSPEND	RESERVE D1	MODE_SE L[0]	VDD_IO	PWR_EN	I2C_DATA	VSS	DS2_RXM
H1	H2	H3	H4	H5	H6	H7	H8	H9	H10
AVDD12	VBUS_US	VDD_EFU SE	RESERVE D2	RREF_SS	VSS	DS2_TXM	DS2_TXP	NC	AVDD12
J1	J2	J3	J4	J5	J6	J7	J8	J9	J10
VSS	AVDD12	VSS	GPIO	NC	I2C_CLK	NC	NC	VSS	DS3_RXM
K1	K2	K3	K4	K5	K6	K7	K8	K9	K10
DS4_TXP	DS4_TXM	DVDD12	DS4_RXP	DS4_RXM	NC	DS3_TXP	DS3_TXM	DVDD12	DS3_RXP

表 2. CYUSB3302, CYUSB3304 の 68 ピン QFN, 100 ボール BGA パッケージのピン配置

ピン名		タイプ	68-QFN ピン番号	100BGA ボール番号	説明
CYUSB3302	CYUSB3304				
US ポート					
	US_RXP	I	9	G1	スーパースピード受信信号 (+)
	US_RXM	I	8	F1	スーパースピード受信信号 (-)
	US_TXP	O	6	D1	スーパースピード送信信号 (+)
	US_TXM	O	5	C1	スーパースピード送信信号 (-)
	US_DP	I/O	57	A9	USB2.0 データ (+)
	US_DM	I/O	58	A8	USB2.0 データ (-)
DS1 ポート					
	DS1_RXP	I	51	D10	スーパースピード受信信号 (+)
	DS1_RXM	I	50	C10	スーパースピード受信信号 (-)
	DS1_TXP	O	47	F8	スーパースピード送信信号 (+)
	DS1_TXM	O	48	E8	スーパースピード送信信号 (-)
	DS1_DP	I/O	60	C7	USB2.0 データ (+)
	DS1_DM	I/O	59	C8	USB2.0 データ (-)
DS2 ポート					
	DS2_RXP	I	45	F10	スーパースピード受信信号 (+)
	DS2_RXM	I	44	G10	スーパースピード受信信号 (-)
	DS2_TXP	O	41	H8	スーパースピード送信信号 (+)
	DS2_TXM	O	42	H7	スーパースピード送信信号 (-)
	DS2_DP	I/O	62	A6	USB2.0 データ (+)
	DS2_DM	I/O	63	A5	USB2.0 データ (-)
DS3 ポート					
NC	DS3_RXP	I	35	K10	スーパースピード受信信号 (+)
NC	DS3_RXM	I	36	J10	スーパースピード受信信号 (-)
NC	DS3_TXP	O	38	K7	スーパースピード送信信号 (+)
NC	DS3_TXM	O	39	K8	スーパースピード送信信号 (-)
NC	DS3_DP	I/O	65	C4	USB2.0 データ (+)
NC	DS3_DM	I/O	64	C5	USB2.0 データ (-)
DS4 ポート					
NC	DS4_RXP	I	15	K4	スーパースピード受信信号 (+)
NC	DS4_RXM	I	14	K5	スーパースピード受信信号 (-)
NC	DS4_TXP	O	11	K1	スーパースピード送信信号 (+)
NC	DS4_TXM	O	12	K2	スーパースピード送信信号 (-)
NC	DS4_DP	I/O	67	A3	USB2.0 データ (+)
NC	DS4_DM	I/O	68	A2	USB2.0 データ (-)
OVRCURR		I	30	F6	ギャングモードでの過電流入力
PWR_EN		I/O	29	G7	ギャングモードでの電源イネーブル出力
NC		I/O	25	該当なし	未接続

表 2. CYUSB3302, CYUSB3304 の 68 ピン QFN, 100 ボール BGA パッケージのピン配置 (続き)

ピン名		タイプ	68-QFN ピン番号	100BGA ボール番号	説明
CYUSB3302	CYUSB3304				
RESERVED1		I/O	21	G4	このピンは 10kΩ 抵抗を使って VDD_IO にプルアップする必要がある
RESERVED2		I	22	H4	このピンは 10kΩ 抵抗を使って VDD_IO にプルアップする必要がある
モード選択, クロックおよびリセット					
MODE_SEL[0]		I	23	G5	デバイス動作モード選択ビット 0 ; 24 ページの表 5 をご参照
MODE_SEL[1]		I	24	F4	デバイス動作モード選択ビット 1 ; 24 ページの表 5 をご参照
XTL_OUT		A	54	E6	水晶発振器出力
XTL_IN		A	55	E5	水晶発振器入力
RESETN		I	31	F7	アクティブ LOW リセット入力
I2C_CLK		I/O	32	J6	I ² C クロック
I2C_DATA		I/O	33	G8	I ² C データ
SUSPEND		I/O	20	G3	ハブ サスペンド ステータス インジケータ。このピンは、SS と USB2.0 ハブの両方がサスペンド状態になればアサートされ、そのハブのいずれかがサスペンド状態を終了した場合はデアサート
電源とグランド					
VDD_EFUSE		PWR	19	H3	1.2V (通常動作の場合), 2.5V (プログラミング用の場合) ユーザーは 1.2V に接続することが必要
AVDD12		PWR	10, 16, 34, 46, 52, 53	A10, C9, F9, H1, H10, J2	1.2V アナログ電源
GND		PWR	40	B5, C6, D5, D7, D9, E9, F2, G9, H6, J1, J3, J9	GND ピン
DVDD12		PWR	1, 3, 7, 13, 27, 37, 43, 49,	B10, D4, D6, D8, E1, E10, F5, K3, K9	1.2V コア電源供給
VBUS		PWR	17	H2	このピンは US ポートから VBUS に接続する必要がある
VBUS_DS		PWR	18	G2	このピンは HX3 内の Apple 充電回路への電源供給に使用。BC v1.2 コンプライアンス テスト用にピンを GND に接続。通常動作時には、ピンをローカルの 5V 電源に接続
AVDD33		PWR	4, 56, 61, 66	A4, A7, B6, F3	3.3V アナログ電源
VDD_IO		PWR	28	B4, E7, G6	3.3V の I/O 電源供給
USB 高精度抵抗					
RREF_USB2		A	2	E2	このピンを高精度抵抗 (6.04kΩ ±1%) に接続し、USB2.0 PHY 用の電流リファレンスを生成
RREF_SS		A	26	H5	SS PHY 終端インピーダンスのキャリブレーションのために、このピンを高精度抵抗 (200Ω ±1%) に接続

注

4. これらのピンは Do Not Use (DNU) (未使用) であり、フローティング状態にする必要があります。

表 3. CYUSB2302, CYUSB2304 の 68 ピン QFN, 100 ボール BGA パッケージのピン配置

ピン名		タイプ	68-QFN ピン番号	100BGA ボール番号	説明
CYUSB2302	CYUSB2304				
US ポート					
NC		I	9	G1	スーパースピード受信信号 (+)
NC		I	8	F1	スーパースピード受信信号 (-)
NC		O	6	D1	スーパースピード送信信号 (+)
NC		O	5	C1	スーパースピード送信信号 (-)
US_DP		I/O	57	A9	USB2.0 データ (+)
US_DM		I/O	58	A8	USB2.0 データ (-)
DS1 ポート					
NC		I	51	D10	スーパースピード受信信号 (+)
NC		I	50	C10	スーパースピード受信信号 (-)
NC		O	47	F8	スーパースピード送信信号 (+)
NC		O	48	E8	スーパースピード送信信号 (-)
DS1_DP		I/O	60	C7	USB2.0 データ (+)
DS1_DM		I/O	59	C8	USB2.0 データ (-)
DS2 ポート					
NC		I	45	F10	スーパースピード受信信号 (+)
NC		I	44	G10	スーパースピード受信信号 (-)
NC		O	41	H8	スーパースピード送信信号 (+)
NC		O	42	H7	スーパースピード送信信号 (-)
DS2_DP		I/O	62	A6	USB2.0 データ (+)
DS2_DM		I/O	63	A5	USB2.0 データ (-)
DS3 ポート					
NC	NC	I	35	K10	スーパースピード受信信号 (+)
NC	NC	I	36	J10	スーパースピード受信信号 (-)
NC	NC	O	38	K7	スーパースピード送信信号 (+)
NC	NC	O	39	K8	スーパースピード送信信号 (-)
NC	DS3_DP	I/O	65	C4	USB2.0 データ (+)
NC	DS3_DM	I/O	64	C5	USB2.0 データ (-)
DS4 ポート					
NC	NC	I	15	K4	スーパースピード受信信号 (+)
NC	NC	I	14	K5	スーパースピード受信信号 (-)
NC	NC	O	11	K1	スーパースピード送信信号 (+)
NC	NC	O	12	K2	スーパースピード送信信号 (-)
NC	DS4_DP	I/O	67	A3	USB2.0 データ (+)
NC	DS4_DM	I/O	68	A2	USB2.0 データ (-)
OVRCURR		I	30	F6	ギャングモードでの過電流入力
PWR_EN		I/O	29	G7	ギャングモードでの電源イネーブル出力
NC		I/O	25	該当なし	未接続

表 3. CYUSB2302, CYUSB2304 の 68 ピン QFN, 100 ボール BGA パッケージのピン配置 (続き)

ピン名		タイプ	68-QFN ピン番号	100BGA ボール番号	説明
CYUSB2302	CYUSB2304				
RESERVED1		I/O	21	G4	このピンは 10kΩ 抵抗を使って VDD_IO にプルアップする必要がある
RESERVED2		I	22	H4	このピンは 10kΩ 抵抗を使って VDD_IO にプルアップする必要がある
モード選択, クロックおよびリセット					
MODE_SEL[0]		I	23	G5	デバイス動作モード選択ビット 0; 24 ページの表 5 をご参照
MODE_SEL[1]		I	24	F4	デバイス動作モード選択ビット 1; 24 ページの表 5 をご参照
XTL_OUT		A	54	E6	水晶発振器出力
XTL_IN		A	55	E5	水晶発振器入力
RESETN		I	31	F7	アクティブ LOW リセット入力
I2C_CLK		I/O	32	J6	I ² C クロック
I2C_DATA		I/O	33	G8	I ² C データ
SUSPEND		I/O	20	G3	ハブ サスペンド ステータス インジケータ。このピンは、SS と USB2.0 ハブの両方がサスペンド状態になればアサートされ、そのハブのいずれかがサスペンド状態を終了した場合はデアサート
電源とグラウンド					
VDD_EFUSE		PWR	19	H3	1.2V (通常動作の場合), 2.5V (プログラミング用の場合) ユーザーは 1.2V に接続することが必要
AVDD12		PWR	10, 16, 34, 46, 52, 53	A10, C9, F9, H1, H10, J2	1.2V アナログ電源
GND		PWR	40	B5, C6, D5, D7, D9, E9, F2, G9, H6, J1, J3, J9	GND ピン
DVDD12		PWR	1, 3, 7, 13, 27, 37, 43, 49,	B10, D4, D6, D8, E1, E10, F5, K3, K9	1.2V コア電源供給
VBUS_US		PWR	17	H2	このピンは US ポートから VBUS に接続する必要がある
VBUS_DS		PWR	18	G2	このピンは HX3 内の Apple 充電回路への電源供給に使用。 BC v1.2 コンプライアンス テスト用にピンを GND に接続。 通常動作時には、ピンをローカルの 5V 電源に接続
AVDD33		PWR	4, 56, 61, 66	A4, A7, B6, F3	3.3V アナログ電源
VDD_IO		PWR	28	B4, E7, G6	3.3V の I/O 電源供給
USB 高精度抵抗					
RREF_USB2		A	2	E2	このピンを高精度抵抗 (6.04kΩ ±1%) に接続し、USB2.0 PHY 用の電流リファレンスを生成
RREF_SS		A	26	H5	SS PHY 終端インピーダンスのキャリブレーションのために、 このピンを高精度抵抗 (200Ω ±1%) に接続

図 10. HX3 88 ピン QFN 2 ポートのピン配置

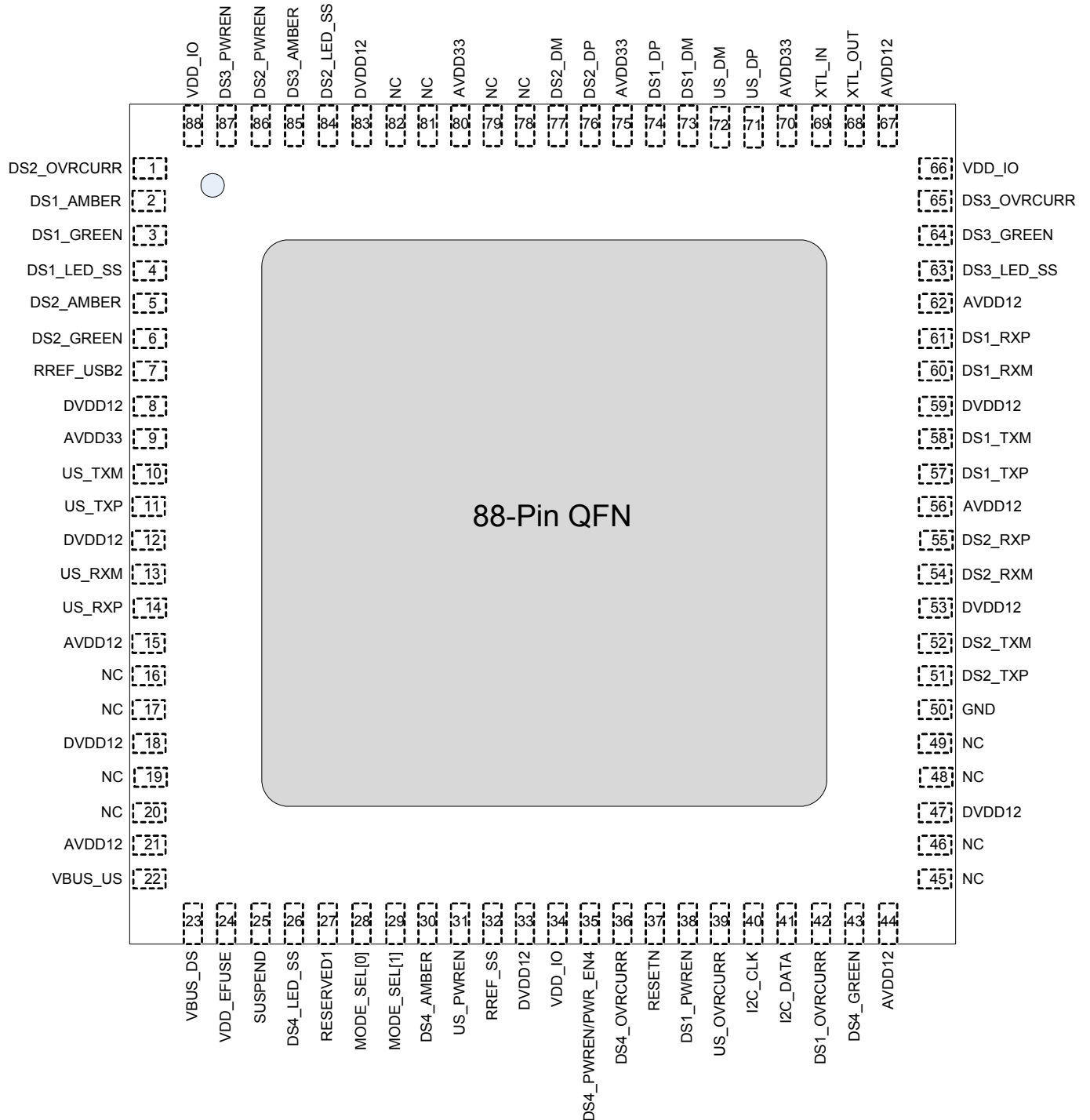


図 11. HX3 88 ピン QFN 4 ポートのピン配置

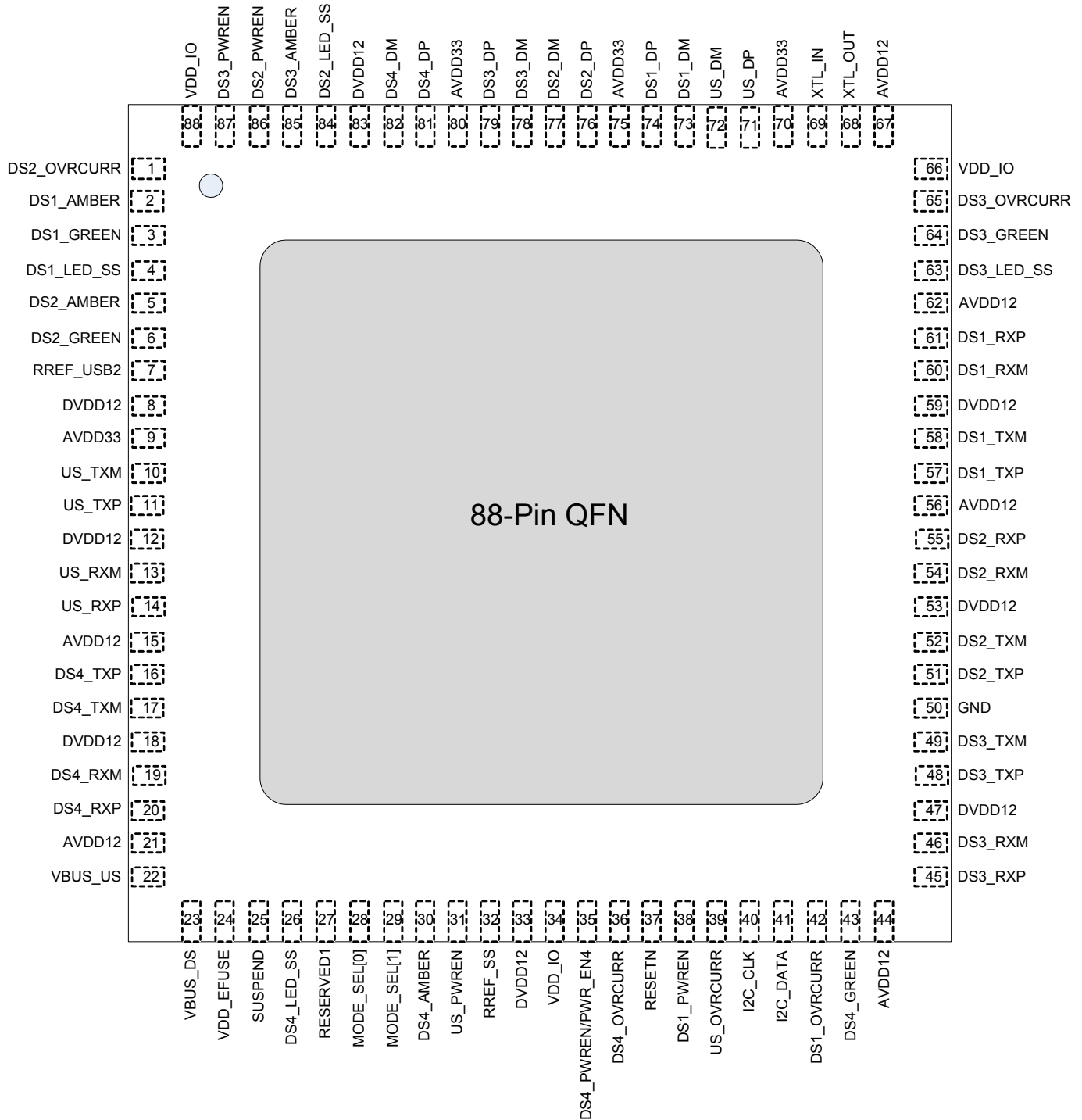


図 12. CYUSB3312 の HX3 100 ボール BGA ピン配置

A1	A2	A3	A4	A5	A6	A7	A8	A9	A10
DS3_PWR EN	NC	NC	AVDD33	DS2_DM	DS2_DP	AVDD33	US_DM	US_DP	AVDD12
B1	B2	B3	B4	B5	B6	B7	B8	B9	B10
DS2_OVR CURR	DS2_PWR EN	DS3_AMBE R	VDD_IO	VSS	AVDD33	DS3_OVR CURR	DS3_GREE N	DS3_LED_ SS	DVDD12
C1	C2	C3	C4	C5	C6	C7	C8	C9	C10
US_TXM	DS1_AMBE R	DS2_LED_ SS	NC	NC	VSS	DS1_DP	DS1_DM	AVDD12	DS1_RXM
D1	D2	D3	D4	D5	D6	D7	D8	D9	D10
US_TXP	DS1_LED_ SS	DS1_GREE N	DVDD12	VSS	DVDD12	VSS	DVDD12	VSS	DS1_RXP
E1	E2	E3	E4	E5	E6	E7	E8	E9	E10
DVDD12	RREF_USB 2	DS2_GREE N	DS2_AMBE R	XTL_IN	XTL_OUT	VDD_IO	DS1_TXM	VSS	DVDD12
F1	F2	F3	F4	F5	F6	F7	F8	F9	F10
US_RXM	VSS	AVDD33	MODE_SE L[1]	DVDD12	DS4_OVR CURR	RESETN	DS1_TXP	AVDD12	DS2_RXP
G1	G2	G3	G4	G5	G6	G7	G8	G9	G10
US_RXP	VBUS_DS	SUSPEND	RESERVE D1	MODE_SE L[0]	VDD_IO	DS4_PWR EN	I2C_DATA	VSS	DS2_RXM
H1	H2	H3	H4	H5	H6	H7	H8	H9	H10
AVDD12	VBUS_US	VDD_EFUS E	DS4_LED_ SS	RREF_SS	VSS	DS2_TXM	DS2_TXP	DS4_GREE N	AVDD12
J1	J2	J3	J4	J5	J6	J7	J8	J9	J10
VSS	AVDD12	VSS	DS4_AMBE R	US_PWRE N	I2C_CLK	DS1_PWR EN	DS1_OVR CURR	VSS	NC
K1	K2	K3	K4	K5	K6	K7	K8	K9	K10
NC	NC	DVDD12	NC	NC	US_OVRC URR	NC	NC	DVDD12	NC

図 13. CYUSB3314, USB332x の HX3 100 ボール BGA ピン配置

A1	A2	A3	A4	A5	A6	A7	A8	A9	A10
DS3_PWR EN	DS4_DM	DS4_DP	AVDD33	DS2_DM	DS2_DP	AVDD33	US_DM	US_DP	AVDD12
B1	B2	B3	B4	B5	B6	B7	B8	B9	B10
DS2_OVR CURR	DS2_PWR EN	DS3_AMB ER	VDD_IO	VSS	AVDD33	DS3_OVR CURR	DS3_GRE EN	DS3_LED _SS	DVDD12
C1	C2	C3	C4	C5	C6	C7	C8	C9	C10
US_TXM	DS1_AMB ER	DS2_LED _SS	DS3_DP	DS3_DM	VSS	DS1_DP	DS1_DM	AVDD12	DS1_RXM
D1	D2	D3	D4	D5	D6	D7	D8	D9	D10
US_TXP	DS1_LED _SS	DS1_GRE EN	DVDD12	VSS	DVDD12	VSS	DVDD12	VSS	DS1_RXP
E1	E2	E3	E4	E5	E6	E7	E8	E9	E10
DVDD12	RREF_US B2	DS2_GRE EN	DS2_AMB ER	XTL_IN	XTL_OUT	VDD_IO	DS1_TXM	VSS	DVDD12
F1	F2	F3	F4	F5	F6	F7	F8	F9	F10
US_RXM	VSS	AVDD33	MODE_SE L[1]	DVDD12	DS4_OVR CURR	RESETN	DS1_TXP	AVDD12	DS2_RXP
G1	G2	G3	G4	G5	G6	G7	G8	G9	G10
US_RXP	VBUS_DS	SUSPEND	RESERVE D1	MODE_SE L[0]	VDD_IO	DS4_PWR EN	I2C_DATA	VSS	DS2_RXM
H1	H2	H3	H4	H5	H6	H7	H8	H9	H10
AVDD12	VBUS_US	VDD_EFU SE	DS4_LED _SS	RREF_SS	VSS	DS2_TXM	DS2_TXP	DS4_GRE EN	AVDD12
J1	J2	J3	J4	J5	J6	J7	J8	J9	J10
VSS	AVDD12	VSS	DS4_AMB ER	US_PWR EN	I2C_CLK	DS1_PWR EN	DS1_OVR CURR	VSS	DS3_RXM
K1	K2	K3	K4	K5	K6	K7	K8	K9	K10
DS4_TXP	DS4_TXM	DVDD12	DS4_RXP	DS4_RXM	US_OVRC URR	DS3_TXP	DS3_TXM	DVDD12	DS3_RXP

表 4. CYUSB331X および CYUSB332X の 88 ピン QFN, 100 ボール BGA ピン配置

ピン名		タイプ	ピン番号	ボール番号	内容
CYUSB3312	CYUSB3314 CYUSB3324 CYUSB3326 CYUSB3328				
US ポート					
US_RXP		I	14	G1	スーパースピード受信信号 (+)
US_RXM		I	13	F1	スーパースピード受信信号 (-)
US_TXP		O	11	D1	スーパースピード送信信号 (+)
US_TXM		O	10	C1	スーパースピード送信信号 (-)
US_DP		I/O	71	A9	USB2.0 データ (+)
US_DM		I/O	72	A8	USB2.0 データ (-)
US_OVRCURR		I	39	K6	CYUSB3324/3328: ACA-Dock モード内で US ポート用に過電流検出入力 ACA-Dock モードが 24 ページの コンフィギュレーション オプション によって無効にされると、このピンは 10kΩ 抵抗を使って VDD_IO にプルアップする必要がある。他の型番: このピンは 10kΩ 抵抗を使って VDD_IO にプルアップする必要がある
US_PWREN ^[5]		I/O	31	J5	CYUSB3324/3328: ACA-Dock モード内の US ポート用に VBUS 電源イネーブル出力 ACA-Dock モードが 24 ページの コンフィギュレーション オプション によって無効にされると、このピンは PIN-STRAP が有効でない時にフローティングのままにされることがある。他の型番: このピンは PIN-STRAP (ピン番号 63) が有効でない時にフローティングのままにされることがある
PWR_SW_POL ^[6]					ピンストラップ コンフィギュレーション モードでは、このピンは PWR_SW_POL と呼ばれる
DS1 ポート					
DS1_RXP		I	61	D10	スーパースピード受信信号 (+)
DS1_RXM		I	60	C10	スーパースピード受信信号 (-)
DS1_TXP		O	57	F8	スーパースピード送信信号 (+)
DS1_TXM		O	58	E8	スーパースピード送信信号 (-)
DS1_DP		I/O	74	C7	USB2.0 データ (+)
DS1_DM		I/O	73	C8	USB2.0 データ (-)
DS1_OVRCURR		I	42	J8	DS1 ポートの過電流検出入力
DS1_PWREN ^[5]		I/O	38	J7	DS1 ポートの VBUS 電源イネーブル出力ポートが無効の場合、このピンはトライステート状態になる
DS1_CDP_EN ^[6]					ピンストラップ コンフィギュレーション モードでは、このピンは DS1_CDP_EN と呼ばれる。
DS1_AMBER ^[5]		I/O	2	C2	DS1 ポートの LED_AMBER 出力
ACA_DOCK ^[6]					ピンストラップ コンフィギュレーション モードでは、このピンは ACA-DOCK と呼ばれる。
DS1_GREEN ^[5]		I/O	3	D3	CYUSB3312/3314/3324: DS1 ポートの LED_GREEN 出力
DS1_VBUSEN_SL ^[5]					CYUSB3326/3328: SS ポート 1 の VBUS 電源イネーブル出力
PORT_DISABLE[0] ^[6]					ピンストラップ コンフィギュレーション モードでは、このピンは PORT_DISABLE[0] と呼ばれる。
DS1_LED_SS ^[5]		I/O	4	D2	DS1 ポートの LED_SS 出力
PORT_DISABLE[1] ^[6]					ピンストラップ コンフィギュレーション モードでは、このピンは PORT_DISABLE[1] と呼ばれる。

注
5. このピンはカスタム ファームウェアを使用して GPIO として設定することができます。詳しくは、www.cypress.com/support にお問い合わせください。
6. ピンストラップ コンフィギュレーションの詳細については、25 ページの表 6 を参照してください。

表 4. CYUSB331X および CYUSB332X の 88 ピン QFN, 100 ボール BGA ピン配置 (続き)

ピン名		タイプ	ピン番号	ボール番号	内容
CYUSB3312	CYUSB3314 CYUSB3324 CYUSB3326 CYUSB3328				
DS2 ポート					
DS2_RXP		I	55	F10	スーパースピード受信信号 (+)
DS2_RXM		I	54	G10	スーパースピード受信信号 (-)
DS2_TXP		O	51	H8	スーパースピード送信信号 (+)
DS2_TXM		O	52	H7	スーパースピード送信信号 (-)
DS2_DP		I/O	76	A6	USB2.0 データ (+)
DS2_DM		I/O	77	A5	USB2.0 データ (-)
DS2_OVRCURR		I	1	B1	DS2 ポートの過電流検出入力
DS2_PWREN ^[7]		I/O	86	B2	DS2 ポートの VBUS 電源イネーブル出力。ポートが有効の場合、このピンはトライステート状態になる。
DS2_CDP_EN ^[8]					ピンストラップ コンフィギュレーション モードでは、このピンは DS2_CDP_EN と呼ばれる。
DS2_AMBER ^[7]		I/O	5	E4	DS2 ポートの LED_AMBER 出力
NON_REMOVABLE[0] ^[8]					ピンストラップ コンフィギュレーション モードでは、このピンは NON_REMOVABLE[0] と呼ばれる。
DS2_GREEN ^[7]		I/O	6	E3	CYUSB3312/3314/3324: DS2 ポートの LED_GREEN 出力
DS2_VBUSEN_SL ^[7]					CYUSB3326/3328: SS ポート 2 の VBUS 電源イネーブル出力
NON_REMOVABLE[1] ^[8]					ピンストラップ コンフィギュレーション モードでは、このピンは NON_REMOVABLE[1] と呼ばれる。
DS2_LED_SS ^[7]		I/O	84	C3	DS2 ポートの LED_SS 出力
PWR_EN_SEL ^[8]					ピンストラップ コンフィギュレーション モードでは、このピンは PWR_EN_SEL と呼ばれる。
DS3 ポート					
NC	DS3_RXP	I	45	K10	スーパースピード受信信号 (+)
NC	DS3_RXM	I	46	J10	スーパースピード受信信号 (-)
NC	DS3_TXP	O	48	K7	スーパースピード送信信号 (+)
NC	DS3_TXM	O	49	K8	スーパースピード送信信号 (-)
NC	DS3_DP	I/O	79	C4	USB2.0 データ (+)
NC	DS3_DM	I/O	78	C5	USB2.0 データ (-)
DS3_OVRCURR		I	65	B7	CYUSB3314/3324/3326/3328: DS3 ポートの過電流検出入力 CYUSB3312: このピンは 10kΩ 抵抗を使って VDD_IO にプルアップする必要がある
DS3_PWREN ^[7]		I/O	87	A1	DS3 ポートの VBUS 電源イネーブル出力。ポートが有効の場合、このピンはトライステート状態になる。
DS3_CDP_EN ^[8]					ピンストラップ コンフィギュレーション モードでは、このピンは DS3_CDP_EN と呼ばれる。
DS3_AMBER ^[7]		I/O	85	B3	DS3 ポートの LED_AMBER 出力
VID_SEL[2] ^[8]					ピンストラップ コンフィギュレーション モードでは、このピンは VID_SEL[2] と呼ばれる。

注
7. このピンはカスタム ファームウェアを使用して GPIO として設定することができます。詳しくは、www.cypress.com/support にお問い合わせください。
8. ピンストラップ コンフィギュレーションの詳細については、25 ページの表 6 を参照してください。

表 4. CYUSB331X および CYUSB332X の 88 ピン QFN, 100 ボール BGA ピン配置 (続き)

ピン名		タイプ	ピン番号	ボール番号	内容
CYUSB3312	CYUSB3314 CYUSB3324 CYUSB3326 CYUSB3328				
DS3_GREEN ^[9]		I/O	64	B8	CYUSB3312/3314/3324: DS3 ポートの LED_GREEN 出力
DS3_VBUSEN_SL ^[9]					CYUSB3328: SS ポート 3 の VBUS 電源イネーブル出力
VID_SEL[1] ^[10]					ピンストラップ コンフィギュレーション モードでは、このピンは VID_SEL[1] と呼ばれる。ピンストラップ コンフィギュレーションの詳細については、25 ページの表 6 をご参照
DS3_LED_SS ^[9]		I/O	63	B9	DS3 ポートの LED_SS 出力
PIN_STRAP ^[10]					ピンストラップ コンフィギュレーション モードでは、このピンは PIN_STRAP と呼ばれる。10kΩ 抵抗を介して VDD_IO に接続されると、このピンは HX3 用に PIN-STRAP コンフィギュレーション モードを有効にする。
DS4 ポート					
NC	DS4_RXP	I	20	K4	スーパースピード受信信号 (+)
NC	DS4_RXM	I	19	K5	スーパースピード受信信号 (-)
NC	DS4_TXP	O	16	K1	スーパースピード送信信号 (+)
NC	DS4_TXM	O	17	K2	スーパースピード送信信号 (-)
NC	DS4_DP	I/O	81	A3	USB2.0 データ (+)
NC	DS4_DM	I/O	82	A2	USB2.0 データ (-)
DS4_OVRCURR		I	36	F6	CYUSB3314/3324/3326/3328: DS4 ポートの過電流検出入力。 CYUSB3312: このピンは 10kΩ 抵抗を使って VDD_IO にプルアップする必要がある
DS4_PWREN/PWR_EN4		I/O	35	G7	DS4 ポートの VBUS 電源イネーブル出力。Blaster Plus ツールを使用してギャングモードで設定されると、このピンは電源イネーブル出力としても使用される。ポートが有効の場合、このピンはトライステート状態になる。
DS4_CDP_EN ^[10]					ピンストラップ コンフィギュレーション モードでは、このピンは DS4_CDP_EN と呼ばれる。
DS4_AMBER ^[9]		I/O	30	J4	DS4 ポートの LED_AMBER 出力
I2C_DEV_ID ^[10]					ピンストラップ コンフィギュレーション モードでは、このピンは I2C_DEV_ID と呼ばれる。
DS4_GREEN ^[9]		I/O	43	H9	CYUSB3312/3314/3324: DS4 ポートの LED_GREEN 出力
DS4_VBUSEN_SL					CYUSB3328: SS ポート 4 の VBUS 電源イネーブル出力
VID_SEL[0] ^[10]					ピンストラップ コンフィギュレーション モードでは、このピンは VID_SEL[0] と呼ばれる。
DS4_LED_SS		I/O	26	H4	DS4 ポートの LED_SS 出力。25 ページの図 16 に示すように、LED は GND に接続しなければならない。LED が未使用の場合、このピンは VDD_IO に接続されている 10kΩ 抵抗を使って HIGH にプルアップする必要がある。
RESERVED1		I	27	G4	このピンは 10kΩ 抵抗を使って VDD_IO にプルアップする必要がある
モード選択、クロックおよびリセット					
MODE_SEL[0]		I	28	G5	デバイス動作モード選択ビット 0 ; 24 ページの表 5 をご参照
MODE_SEL[1]		I	29	F4	デバイス動作モード選択ビット 1 ; 24 ページの表 5 をご参照
XTL_OUT		A	68	E6	水晶発振器出力
XTL_IN		A	69	E5	水晶発振器入力
RESETN		I	37	F7	アクティブ LOW リセット入力
I2C_CLK		I/O	40	J6	I ² C クロック
I2C_DATA		I/O	41	G8	I ² C データ

注
9. このピンはカスタム ファームウェアを使用して GPIO として設定することができます。詳しくは、www.cypress.com/support にお問い合わせください。
10. ピンストラップ コンフィギュレーションの詳細については、25 ページの表 6 を参照してください。

表 4. CYUSB331X および CYUSB332X の 88 ピン QFN, 100 ボール BGA ピン配置 (続き)

ピン名		タイプ	ピン番号	ボール番号	内容
CYUSB3312	CYUSB3324/3328				
SUSPEND		I/O	25	G3	ハブ サスペンド ステータス インジケータ。このピンは、SS と USB2.0 ハブの両方がサスペンド状態になればアサートされ、そのハブのいずれかがサスペンド状態を終了した場合はデアサート
電源とグラウンド					
VDD_EFUSE		PWR	24	H3	1.2V (通常動作の場合) , 2.5V (プログラミング用の場合) ユーザーは 1.2V に接続することが必要
AVDD12		PWR	15, 21, 44, 56, 62, 67	A10, C9, F9, H1, H10, J2	1.2V アナログ電源
GND		PWR	50	B5, C6, D5, D7, D9, E9, F2, G9, H6, J1, J3, J9	GND ピン
DVDD12		PWR	8, 12, 18, 33, 47, 53, 59, 83	B10, D4, D6, D8, E1, E10, F5, K3, K9	1.2V コア電源供給
VBUS		PWR	22	H2	CYUSB3324/3328: VBUS_US ピンをローカルの 5V 電源に接続。ACA-Dock モードが 24 ページの コンフィギュレーション オプション によって無効にされると、このピンは US ポートから VBUS に接続する必要がある。 他の型番: このピンは US ポートから VBUS に接続する必要がある。
VBUS_DS		PWR	23	G2	このピンは HX3 内の Apple 充電回路への電源供給に使用する。BC v1.2 コンプライアンス テスト用に、ピンを GND に接続する。通常動作には、ピンをローカルの 5V 電源に接続。
AVDD33		PWR	9, 70, 75, 80	A4, A7, B6, F3	3.3V アナログ電源
VDD_IO		PWR	34, 66, 88	B4, E7, G6	3.3V の I/O 電源供給
USB 高精度抵抗					
RREF_USB2		A	7	E2	このピンを高精度抵抗 (6.04kΩ ±1%) に接続し、USB2.0 PHY 用の電流リファレンスを生成
RREF_SS		A	32	H5	SS PHY 終端インピーダンスのキャリブレーションのために、このピンを高精度抵抗 (200Ω ±1%) に接続。

システム インターフェース

アップストリーム ポート (US)

このポートは USB3.0 の仕様に準拠し、統合された 1.5kΩ プルアップ抵抗と末端抵抗が含まれています。US ポートに接続されている OTG ホストを充電するために ACA-Dock にも対応しています。

ダウンストリーム ポート (DS1, 2, 3, 4)

DS ポートは USB3.0 の仕様に準拠しており、15kΩ プルダウン抵抗と末端抵抗を搭載しています。ポートは無効か有効にすることができ、着脱可能取り外し不可のオプションに設定することができます。BC v1.2 の充電は初期設定で有効にされ、設定オプション (**コンフィギュレーション オプション** を参照) を使用して各 DS ポート上を無効にすることができます。

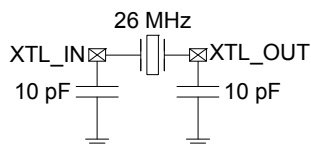
コミュニケーション インターフェース (I²C)

インターフェースはインター IC バス仕様書の 3.0 版に従い、基準モード周波数 (100kHz) と高速モード周波数 (400kHz) をサポートしています。HX3 はスレープモードとマスターモードで I²C をサポートしています。I²C インターフェースはマルチマスターの動作モードをサポートしています。仕様に基づき、両方の SCL と SDA 信号には外部プルアップ抵抗が必要となります。HX3 用の VDD IO は 3.3V であり、I²C のプルアップ抵抗は同じ電源に接続されることが想定されます。

発振器

HX3 には、周波数が 26MHz で、並列共振と基本モードでの精度が ±150ppm の外部水晶が必要となります。水晶駆動回路は低電力駆動レベル (<200μW) で可能です。XTL_OUT ピンと XTL_IN ピンへの水晶発振器の接続は **図 14** に示します。

図 14. 水晶発振器の接続



GPIO

HX3 GPIO は、過電流の検知、外部電源切り替えの制御および LED の駆動に使用されます。これらのピンはそれぞれ最大 4mA の電流を吸い込むことができます。GPIO は入力コンフィギュレーション用のピンストラップも有効にします。詳細については、**表 6** を参照してください。

電源制御

PWR_EN[1-4] と OV_CURR[1-4] ピンは HX3 を外部電源スイッチにインターフェースで接続します。これらのピンは、DS ポート電源に応じた電源切り替えを制御し、過電流状態を監視するために使用されます。電源切り替え極性と電源制御モード (個別モードとギャングモード) は、設定オプションを使用することで変更できます。

リセット

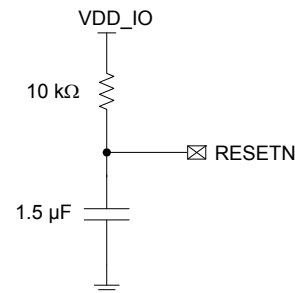
HX3 は 3.3V と 1.2V の外部電源で動作します。これら 2 つの電源間には電源シーケンスの要求がありません。ただし、RESETN ピンは、両方の電源が安定するまで LOW に維持する必要があります。

図 15 に示されるように、RESETN ピンは、外付け抵抗を介して VDD_IO に接続され、外付けコンデンサ (最小 5ms の時定数) を介してグランド (GND) に接続されます。これにより、バ

ワーオン リセット (POR) 用にクリーンなりセット信号を生成します。

HX3 は内部電圧低下の検出に対応していません。システムがこの機能を必要とする場合、電源がその有効動作範囲以下になると、外部リセットを RESETN ピンに与える必要があります。

図 15. リセットの接続



コンフィギュレーション モードの選択

コンフィギュレーション オプションは MODE_SEL ピンやピンストラップ イネーブルピン (PIN_STRAP) を介して選択されます。電源投入後、これらのピンは、コンフィギュレーション オプションを決定するために内蔵のブートローダーによってサンプリングされます (**表 5** を参照)。

表 5. HX3 ブート シーケンス

MODE SEL[1]	MODE SEL[0]	HX3 コンフィギュレーション モード
0	0	Reserved。このモードを使用しない
1	1	内部 ROM コンフィギュレーション
0	1	I ² C マスター、I ² C EEPROM* からコンフィギュレーションを読み出す。
1	0	I ² C スレープ、外部の I ² C マスター* から設定

* サイプレスが提供したファームウェアを www.cypress.com/hx3 からダウンロードする

コンフィギュレーション オプション

HX3 は次のいずれかを使って設定できます。

- eFuse (ワンタイム プログラマブル メモリ)
- Pin-Strap (電源投入時に専用ピンからコンフィギュレーションを読み出す)
- EEPROM などの外部 I²C のスレープ
- 外部 I²C マスター

I²C マスター/スレープのコンフィギュレーションはピンストラップのコンフィギュレーションをオーバーライドします。ピンストラップは eFuse コンフィギュレーションをオーバーライドし、eFuse コンフィギュレーションは内部 ROM コンフィギュレーションをオーバーライドします。

eFuse のコンフィギュレーション

HX3 は電氣的に切断することができるチップ上の OTP 要素である eFuse が含まれています。eFuses はブートローダーにより読み出されるユーザー固有の設定を決定します。eFuse プログラミングは、プログラミング条件を制御できる工場や販売代理店でのみサポートされます。eFuse プログラミングは次の条件でサポートされます。温度範囲: 25°C ~ 70°C, プログラミング電圧: 2.5V ~ 2.7V。

ピンストラップのコンフィギュレーション

ピンストラップは、製品オプション (5 ページの表 1 を参照) を選択するのに対応し、EEPROM を追加しなくても再設定できるようにしたものです。ピンストラップのコンフィギュレーションは 88 ピン QFN のピン #63 を HIGH にプルアップすることで有効にされます。25 ページの表 6 には、ピンストラップを介してサポートされているコンフィギュレーション オプションおよびこの目的に使用される GPIO を示します。図 16 と図 17 には、ピンストラップと LED の接続が必要な場合に、またはピンストラップのみが必要な場合に GPIO がどのように接続される必要があるかを示します。

HX3 は電源投入時に、ピンストラップ GPIO をサンプリングします。フローティングストラップは無効とみなされ、初期設定コンフィギュレーションが使用されます。PIN_STRAP (88 ピン QFN のピン #63) がフローティングにされている場合、全てのストラップ入力は無効とみなされます。GPIO は、ウィークプルアップ (10kΩ) またはプルダウン (10kΩ) に接続された時、それぞれに対応して「1」または「0」に設定されたとみなされます。電源投入、リセット時に初期サンプリングした後、GPIO は通常の機能で使用されます。

図 16. LED 付きのピンストラップまたは LED 専用の接続

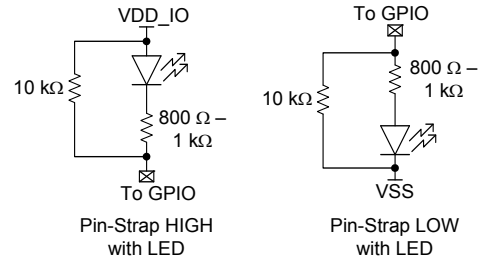


図 17. ピンストラップの接続

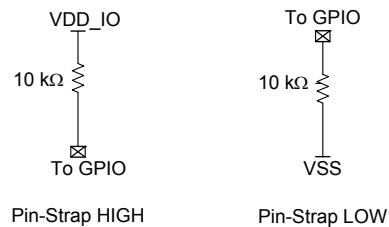


表 6. ピンストラップ コンフィギュレーション

88QFN のピン番号	ピンストラップ名	ストラップ「0」 ^[11]	ストラップ「1」 ^[11]		
30	I2C_DEV_ID ^[12]	ID0: HX3 I ² C スレーブのアドレス (7 ビット) は 0x60 これも 68 ピン QFN パッケージ用の I ² C スレーブの初期設定アドレスである	ID1: HX3 I ² C スレーブのアドレス (7 ビット) は 0x58		
31	PWR_SW_POL	電源イネーブルおよび過電流がアクティブ LOW になる。	電源イネーブルおよび過電流がアクティブ HIGH になる。		
2	ACA_DOCK	無効	有効		
84	PWR_EN_SEL	個別モード	ギャングモード		
63	PIN_STRAP ^[13]	ピンストラップなし	ピンストラップ コンフィギュレーションが有効		
4	PORT_DISABLE ^[1]	PORT_DISABLE ^[1:0] =			
3	PORT_DISABLE ^[0]	b'00: DS1, DS2, DS3, DS4 アクティブ b'01: DS1, DS2, DS3 アクティブ b'10: DS1, DS2 アクティブ b'11: DS1 アクティブ ピンストラップは工場出荷時の設定で無効にされたポートを有効にできない			
6	NON_REMOVABLE ^[1] ^[14]	NON_REMOVABLE ^[1:0] =			
5	NON_REMOVABLE ^[0] ^[14]	b'00: DS1, DS2, DS3, DS4 取り外し可能 b'01: DS1, DS2, DS3 取り外し可能 b'10: DS1, DS2 取り外し可能 b'11: DS1 取り外し可能			
85	VID ^[2]	Reserved。PIN_STRAP が有効で、CY VID が必要な場合、VID ^[2:0] を「1」にストラップ			
64	VID ^[1]				
43	VID ^[0]				
38	DS1_CDP_EN ^[15]	ストラップ「0」	ストラップ「1」	ストラップ「0」	ストラップ「1」
		DS1 CDP が有効	DS1 CDP が無効	DS1 CDP が無効	DS1 CDP が有効
86	DS2_CDP_EN ^[15]	DS2 CDP が有効	DS2 CDP が無効	DS2 CDP が無効	DS2 CDP が有効
87	DS3_CDP_EN ^[15]	DS3 CDP が有効	DS3 CDP が無効	DS3 CDP が無効	DS3 CDP が有効
35	DS4_CDP_EN ^[15]	DS4 CDP が有効	DS4 CDP が無効	DS4 CDP が無効	DS4 CDP が有効

注
 11. 図 16 と図 17 を参照してください。
 12. I2C_DEV_ID は HX3 が I²C スレーブ モードに移行した場合にのみ有効になります
 13. VID、PORT_DISABLE、NON_REMOVABLE はグループストラップです。グループストラップのピンの 1 つがフローティングされた場合 (INVALID)、そのグループ入力は INVALID となり、初期設定は上書きされません。
 14. これらの DS ポートは外部へむき出しになっているポートであり、それらに接続するデバイスは取り外し可能です。
 15. PWR_SW_POL がアクティブ LOW に設定されると、DSx_CDP_EN はアクティブ LOW 入力となります。同様に、PWR_SW_POL がアクティブ HIGH に設定されると、DSx_CDP_EN はアクティブ HIGH 入力となります。

I²C のコンフィギュレーション

MODE_SEL ピン (24 ページの表 5 を参照) を介する I²C のコンフィギュレーション用に有効にされると、HX3 は I²C のマスターまたは I²C のスレーブとして設定できます。HX3 のコンフィギュレーション データは最大 197 バイトであり、HX3 のファームウェアは 10KB です。HX3 のファームウェアもコンフィギュレーション設定を含むことに注意してください。

I²C マスターとしての HX3

HX3 は、サイズ範囲が 16 ~ 64KB の外部 I²C の EEPROM からコンフィギュレーションを読み出します。24LC128 はサポートされている EEPROM の一例です。26 ページの表 7 の bSignature と bImageType フィールドの内容に基づいて HX3 は以下の動作の 1 つを行います。

- bSignature が「CY」で、bImageType が 0xD4 の場合は、EEPROM からカスタム コンフィギュレーション設定をロードする。
- bSignature が「CY」で、bImageType が 0xB0 の場合は、サイプレスが提供したファームウェアを EEPROM からロードする。このファームウェアはコンフィギュレーション設定も含まれます。
- bSignature が「CY」以外の場合、HX3 はベンダー固有のモード内でエミュレートする。

EEPROM の内容は使いやすい Cypress Blaster Plus ツールで更新できます。Blaster Plus は、HX3 を設定するための GUI ベースのツールです。このツールで以下のことができます。

- サイプレスが提供したファームウェアを PC から HX3 の USB ポートを介してダウンロードして、HX3 の I²C ポートに接続している EEPROM に格納します。
- EEPROM からコンフィギュレーション設定を読み出します。これらの設定は Blaster Plus GUI に表示されます。必要に応じて設定を変更します。
- 更新した設定を EEPROM にライトバックします。さらに、外部で使用するためにイメージ ファイルを作成することができます。

Blaster Plus ツール、ユーザーガイドおよびサイプレスが提供したファームウェアについては、www.cypress.com/hx3 にアクセスしてください。

I²C スレーブとしての HX3

外部 I²C マスターは 26 ページの表 7 の EEPROM マップに従い HX3 にコンフィギュレーション設定をプログラムすることができます。または、コンフィギュレーション設定を含んでいる HX3 ファームウェア (<10 KB) もプログラムできます。Blaster Plus ツールを使用して、HX3 ファームウェアまたはコンフィギュレーション イメージ ファイルを作成することをお奨めします。イメージ ファイルを作成している間に、HX3 の I²C のスレーブ アドレスを提供する必要があります。HX3 の I²C スレーブ アドレスについては、表 6 を参照してください。

表 7. EEPROM マップ

I ² C オフセット	ビット	名称	初期設定	説明
0	7:0	bSignature LSB ("C")	0x43	「CY」ASCII テキストで初期設定された 2 バイトのシグネチャの最初のバイト シグネチャが無効の場合、ハブがベンダー固有のデバイスとしてエミュレーションする
1	7:0	bSignature MSB ("Y")	0x59	「CY」ASCII テキストで初期設定された 2 バイトのシグネチャの 2 番目のバイト。シグネチャが無効の場合、ハブがベンダー固有のデバイスとしてエミュレーションする
2	7:6	bImageCTL	b'00	Reserved
	5:4	I ² C Speed	b'11	b'01: 400kHz b'11: 100kHz
	3:1	bImageCTL	b'000	Reserved
	0	bImageCTL	0	0: 2 進数実行ファイル 1: データファイル
3	7:0	bImageType	0xD4	0xD4: 負荷専用コンフィギュレーション 0xB0: 負荷ファームウェア ブート イメージ 全ての他の bImageType がエラー コードを返す。
4	7:0	bD4Length	40	bD4Length はオフセット 5 からの長さとしてバイト単位で定義 I ² C のオフセット バイト (0 ~ 4 ビット) は先頭バイト bD4Length = 6: VID, PID と DID のみを更新 bD4Length = 18: コンフィギュレーションオプション (PHY トリムなし) bD4Length = 40: コンフィギュレーション (PHY トリムオプションあり) bD4Length > 40: ユーザーが有効な文字列ディスクリプタを提供する必要がある bD4Length > 192: エラー
5	7:0	VID [7:0]	0xB4	カスタム ベンダー ID - LSB
6	7:0	VID [15:8]	0x04	カスタム ベンダー ID - MSB
7	7:0	PID [7:0]	0x04	カスタム製品 ID (PID)
8	7:0	PID [15:8]	0x65	初期設定: 0x6504 別の PID が USB2.0 用に使用される場合、USB2.0 PID はオフセット 35 と 36 から読み出される。 そうでなければ、USB2.0 PID = PID+2; デフォルト値: 0x6506

表 7. EEPROM マップ (続き)

I ² C オフセット	ビット	名称	初期設定	説明
9	7:0	DID [7:0]	00 - 88 ピン QFN, 10 - 68 ピン QFN	カスタム デバイス ID - 改訂 - LSB
10	7:0	DID [15:8]	50	カスタム デバイス ID - 改訂 - MSB
11	7:0	Reserved	0	Reserved
12	7:4	SHARED_LINK_EN	b'0000	DS ポート上のシェアド リンクを有効にする bit[7:4]=DS4, DS3, DS2, DS1 0: シェアド リンクが有効にされない 1: シェアド リンクが有効にされる
	3:0	SHC_ACTIVE_PORTS [3:0]	b'1111	スーパースピード ポートが有効かどうかを示す bit[3:0] = DS4, DS3, DS2, DS1 0: 非アクティブ 1: アクティブ
13	7:0	POWER_ON_TIME	0x32	電源投入シーケンスがポートで開始してから電源がそのポート (bPwron2PwrGood) に適切に供給されるまでの時間 (2ms の間隔)
14	7:4	REMOVABLE_PORTS [3:0]	b'1111	ポートが取り外し可能かどうかを示す bit[7:4]=DS4, DS3, DS2, DS1 0: 取り外し不可能 1: 取り外し可能
	3:0	UHC_ACTIVE_PORTS [3:0]	b'1111	USB2.0 ポートが有効かどうかを示す bit[3:0] = DS4, DS3, DS2, DS1 0: 非アクティブ 1: アクティブ
15	7	SS_LED_PIN_CONTROL	0	ポート 1 ~ 4: SS LED が無効 0: DS[1:4] LED SS は LED 点灯 LED は、SS ポートがアクティブで無効な状態ではない時に点灯 1: DS[1:4] LED SS は LED が点灯しない
	6	GREEN_LED_PIN_CONTROL	0	ポート 1 ~ 4: USB2.0 の緑色 LED が無効 0: DS[1:4] GREEN は LED 点灯 1: DS[1:4] GREEN は LED が点灯しない
	5	AMBER_LED_PIN_CONTROL	0	ポート 1 ~ 4: USB2.0 アンバー LED が無効 0: DS[1:4] AMBER は LED 点灯 1: DS[1:4] AMBER は LED が点灯しない
	4	PORT_INDICATORS	1	ポート インジケータを サポート 0: ポート インジケータはその対応する DS ポートについてサポートされず、USB2.0 PORT_INDICATOR リクエストは無効となる 1: ポート インジケータはその対応する DS ポートについてサポートされ、USB2.0 PORT_INDICATOR リクエストがインジケータを制御
	3	COMPOUND_HUB	0	コンパウンド デバイスを識別 0: ハブはコンパウンド デバイスの一部ではない 1: ハブはコンパウンド デバイスの一部
	2:1	Reserved	0	Reserved
	0	GANG	0	1: すべての DS ポートに対しギャングモードでポート電源切り替えが有効 0: 各 DS ポートに対して個別モードでポート電源切り替えが有効

表 7. EEPROM マップ (続き)

I ² C オフセット	ビット	名称	初期設定	説明
16	7	SUSPEND_INDICATOR_DISABLE	0	0: サスペンド インジケータが有効 1: サスペンド インジケータが無効
	6	SS_US_DISABLE	0	ハブ動作モード (USB3.0 または USB2.0) 0: USB3.0 ハブと USB2.0 ハブが有効 1: USB3.0 ハブが無効および USB2.0 ハブが有効
	5	PWR_EN_POLARITY	0	電源切り替え制御出力極性 0 = アクティブ LOW 1 = アクティブ HIGH
	4:0	PORT_POLARITY	b'00000	USB2.0 DP と DM を交換 bit[4:0] = DS4, DS3, DS2, DS1, US 1: ポート極性が交換される 0: ポート極性が交換されない
17	7:5	Reserved	0	Reserved
	4	BC_ENABLE	1	0: BC v1.2 が無効 1: BC v1.2 が有効
	3	ACA_DOCK	0	このビットがセットされると、US ポートでの ACA-Dock を有効にする。
	2	APPLE_XA	0	0 : Apple 部品の充電の最上限は 2.1A 1 : Apple 部品の充電の最上限は 1A
	1	Reserved	0	Reserved
	0	GHOST_CHARGE_EN	1	0: ゴースト充電が無効 1: ゴースト充電が有効
18	7:4	CDP_EN[3:0]	b'1111	ポートごとの充電設定 bit[7:4]=DS4, DS3, DS2, DS1 0: CDP が無効 1: CDP が有効
	3:0	DCP_EN[3:0]	b'0000	ポートごとの充電設定 bit[3:0] = DS4, DS3, DS2, DS1 0: DCP が無効 1: CDP が有効
19	7	EMBEDDED_HUB	0	このビットがセットされると、US はエンベデッドポートになり、VBUS_US ピンに接続された VBUS は無視
	6	ILLEGAL_DESCRIPTOR	1	このビットがセットされると、USB2.0 ハブ コントローラーは両方の 0x00 と 0x29 を有効なディスクリプタタイプとして許可。「0」の場合、0x29 のみが有効なディスクリプタタイプとして許可
	5	Reserved	1	Reserved
	4	OC_POLARITY	0	過電流入力極性 0 = アクティブ LOW 1 = アクティブ HIGH
	3:0	OC_TIMER	b'1000	過電流入力がフィルタリングされるミリ秒単位の時間
20	7:0	Reserved	0	Reserved
21	7:4	Reserved	0	Reserved
	3	STRING_DESCRIPTOR_ENABLE ^[16]	0	0: 文字列ディスクリプタ サポートが無効 1: 文字列ディスクリプタ サポートが有効 このフィールドで示されたように、文字列ディスクリプタがサポートされていない場合、ハブ コントローラーはサポートされている文字列ごとにゼロ以外のインデックス (コンパイル時にプログラム可能) を返し、サポートされていない文字列ごとに 0x00 を返す。
	2:0	Reserved	0	Reserved
22	7:0	Reserved	0	Reserved

注

16. 文字列ディスクリプタが LangID, メーカー, 製品およびシリアル番号をサポートしている場合、シリアル番号はデバイス固有のものでなければなりません。

表 7. EEPROM マップ (続き)

I ² C オフセット	ビット	名称	初期設定	説明
23	7:6	HS_AMPLITUDE_DS4	b'00	HS ドライバ振幅制御 ; HS ドライバ電流 : +0% ~ +7.5% b'00: 初期設定 b'01: +2.5% b'10: +5% b'11: +7.5%
	5:4	HS_AMPLITUDE_DS3	b'00	
	3:2	HS_AMPLITUDE_DS2	b'00	
	1:0	HS_AMPLITUDE_DS2	b'00	
24	7:6	HS_AMPLITUDE_US	b'00	すべてのポート用の HS ドライバ スロープ制御 b'0000: +15% b'0001: +5% b'0100: 初期設定 b'0101: -5% b'1111: -7.5%
	5:2	HS_SLOPE	b'0100	
	1:0	HS_TX_VREF	b'10	
25	7:3	HS_PREEMP_EN[4:0]	b'00000	DS4, DS3, DS2, DS1 と US ポートに対応した HS ドライバプリエンファシスが有効 0: プリエンファシスが無効 1: プリエンファシスが有効
	2	HS_PREEMP_DEPTH_DS4 ^[17]	0	HS ドライバプリエンファシスの深さ 0: +10% 1: +20%
	1	HS_PREEMP_DEPTH_DS3 ^[17]	0	
	0	HS_PREEMP_DEPTH_DS2 ^[17]	0	
26	7	HS_PREEMP_DEPTH_DS1 ^[17]	0	
	6	HS_PREEMP_DEPTH_US ^[17]	0	
	5	Reserved	1	Reserved
	4:1	PCS_TX_DEEMPH_DS4	0x6	USB3.0 Tx ドライバのディエンファシス値 0x3: -2.75 dB 0x6: -3.4 dB (初期設定) 0x9: -4.0 dB
27	0	Reserved	0	Reserved
	7:4	PCS_TX_DEEMPH_DS3	0x6	USB3.0 Tx ドライバのディエンファシス値 0x3: -2.75 dB 0x6: -3.4 dB (初期設定) 0x9: -4.0 dB
	3:0	PCS_TX_DEEMPH_DS2	0x6	
28	7:4	PCS_TX_DEEMPH_DS1	0x6	
	3:0	PCS_TX_DEEMPH_US	0x6	
29	7	Reserved	0	Reserved
	6	Reserved	1	Reserved
	5:0	PCS_TX_SWING_FULL_DS4	0x29	トランスミッタの起動振幅を調節 0x1F - 0.9V 0x29 - 1.0V (初期設定) 0x35 - 1.1V 0x3F - 1.2V
30	7:6	Reserved	0	Reserved
	5:0	PCS_TX_SWING_FULL_DS3	0x29	トランスミッタの起動振幅を調節 0x1F - 0.9V 0x29 - 1.0V (初期設定) 0x35 - 1.1V 0x3F - 1.2V

注

17. HS_PREEMP_DEPTH は、対応する HS_PREEMP_EN がそのポート用にセットされる時のみ有効です。

表 7. EEPROM マップ (続き)

I ² C オフセット	ビット	名称	初期設定	説明
31	7:6	Reserved	0	Reserved
	5:0	PCS_TX_SWING_FULL_DS2	0x29	トランスミッタの起動振幅を調節 0x1F - 0.9V 0x29 - 1.0V (初期設定) 0x35 - 1.1V 0x3F - 1.2V
32	7:6	Reserved	0	Reserved
	5:0	PCS_TX_SWING_FULL_DS1	0x29	トランスミッタの起動振幅を調節 0x1F - 0.9V 0x29 - 1.0V (初期設定) 0x35 - 1.1V 0x3F - 1.2V
33	7:6	Reserved	0	Reserved
	5:0	PCS_TX_SWING_FULL_US	0x29	トランスミッタの起動振幅を調節 0x1F - 0.9V 0x29 - 1.0V (初期設定) 0x35 - 1.1V 0x3F - 1.2V
34	7:0	Reserved	0	Reserved
35	7:0	UHC_PID [7:0]_LSB	0x06	USB2.0 PID。bD4Length ³ が 40 以上の場合、USB2.0 PID はこの場所から読み出される。
36	7:0	UHC_PID [15:8]_MSB	0x65	
37 ~ 44	7:0	Reserved	0	以降の拡張のため予約された 8 バイト
45	7:0	bLength: LangID	4	LangID のサイズ (N+2 として仕様書で定義)
46	7:0	DescType	3	文字列ディスクリプタ タイプ (定数値)
47	7:0	LangID - MSB	9	文字列言語 ID - wLangID の MSB
48	7:0	LangID - LSB	4	文字列言語 ID - wLangID の MSB
49	7:0	bLength: Manufacturer (X)	54	メーカー文字列の長さ (「bLength: LangID + bLength: Manufacturer + bLength: Product + bLength: Serial Number」 は、152 バイト以下でなければならない)。X ≤ 66
50	7:0	DescType	3	文字列ディスクリプタのタイプ (定数値)
51	7:0	bString: Manufacturer	「2」, 0, 「0」, 0, 「1」, 0, 「4」, 0, 「」, 0, 「C」, 0, 「y」, 0, 「p」, 0, 「r」, 0, 「e」, 0, 「s」, 0, 「s」, 0, 「」, 0, 「S」, 0, 「e」, 0, 「m」, 0, 「i」, 0, 「c」, 0, 「o」, 0, 「n」, 0, 「d」, 0, 「u」, 0, 「c」, 0, 「t」, 0, 「o」, 0, 「r」, 0	メーカーの文字列 : USB2.0 仕様書による UNICODE UTF-16LE: 「2014 Cypress Semiconductor」
49 + X	7:0	bLength: Product (Y)	22	製品名の文字列の長さ (「bLength: LangID + bLength: Manufacturer + bLength: Product + bLength: Serial Number」 は、152 バイト以下でなければならない)。Y ≤ 66
50 + X	7:0	DescType	3	文字列ディスクリプタのタイプ (定数値)

表 7. EEPROM マップ (続き)

I ² C オフセット	ビット	名称	初期設定	説明
51 + X	7:0	bString: Product	「C」, 0, 「Y」, 0, 「-」, 0, 「H」, 0, 「X」, 0, 「3」, 0, 「」, 0, 「H」, 0, 「U」, 0, 「B」, 0	製品名の文字列 : USB2.0 仕様書による UNICODE UTF-16LE: 「CY-HX3 HUB」
49 + X + Y	7:0	bLength: Serial Number (Z)	22	シリアル番号の文字列の長さ (「bLength: LangID + bLength: Manufacturer + bLength: Product + bLength: Serial Number」 は、152 バイト以下でなければならない)。Z ≤ 66
50 + X + Y	7:0	DescType	3	文字列ディスクリプタのタイプ (定数値)
51 + X + Y	7:0	bString: Serial Number	「1」, 0, 「2」, 0, 「3」, 0, 「4」, 0, 「5」, 0, 「6」, 0, 「7」, 0, 「8」, 0, 「9」, 0, 「A」, 0	シリアル番号の文字列 : USB2.0 仕様書による UNICODE UTF-16LE: 「123456789A」

EMI

HX3 は家電用の FCC 15B (米国) および EN55022 (ヨーロッパ) で概要を規定している EMI 要件を満たしています。HX3 は上記の仕様で概要を規定している発生源によって伝わる EMI に耐えて正常に機能し続けます。

ESD

HX3 はすべてのピンに内蔵 ESD 保護を備えています。これらのポードに備えられた ESD 保護レベルは JESD22-A114 仕様に基づく ±2.2KV の人体モデル (HBM) です。

絶対最大定格

最大定格を超えるとデバイスの寿命が短くなる可能性があります。ユーザーガイドラインはテストされていません。

保管温度 -65°C ~ +150°C
動作温度 -40°C ~ +85°C

静電気の放電電圧 2200V
発振器または水晶周波数 26MHz ±150ppm
I/O の電圧電源 3V ~ 3.6V
I/O 当たりの最大入力吸いこみ電流 4mA

電気的仕様

HX3 は全ての USB-IF 電気的準拠仕様に対応しています。

DC 電気的特性

表 8. DC 電気的特性

パラメーター	説明	条件	Min	Typ	Max	単位
DVDD12	1.2V コア電源	-	1.14	1.2	1.26	V
VDD_EFUSE	eFuse 電源	通常動作	1.14	1.2	1.26	V
		プログラミング	2.5	2.6	2.7	V
AVDD12	1.2V アナログ電源	-	1.14	1.2	1.26	V
VDD_IO	3.3V の I/O 電源	-	3	3.3	3.6	V
AVDD33	3.3V アナログ電源	-	3	3.3	3.6	V
V _{IH}	入力 HIGH 電圧	-	0.7 × VDD_IO	-	VDD_IO	V
V _{IL}	入力 LOW 電圧	-	0	-	0.3 × VDD_IO	V
V _{OH}	出力 HIGH 電圧	I _{OH} ≤ +4mA 時の出力 HIGH 電圧	2.4	-	-	V
V _{OL}	出力 LOW 電圧	I _{OL} ≥ -4mA 時の出力 LOW 電圧	-	-	0.4	V
I _{OS}	入力吸いこみ電流	LED GPIO の使用	-	-	4	mA
I _{IX}	入力リーク電流	すべての I/O 信号が VDD_IO か GND で保持	-1	-	1	μA
I _{OZ}	出力 HI-Z リーク電流	-	-	-	10	μA
I _{CC}	結合動作電流に供給する 1.2V 電源	-	-	410	526	mA
I _{CC}	結合動作電流に供給する 3.3V 電源	-	-	260	286	mA
V _{RAMP}	コアおよび I/O 電源の電圧上昇率	電圧の立ち上がりは単調でなければならない	0.2	-	50	V/ms
V _N	コアおよび I/O 電源で許容されるノイズレベル	AVDD を除き、すべての電源で許容される最大 p-p ノイズレベル	-	-	100	mV
V _{N_USB}	AVDD12 と AVDD33 電源に許容されるノイズレベル	USB 電源に許容される最大 p-p ノイズレベル	-	-	20	mV

消費電力

表 9 は異なる条件下の HX3 の電力消費量の見積もりを示します。表 10 は DS ポートに接続されたデバイスの色々な組み合わせに対応した消費電力をまとめます。

例えば、3 個の SS デバイスが DS ポートに接続され (1 個の DS ポートにはデバイスが接続されない)、US ポートが USB3.0 ホストに接続された場合、HX3 の消費電力の計算方法は以下の通りです。

$$\text{消費電力} = [a] + 2*[g] = 492.5 + 2*76 = 644\text{mW}$$

[a] は、US ポートが USB3.0 ホストに接続され、SS デバイスが DS ポートに接続された場合での実効電力消費量

[g] は、DS ポートに接続された追加の SS デバイスに応じて増えた電力消費分

表 9. 様々な使用シナリオにおける電力消費の見積もり

デバイスの条件	接続された DS ポートの数と速度	標準的な電力消費			コメント
		供給電流 (mA)		消費電力 (mW)	
		1.2 V	3.3V		
一時停止 [18]	該当なし	12.0	7.1	37.8	-
USB3.0 ホストでの有効電力 [19]	1 SS	204.1	75.0	492.5	[a]
	1 HS	51.2	45.2	210.7	[b]
	1 FS	51.2	34.0	173.7	[c]
	1 SS + 1 HS	218.0	103.4	602.9	[d]
USB2.0 ホストでの有効電力 [19, 20]	1 HS	51.2	45.2	210.7	[e]
	1 FS	51.2	34.0	173.7	[f]
追加 DS ポートに応じて増加した有効電力	SS	39.4	8.7	76.0	[g]
	hs	7.0	19.8	73.7	[h]
	FS	7.0	14.2	55.2	[i]
無効にされた DS ポートごとに節約される有効電力 [21]	-	10.6	9.6	44.4	[j]

表 10. 様々なコンフィギュレーションにおける電力消費

コンフィギュレーション	データ転送用に接続された DS デバイスの数	標準的な電力消費			コメント
		供給電流 (mA)		電力 (mW)	
		1.2 V	3.3V		
USB3.0 4 ポート ハブ (USB3.0 ホスト)	4 個の SS デバイス	322	101	720	[a] + 3*[g]
	3 個の SS + 1 個の HS デバイス	297	121	755	[d] + 2*[g]
	3 個の SS デバイス	283	92	644	[a] + 2*[g]
USB3.0 4 ポート ハブ, 1 ポートが無効 (USB3.0 ホスト)	3 個の SS デバイス	272	83	600	[a] + 2*[g] - [j]
	2 個の SS + 1 個の HS デバイス	247	103	634	[d] + [g] - [j]
Shared Link, 8 DS ポート	4 個の SS + 4 個の HS デバイス	357	189	1052	[d] + 3*([g] + [h])
USB2.0 4 ポート ハブ (USB2.0 ホスト)	4 個の HS デバイス	72	105	432	[e] + 3*[h]
	3 個の HS + 1 個の FS デバイス	72	99	413	[e] + 2*[h] + [i]

注

18. US ポートが低消費電力状態にあります (SS デバイスが U3、USB2.0 デバイスが L2 となっています)。
19. 4 個の DS ポートは全て有効になります。
20. コンフィギュレーション オプションにより US SS が無効になります。I²C コンフィギュレーションのオプションについては 26 ページの表 7 を参照してください。
21. 省電力は USB3.0 ホストでのみ適用可能です。DS ポートは、コンフィギュレーション オプションにより無効にすることができます。ピンストラップについては 25 ページの表 6 を、I²C コンフィギュレーションのオプションについては 26 ページの表 7 を参照してください。

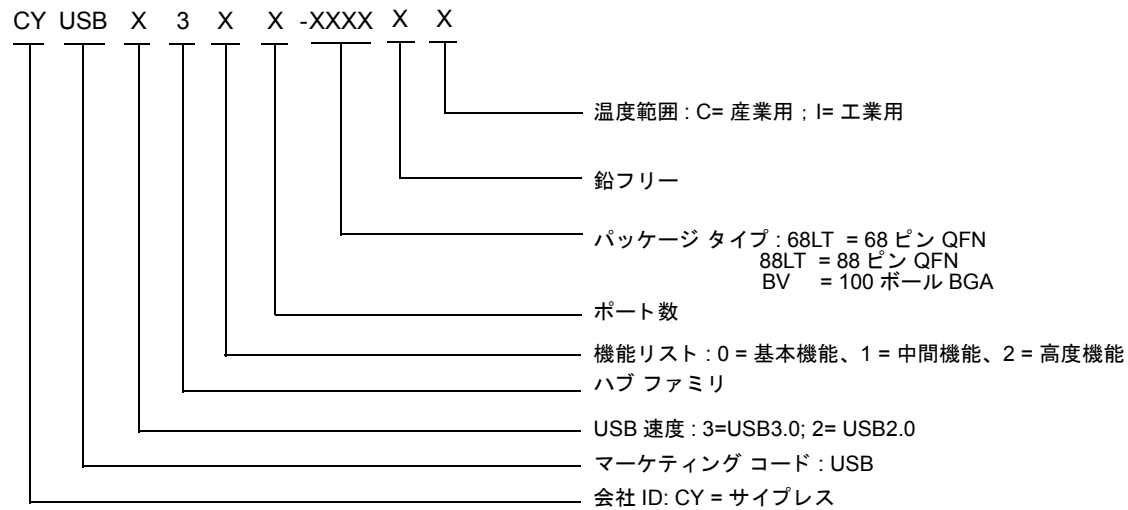
注文情報

表 11 は HX3 の注文情報を示します。この表には、現在注文ができる型番のみを示します。産業用温度範囲に対応した追加型番は必要に応じて作成されます。詳細については、サイプレスのウェブサイトまたは最寄りの販売代理店までお問い合わせください。

表 11. 注文情報

シリアル番号	注文型番	DS ポートの数	Shared Link ポートの数	Ghost Charge	ACA-Dock	温度	パッケージ
1.	CYUSB3302-68LTXC	2 個 (USB3.0)	0	有	無	0°C - 70°C	68-QFN
2.	CYUSB3302-68LTXI	2 個 (USB3.0)	0	有	無	-40°C - 85°C	68-QFN
3.	CYUSB3304-68LTXC	4 個 (USB3.0)	0	有	無	0°C - 70°C	68-QFN
4.	CYUSB3304-68LTXI	4 個 (USB3.0)	0	有	無	-40°C - 85°C	68-QFN
5.	CYUSB3312-88LTXC	2 個 (USB3.0)	0	有	無	0°C - 70°C	88-QFN
6.	CYUSB3312-88LTXI	2 個 (USB3.0)	0	有	無	-40°C - 85°C	88-QFN
7.	CYUSB3314-88LTXC	4 個 (USB3.0)	0	有	無	0°C - 70°C	88-QFN
8.	CYUSB3314-88LTXI	4 個 (USB3.0)	0	有	無	-40°C - 85°C	88-QFN
9.	CYUSB3324-88LTXC	4 個 (USB3.0)	0	有	有	0°C - 70°C	88-QFN
10.	CYUSB3324-88LTXI	4 個 (USB3.0)	0	有	有	-40°C - 85°C	88-QFN
11.	CYUSB3326-88LTXC	6 個 (2 個は USB3.0, 2 個は SS 専用, 2 個は USB2.0)	2	有	無	0°C - 70°C	88-QFN
12.	CYUSB3326-88LTXI	6 (2 個は USB3.0, 2 個は SS 専用, 2 個は USB2.0)	2	有	無	-40°C - 85°C	88-QFN
13.	CYUSB3328-88LTXC	8 (4 個は SS 専用, 4 個は USB2.0)	4	有	有	0°C - 70°C	88-QFN
14.	CYUSB3328-88LTXI	8 (4 個は SS 専用, 4 個は USB2.0)	4	有	有	-40°C - 85°C	88-QFN
15.	CYUSB3302-BVXC	2 個 (USB3.0)	0	有	無	0°C - 70°C	100-BGA
16.	CYUSB3302-BVXI	2 個 (USB3.0)	0	有	無	-40°C - 85°C	100-BGA
17.	CYUSB3304-BVXC	4 個 (USB3.0)	0	有	無	0°C - 70°C	100-BGA
18.	CYUSB3304-BVXI	4 個 (USB3.0)	0	有	無	-40°C - 85°C	100-BGA
19.	CYUSB3312-BVXC	2 個 (USB3.0)	0	有	無	0°C - 70°C	100-BGA
20.	CYUSB3312-BVXI	2 個 (USB3.0)	0	有	無	-40°C - 85°C	100-BGA
21.	CYUSB3314-BVXC	4 個 (USB3.0)	0	有	無	0°C - 70°C	100-BGA
22.	CYUSB3314-BVXI	4 個 (USB3.0)	0	有	無	-40°C - 85°C	100-BGA
23.	CYUSB3324-BVXC	4 個 (USB3.0)	0	有	有	0°C - 70°C	100-BGA
24.	CYUSB3324-BVXI	4 個 (USB3.0)	0	有	有	-40°C - 85°C	100-BGA
25.	CYUSB3326-BVXC	6 個 (2 個は USB3.0, 2 個は SS 専用, 2 個は USB2.0)	2	有	無	0°C - 70°C	100-BGA
26.	CYUSB3326-BVXI	6 個 (2 個は USB3.0, 2 個は SS 専用, 2 個は USB2.0)	2	有	無	-40°C - 85°C	100-BGA
27.	CYUSB3328-BVXC	8 個 (4 個は SS 専用, 4 個は USB2.0)	4	有	有	0°C - 70°C	100-BGA
28.	CYUSB2302-68LTXI	2 個 (USB2.0)	0	有	無	-40°C - 85°C	68-QFN
29.	CYUSB2304-68LTXI	4 個 (USB2.0)	0	有	無	-40°C - 85°C	68-QFN

注文コードの定義



パッケージ

表 12. パッケージの特性

パラメーター	説明	Min	標準値	最大値	単位
T _A	動作周囲温度	-40	-	85	°C
T _J	動作接合部温度	-40	-	125	°C
T _{JA}	パッケージ J _A (68 ピン QFN)	-	16.2	-	°C/W
T _{JA}	パッケージ J _A (88 ピン QFN)	-	15.7	-	°C/W
T _{JA}	パッケージ J _A (100 ボール BGA)	-	35	-	°C/W
T _{JC}	パッケージ J _C (68 ピン QFN)	-	23.8	-	°C/W
T _{JC}	パッケージ J _C (88 ピン QFN)	-	18.9	-	°C/W
T _{JC}	パッケージ J _C (100 ボール BGA)	-	12	-	°C/W

表 13. ハンダリフロー ピーク温度

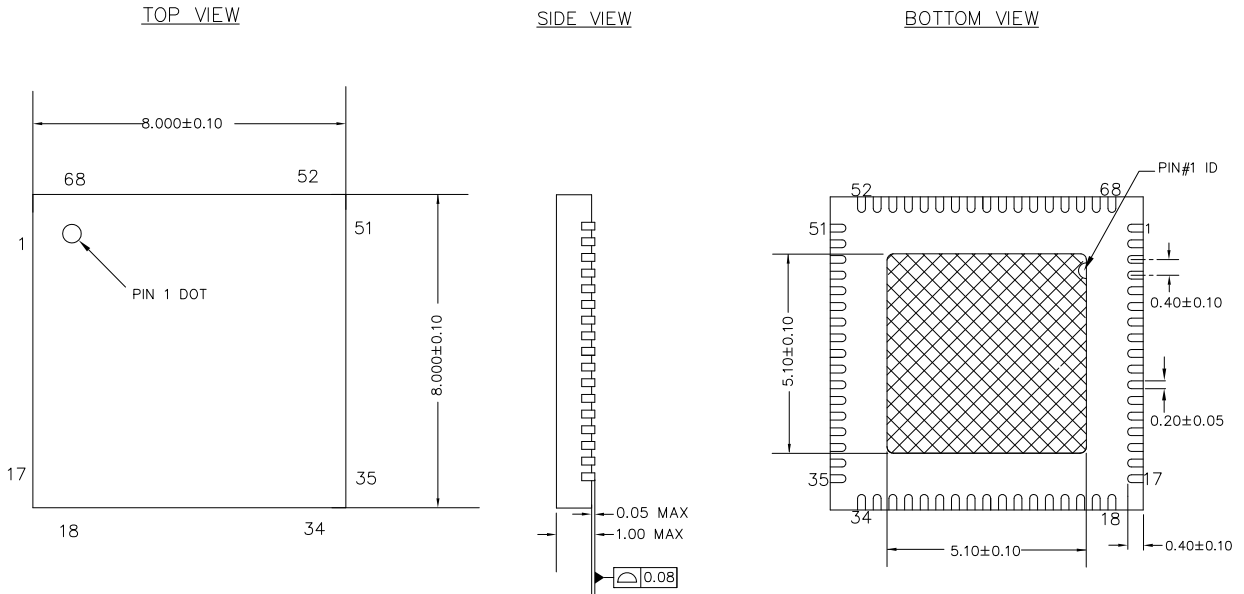
パッケージ	最高ピーク温度	ピーク温度での最長時間
68 ピン QFN	260°C	30 秒
68 ピン QFN	260°C	30 秒
100 ボール BGA	260°C	30 秒

表 14. パッケージの湿度感度レベル (MSL), IPC/JEDEC J-STD-2


パッケージ	MSL
68 ピン QFN	MSL 3
68 ピン QFN	MSL 3
100 ボール BGA	MSL 3

パッケージ図

図 18. 68ピン QFN (8×8×1.0mm) LT68B 5.1 × 5.1mm EPAD (Sawn) パッケージ図

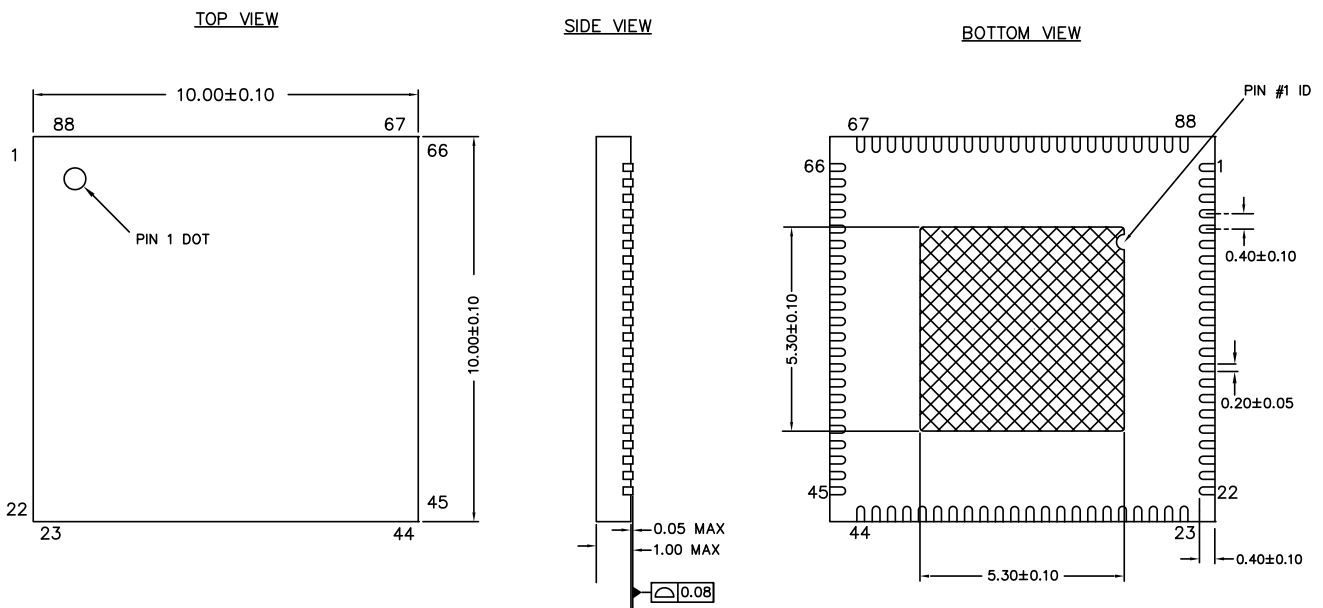


NOTES:

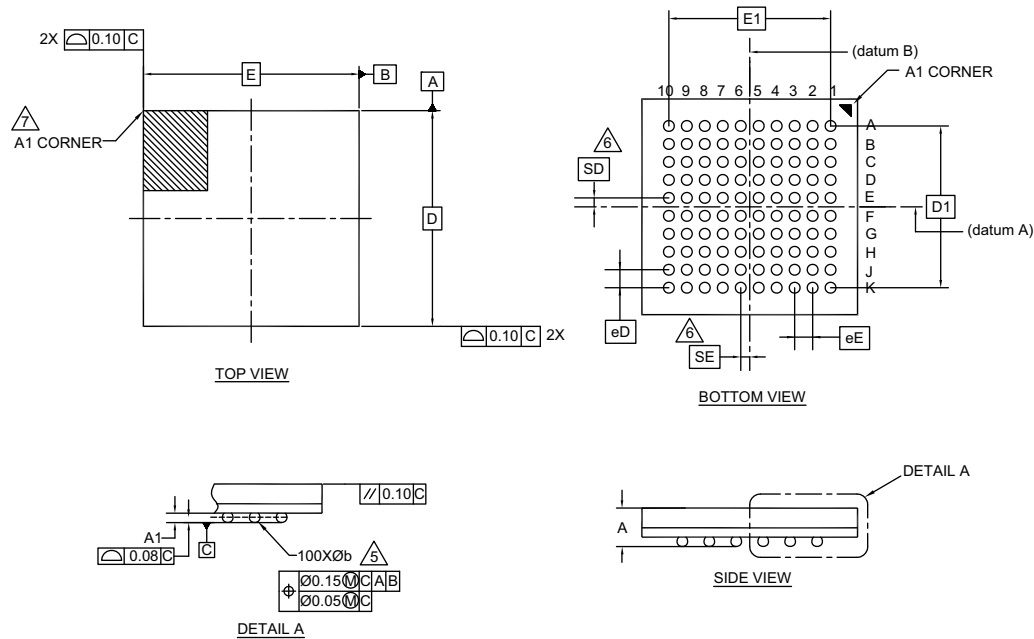
1.  HATCH AREA IS SOLDERABLE EXPOSED PAD
2. REFERENCE JEDEC#: MO-220
3. ALL DIMENSIONS ARE IN MILLIMETERS

001-78925 *B

図 19. 88ピン QFN (10×10×1.0mm) LT88B 5.3 × 5.3 EPAD (Sawn) パッケージ図



001-76569 *B

図 20. 100 ボール BGA (6.0 × 6.0 × 1.0mm) BZ100 パッケージ図


SYMBOL	DIMENSIONS		
	MIN.	NOM.	MAX.
A	-	-	1.00
A1	0.16	-	-
D	6.00 BSC		
E	6.00 BSC		
D1	4.50 BSC		
E1	4.50 BSC		
MD	10		
ME	10		
N	100		
Ø b	0.25	0.30	0.35
eD	0.50 BSC		
eE	0.50 BSC		
SD	0.25 BSC		
SE	0.25 BSC		

NOTES:

- ALL DIMENSIONS ARE IN MILLIMETERS.
 - SOLDER BALL POSITION DESIGNATION PER JEP95, SECTION 3, SPP-020.
 - "e" REPRESENTS THE SOLDER BALL GRID PITCH.
 - SYMBOL "MD" IS THE BALL MATRIX SIZE IN THE "D" DIRECTION. SYMBOL "ME" IS THE BALL MATRIX SIZE IN THE "E" DIRECTION. N IS THE NUMBER OF POPULATED SOLDER BALL POSITIONS FOR MATRIX SIZE MD X ME.
5. DIMENSION "b" IS MEASURED AT THE MAXIMUM BALL DIAMETER IN A PLANE PARALLEL TO DATUM C.
6. "SD" AND "SE" ARE MEASURED WITH RESPECT TO DATUMS A AND B AND DEFINE THE POSITION OF THE CENTER SOLDER BALL IN THE OUTER ROW. WHEN THERE IS AN ODD NUMBER OF SOLDER BALLS IN THE OUTER ROW "SD" OR "SE" = 0. WHEN THERE IS AN EVEN NUMBER OF SOLDER BALLS IN THE OUTER ROW, "SD" = eD/2 AND "SE" = eE/2.
7. A1 CORNER TO BE IDENTIFIED BY CHAMFER, LASER OR INK MARK METALIZED MARK, INDENTATION OR OTHER MEANS.
- "+" INDICATES THE THEORETICAL CENTER OF DEPOPULATED SOLDER BALLS.
 - JEDEC SPECIFICATION NO. REF. : MO-195C.

51-85209 *F

略語

表 15. 本書で使用する略語

略語	説明
ACA	Accessory Charger Adapter (アクセサリチャージャーアダプタ)
ASSP	Application Specific Standard Product (アプリケーション固有の汎用製品)
BC	Battery Charging (バッテリー充電)
CDP	Charging Downstream Port (チャージングダウストリームポート)
DS	DownStream (ダウストリーム)
DCP	Dedicated Charging Port (デディケートドチャージングポート)
DNU	Do Not Use, 未使用
DWG	Device Working Group (デバイスワーキンググループ)
EEPROM	electrically erasable programmable read-only memory (電氣的消去可能な読み出し専用メモリ)
FS	Full-Speed (フルスピード)
FW	FirmWare (ファームウェア)
GND	GrouND (グラウンド)
GPIO	General-Purpose Input/Output (汎用入出力)
HS	Hi-Speed (高速)
ISP	In-System Programming (インシステムプログラミング)
I/O	Input/Output (入力/出力)
LS	Low-Speed (低速)
NC	No Connect (未接続)
OTG	On-The-Go
PID	Product ID (製品ID)
POR	Power-On Reset (パワーオンリセット)
ROM	Read-Only Memory (読み出し専用メモリ)
SCL	Serial CLock (シリアルクロック)
SDA	Serial DAta (シリアルデータ)
SS	SuperSpeed (スーパースピード)
TT	Transaction Translator (トランザクショントランスレータ)
US	UpStream (アップストリーム)
VID	Vendor ID (ベンダーID)

参考資料

USB2.0仕様

USB3.0仕様

バッテリー充電仕様

本書の表記法

測定単位

表 16. 測定単位

記号	測定単位
°C	摂氏温度
Ω	オーム
Gbps	ギガビット毎秒
KB	キロバイト
kHz	キロヘルツ
kΩ	キロオーム
Mbps	メガビット毎秒
MHz	メガヘルツ
μA	マイクロアンペア
mA	ミリアンペア
ms	ミリ秒
mW	ミリワット
ns	ナノ秒
ppm	100 万分の 1
V	ボルト

シリコン改訂履歴

このデータシートは、USB-IF 認定 (TID# 330000060) HX3 Rev. *D, Rev. *C シリコンに適用可能です。

Rev. *D: このシリコンバージョンは、HX3 の歩留まりを改善し、すべての型番に対応します。HX3 Rev. *D シリコンを使用するには、基板のデザインとレイアウトを変更する必要はありません。これらの製品は、HX3 Rev. *C シリコンに完全に対応します。

Rev. *C: このシリコンバージョンは、Rev. *A シリコンに適用可能なエラッタを改訂します。

下表では、Rev. *A シリコンから Rev. *C と Rev. *D シリコンへの変更点を示します。

No.	項目	製品番号	Rev. *A	Rev. *C	Rev. *D
1	USB-IF 準拠	すべて	外部 EEPROM には ファームウェアが必要	外部 EEPROM が不要	外部 EEPROM が不要
2	HX3 アップストリーム ポート に接続される FS 専用ハブまたは はホスト	すべて	サポートされていない	サポートされている	サポートされている
3	一時停止時消費電力	すべて	90mW	37.8mW	37.8mW

識別方法

以下の例に示すように、HX3 パッケージ上の 3 行目内のマークは、Rev. *D シリコンと Rev. *C シリコン、Rev. *A シリコンとの違いを識別します。サイプレスは、パッケージ上にマークされているロット番号を通じて、ウェハーレベル (ウェハー製造段階) までの製品情報 (ウェハー製造場所の情報も含む) を提供します。

HX3 REV *A SILICON



HX3 REV *C SILICON



HX3 REV *D SILICON



改訂履歴

文書名 : CYUSB330x / CYUSB331x / CYUSB332x / CYUSB230x, HX3 USB 3.0 ハブ				
文書番号 : 001-92743				
版	ECN	改版者	提出日	変更内容
**	4396247	HZEN	07/04/2014	これは英語版 001-73643 Rev. *G を翻訳した日本語版 001-92743 Rev. ** です。
*A	4483216	YYOS	08/29/2014	これは英語版 001-73643 Rev. *H を翻訳した日本語版 001-92743 Rev. *A です。
*B	4604296	YYOS	12/22/2014	これは英語版 001-73643 Rev. *K を翻訳した日本語版 001-92743 Rev. *B です。
*C	4802491	YYOS	07/20/2015	これは英語版 001-73643 Rev. *N を翻訳した日本語版 001-92743 Rev. *C です。
*D	5817776	SSAS	07/14/2017	これは英語版 001-73643 Rev. *Q を翻訳した日本語版 001-92743 Rev. *D です。

セールス、ソリューションおよびリーガル情報

ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューション センター、メーカー代理店、および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、[サイプレスのロケーション ページ](#)をご覧ください。

製品

ARM® Cortex® Microcontrollers	cypress.com/arm
車載用	cypress.com/automotive
クロック & バッファ	cypress.com/clocks
インターフェース	cypress.com/interface
IoT (モノのインターネット)	cypress.com/iot
メモリ	cypress.com/memory
マイクロコントローラ	cypress.com/mcu
PSoC	cypress.com/psoc
電源用 IC	cypress.com/pmic
タッチ センシング	cypress.com/touch
USB コントローラー	cypress.com/usb
ワイヤレス/RF	cypress.com/wireless

PSoC® ソリューション

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6](#)

サイプレス開発者コミュニティ

[フォーラム](#) | [WICED IOT Forums](#) | [Projects](#) | [ビデオ](#) | [ブログ](#) | [トレーニング](#) | [Components](#)

テクニカル サポート

cypress.com/support

© Cypress Semiconductor Corporation, 2011-2017. 本書面は、Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社 (以下「Cypress」という。)に帰属する財産である。本書面 (本書面に含まれ又は言及されているあらゆるソフトウェア若しくはファームウェア (以下「本ソフトウェア」という。))を含む)は、アメリカ合衆国及び世界の他の国における知的財産法令及び条約に基づき Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し、本段落で特に記載されているものを除き、その特許権、著作権、商標権又はその他の知的財産権のライセンスを一切許諾しない。本ソフトウェアにライセンス契約書が伴っておらず、かつ Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意がない場合、Cypress は、(1) 本ソフトウェアの著作権に基づき、(a) ソースコード形式で提供されている本ソフトウェアについて、Cypress ハードウェア製品と共に用いるためののみ、かつ組織内部でののみ、本ソフトウェアの修正及び複製を行うこと、並びに (b) Cypress のハードウェア製品ユニットに用いるためののみ、(直接又は再販売者及び販売代理店を介して間接のいずれかで)本ソフトウェアをバイナリコード形式で外部エンドユーザーに配布すること、並びに (2) 本ソフトウェア (Cypress により提供され、修正がなされていないもの)が抵触する Cypress の特許権のクレームに基づき、Cypress ハードウェア製品と共に用いるためののみ、本ソフトウェアの作成、利用、配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス (サブライセンスの権利を除く)を付与する。本ソフトウェアのその他の使用、複製、修正、変換又はコンパイルを禁止する。

適用される法律により許される範囲内、Cypress は、本書面又はいかなる本ソフトウェア若しくはこれに伴うハードウェアに関しても、明示又は黙示をとわず、いかなる保証 (商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない)も行わない。適用される法律により許される範囲内、Cypress は、別途通知することなく、本書面を変更する権利を留保する。Cypress は、本書面に記載のある、いかなる製品若しくは回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報 (あらゆるサンプルデザイン情報又はプログラムコードを含む)は、参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計、プログラム、かつテストすることは、本書面のユーザーの責任において行われるものとする。Cypress 製品は、兵器、兵器システム、原子力施設、生命維持装置若しくは生命維持システム、蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム、汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分としての使用、又は装置若しくはシステムの不具合が人身傷害、死亡若しくは物的損害を生じさせるようなその他の使用 (以下「本目的外使用」という。)のためには設計、意図又は承認されていない。重要な構成部分とは、その不具合が装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるような装置若しくはシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ、若しくは本目的外使用に関連するいかなる請求、損害又はその他の責任についても、Cypress はその全部又は一部をとわず一切の責任を負わず、かつ Cypress はそれら一切から本書により免除される。Cypress は Cypress 製品の目的外使用から生じ又は本目的外使用に関連するあらゆる請求、費用、損害及びその他の責任 (人身傷害又は死亡に基づく請求を含む)から免責補償される。

Cypress, Cypress のロゴ、Spansion, Spansion のロゴ及びこれらの組み合わせ、WICED, PSOC, CapsSense, EZ-USB, F-RAM, 及び Traveo は、米国及びその他の国における Cypress の商標又は登録商標である。Cypress のより完全な商標のリストは、cypress.comを参照すること。その他の名称及びブランドは、それぞれの権利者の財産として権利主張がなされている可能性がある。